

Emanuel Villa Fernández, Pablo Gardella, Nicolás Biberidis, Eduardo Baez, Juan Cesaretti

El proyecto es un sistema microelectrónico de ECG en tiempo real y bajo costo implementado en un circuito integrado diseñado completamente en la universidad. Además de medir la actividad del corazón, con este sistema se puede determinar la presencia de arritmias u otras enfermedades cardíacas.

## Introducción

Los dispositivos de monitoreo fisiológico se han vuelto un tema recurrente de investigación en el área de la biomedicina [1]. Siendo la saturación de oxígeno en sangre, los electroencefalogramas (EEG) y los electrocardiogramas (ECG) algunos de los parámetros extraídos más comunes. La performance de los sistemas de extracción de estos datos biológicos es fundamental para el correcto diagnóstico médico de las distintas patologías de los pacientes. Por esta razón es que el offset y el ruido de los circuitos debe ser cuidadosamente tratado para maximizar tanto el rango dinámico del sistema como la resolución de la señal para poder estudiar hasta el más minúsculo detalle.

## Sistema

El ruido de línea (50/60 Hz) es una de las perturbaciones más comunes en este tipo de sistemas, así como también el offset del amplificador y su propio ruido eléctrico (principalmente Flicker, pero también ruido blanco). Estos desafíos fueron resueltos mediante un amplificador instrumental choppeado con feedback de modo común a través del paciente para maximizar el CMRR del sistema [2].

Posteriormente la señal se digitaliza mediante un ADC  $\Sigma\Delta$  de segundo orden y es procesada en el dominio digital mediante un filtro decimador y un pasa altos para filtrar la componente de continua de la señal. Finalmente una interfaz SPI permite exteriorizar las señales adquiridas.

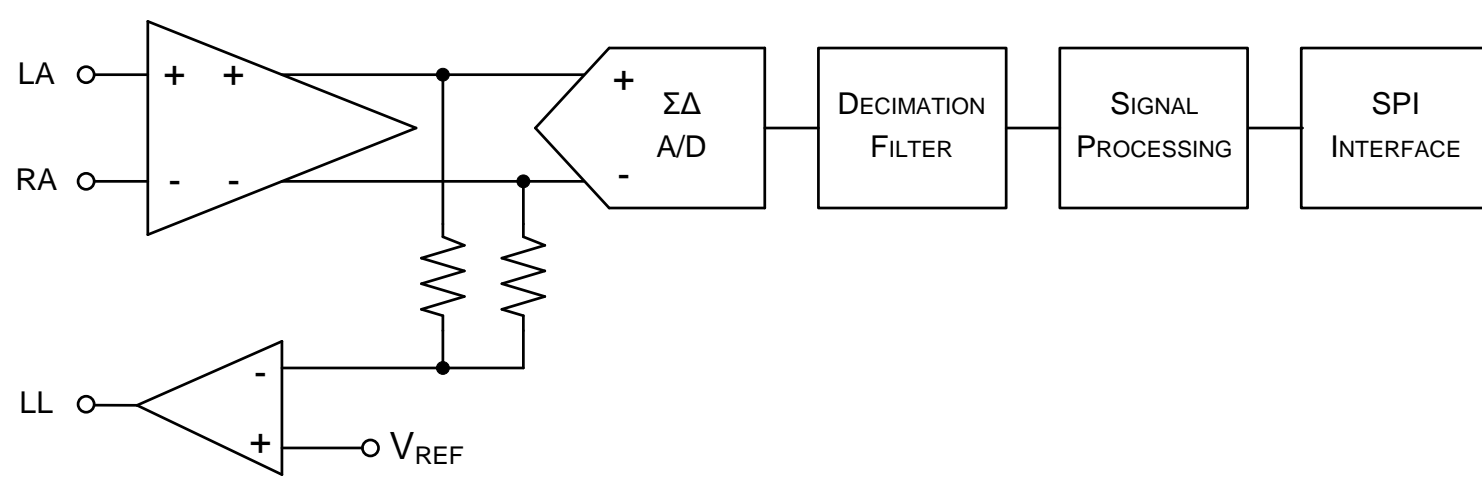


Figura 1: Diagrama en bloques del sistema.

## Front-End

El offset y el flicker del amplificador (Folded Cascode + Common Source clase A) son un factor a tener en cuenta especialmente en un proceso CMOS-only [3],[4]. Para hacerlo se implementó un sistema choppeado como el de la siguiente figura donde el offset y el flicker son modulados a altas frecuencias.

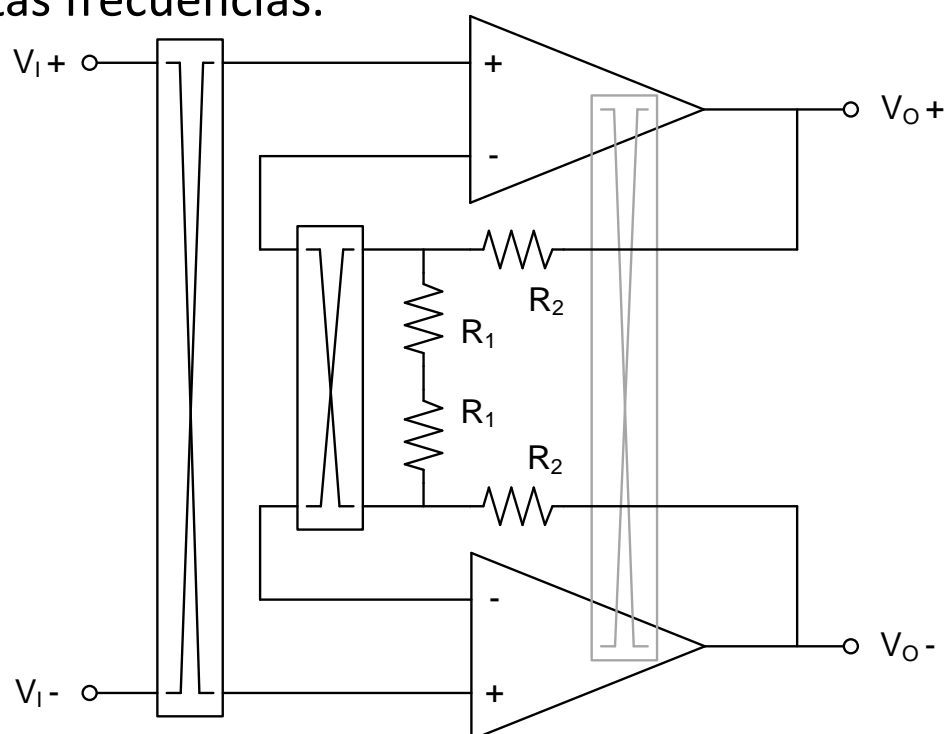


Figura 2: Representación conceptual del amplificador instrumental choppeado.

La demodulación se realiza en el dominio de la corriente antes de la última etapa de trasimpedancia para aprovechar el polo dominante de dicha etapa (la de ganancia) y filtrar así las componentes moduladas. Además esto permite que la frecuencia de Chopping no esté limitada por el ancho de banda del amplificador.

## ADC (Analog-to-Digital Converter)

Un convertor  $\Sigma\Delta$  de segundo orden, tiempo discreto y single-bit fue implementado para convertir la señal ECG al dominio digital. Este tipo de arquitecturas es ideal para aplicaciones de baja frecuencia debido al noise shaping del ruido de cuantización. La topología de segundo orden fue elegida porque permite reducir la frecuencia de muestreo para un mismo SQNR comparado con una topología de primer orden y es menos propensa a generación de idle-tones.

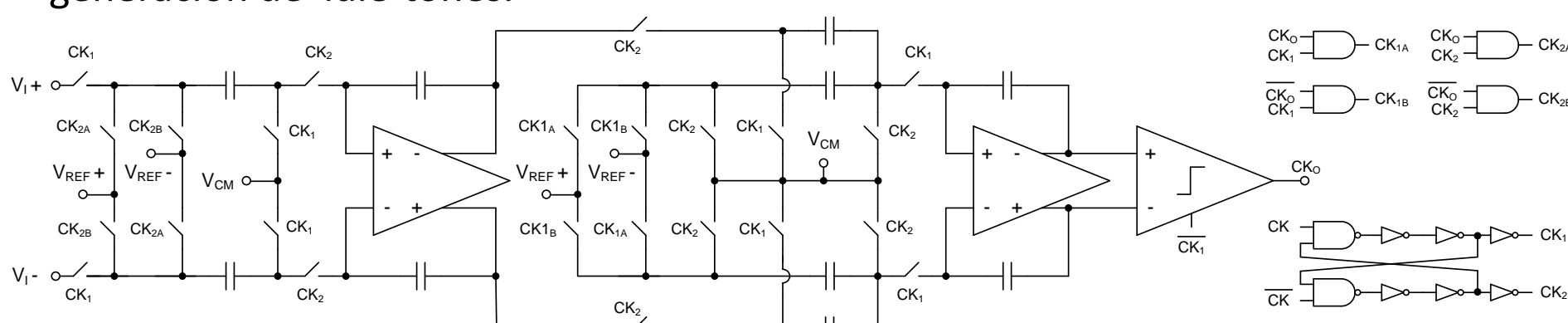


Figura 3: Esquemático del modulador  $\Sigma\Delta$  de segundo orden.

## Resultados

En las figuras 4 y 5 se presenta el ruido del amplificador instrumental y del ADC.

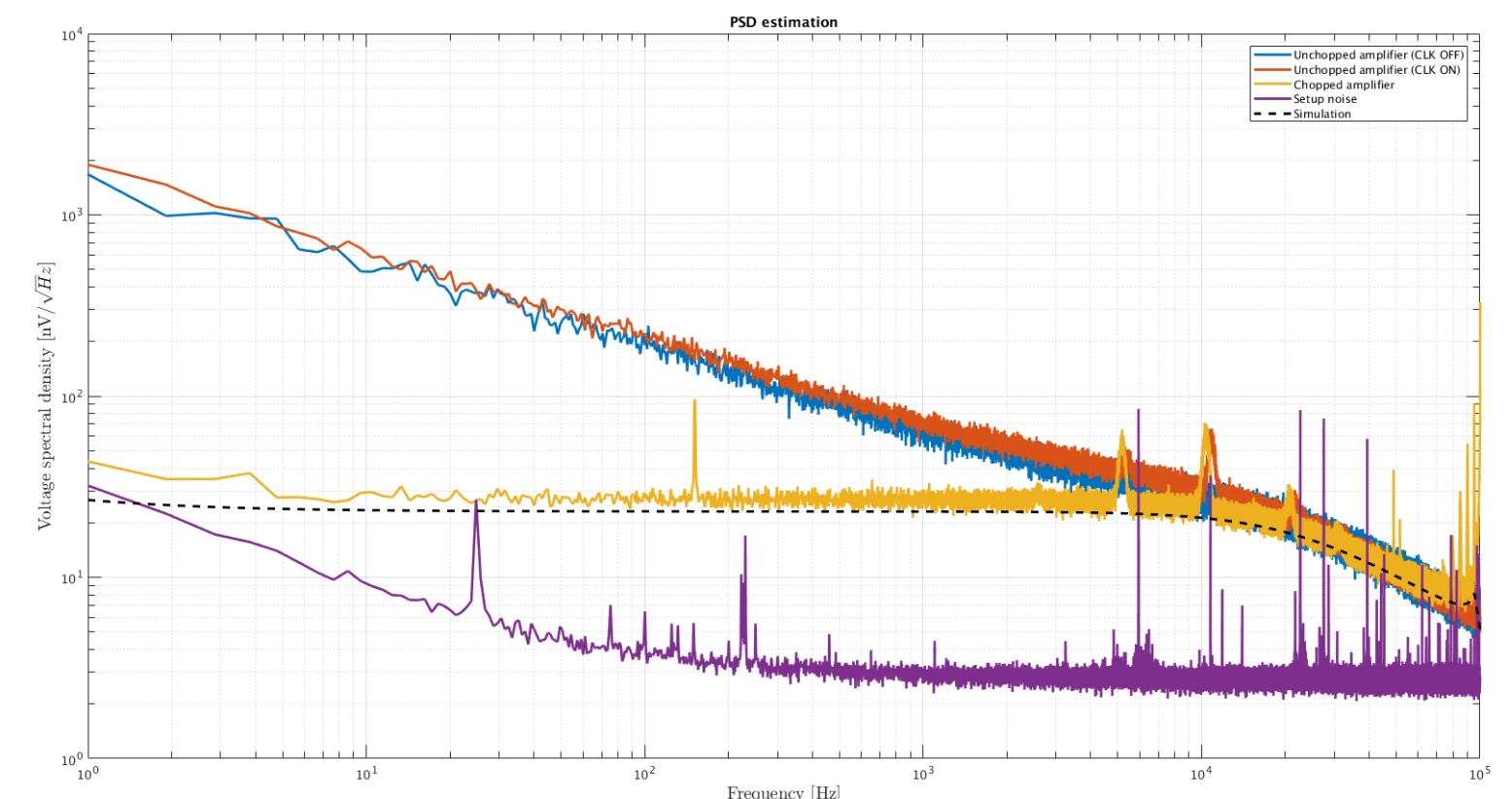


Figura 4: Mediciones del ruido del instrumental.

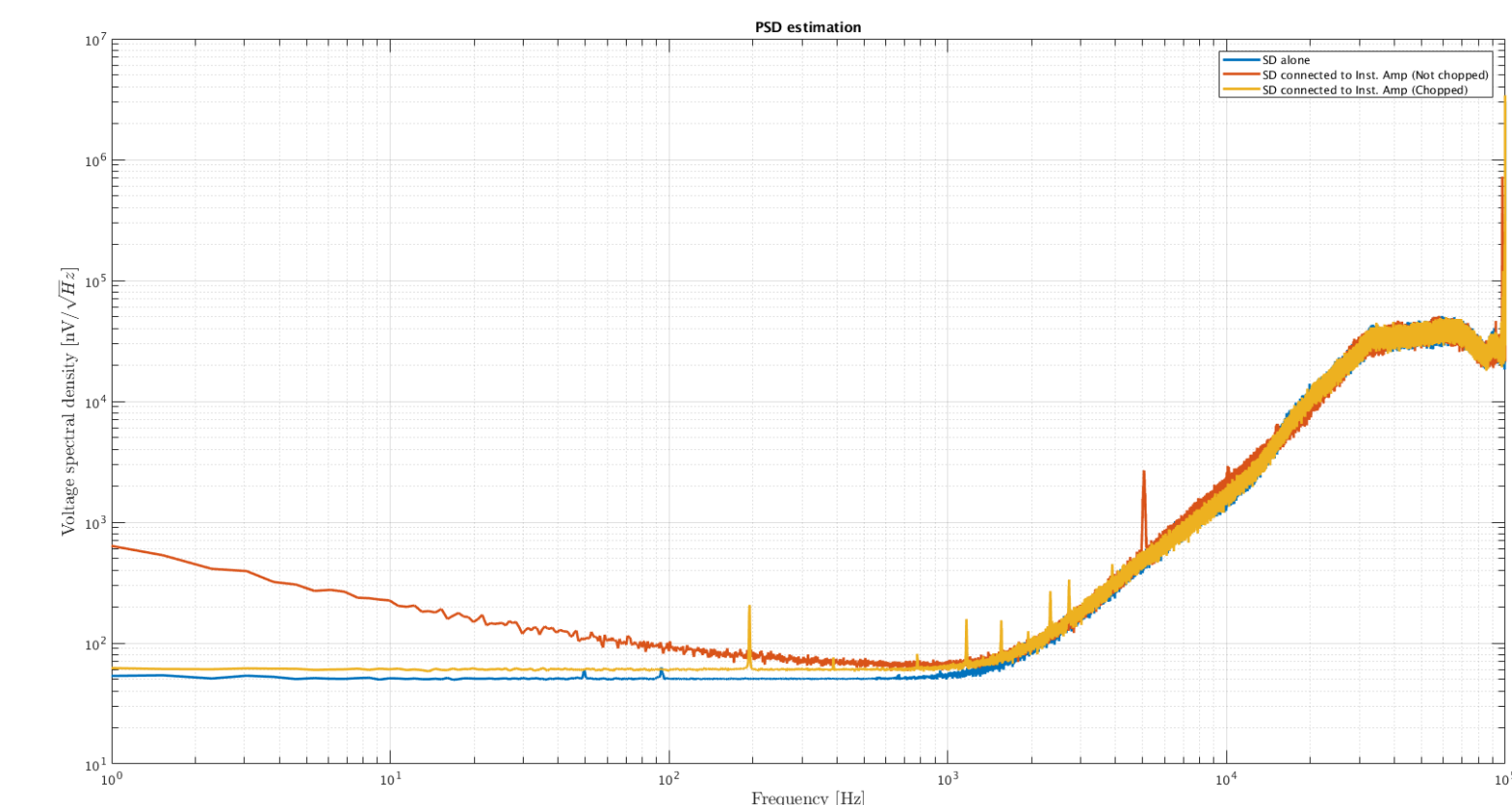


Figura 5: Mediciones del ruido del ADC.

El ruido referido a entrada integrado en el rango de frecuencias de 0.1Hz a 400Hz (para ECG) es de 1.2 $\mu$ V, inferior a los 10 $\mu$ V sugeridos en [6].

## Conclusiones

Un amplificador instrumental con feedback de modo común y un ADC  $\Sigma\Delta$  de segundo orden fue implementado satisfactoriamente en un proceso CMOS-only de 0.6 $\mu$ m permitiendo procesado en tiempo real de señales ECG.

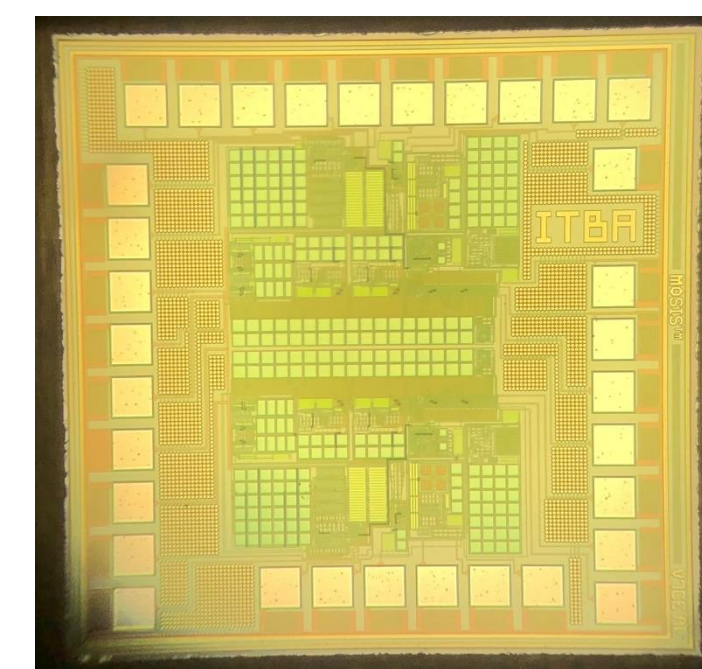


Figura 6: Microfotografía del chip fabricado.

## Referencias / Bibliografía

- [1] C. Mundtet et al., "A multiparameter wearable physiologic monitoring system for space and terrestrial applications", IEEE Trans. on Information Tech. in Biomedicine, vol. 9, no. 3, pp. 382-391, Sept. 2005
- [2] A. Wong, P. Pun, Y. Zhang, C. Choy, "An ECG measurement IC using driven-right-leg circuit", IEEE Int. Symp. Circuits Syst., pp. 345-348, 2006.
- [3] M. Ghamati, M. Maymandi-Nejad, "A low noise low-power MOSFET only electrocardiogram amplifier", in ICEE, 2013 21st Iranian Conference on Electrical Engineering, May, 2013
- [4] Y. Lyu et al., "CMOS analog frontend for ECG measurement system", in IEEE ISPACS, 2012. [1] J. Momoh, Smart Grid: Fundamentals of Design and Analysis. NJ, Wiley, 2012.
- [5] C. Riley, D. Chester, A. Razavi, F. Taylor, W. Ricker, "High-decimation digital filters" Acoustics, Speech, and Signal Processing, ICASSP-91, pp. 1613-1616, 1991.
- [6] J. Bailey et al., "Recommendations for standardization and specifications in automated electrocardiography". Circulation, vol. 81, no. 2, pp. 730-739, Feb. 1990.