

DEPARTAMENTO DE INVESTIGACIÓN Y DOCTORADO



El Convertidor Multinivel Fuente de Corriente Modular y sus Aplicaciones

AUTOR: Esp. Ing. Pablo COSSUTTA

DIRECTOR: Dra. María Inés VALLA

CO-DIRECTOR: Dr. Miguel AGUIRRE

TESIS PRESENTADA PARA LA OBTENCIÓN DEL TÍTULO DE
DOCTOR EN INGENIERÍA

Comité evaluador

Dr. Cristian DE ANGELO

Dr. Patricio DONATO

Dr. Jorge SOLSONA

CIUDAD AUTÓNOMA DE BUENOS AIRES

Mayo 2019

Esp. Ing. Pablo COSSUTTA: El Convertidor Multinivel Fuente de Corriente Modular y sus Aplicaciones. *Tesis presentada como requisito parcial para acceder al grado de **DOCTOR EN INGENIERÍA** del Instituto Tecnológico de Buenos Aires.*

Copyright © 2019 by Esp. Ing. Pablo COSSUTTA

A mis padres, esposa e hijos

"Is this the real life? Is this just fantasy?"

Freddie Mercury

Agradecimientos

Debo agradecer a muchas personas ya que directa o indirectamente influyeron a que continúe mis estudios mas allá del título de grado en Ingeniería Electrónica.

En particular quiero agradecer a mis padres, ya que siempre me han motivado a seguir avanzando, a aprender y a continuar descubriendo nuevas cosas.

También quiero agradecer a Jorge Brusella, profesor de mi escuela secundaria, mi profesor, ya que si no fuese por él posiblemente no hubiese seguido la carrera que me apasiona y con total seguridad no hubiese estudiado en el ITBA. Por diversas razones no pude agradecerle personalmente y ya no será posible. Jorge, estás donde estás, ¡ muchísimas gracias !

A mi esposa Carina y a mis hijos, Ezequiel y Santiago, por los sacrificios realizados a fin de que yo disponga del tiempo necesario a destinar al doctorado, ya sea para estudiar, escribir un artículo o finalizar la escritura de esta tesis.

A toda la "comunidad" ITBA por permitirme esta posibilidad. A todos los alumnos y compañeros de trabajo que han trabajado y/o colaborado en el CIDEL conmigo y en particular a Mathias Angelico Engelhardt y Andrés Cao por las invaluable horas que han pasado aportando su punto de vista a las situaciones que se fueron creando en el transcurso de nuestras investigaciones.

A Marco Rivera de la Universidad de Talca por introducirme en el área relacionada con el control predictivo basado en modelo y por su constante predisposición para colaborar.

Y fundamentalmente a mis tutores, Miguel Aguirre y María Inés Valla. Miguel fue quien me acompañó a mi primer congreso, en el que en alguna de las sesiones alguien presentó un control PID con derivadas e integrales fraccionarias, en ese momento descubrí que había algo más en la ingeniería que desconocía hasta el momento. María Inés es, bueno, María Inés, siempre aportando y enseñando hasta el punto en que uno no se da cuenta que está aprendiendo, con una habilidad para detectar errores y/o omisiones extraordinaria. Sin ellos, este trabajo no hubiese sido una realidad.

¡ Muchas gracias !

Resumen

En esta tesis se realiza el análisis de una topología de Convertidor Multinivel Fuente de Corriente (MCSI) modular. Se analiza detalladamente el funcionamiento de la topología y se formula el marco matemático teórico necesario para el diseño, simulación y el control del convertidor. Se analiza el comportamiento de un módulo y luego se extiende el concepto a las versiones multinivel tanto simétrica, donde todos los módulos son iguales, como asimétrica, donde los módulos son de características similares pero de capacidades de corriente diferentes. Se detallan las técnicas de modulación que se utilizan en la actualidad, Modulación por Ancho de Pulso Sinusoidal (SPWM) y Modulación Vectorial (SVM). Para la modulación SPWM se propone un método simplificado para su implementación. Además, se evalúa la utilización de Control Predictivo Basado en Modelo de Conjunto Finito de Estados (FCS-MPC) para las diversas variantes del convertidor. Se presenta e implementa en una Matriz de Puertas Programables (FPGA) el balance de las corrientes internas del convertidor en su versión simétrica de 7 niveles. Se presenta además un aplicación en la cual se utiliza un MCSI como interfaz entre la red eléctrica y una celda de combustible basada en hidrógeno, validando los resultados en un modelo a escala que permite extrapolar los resultados a otros niveles de potencias. Se desarrolla e implementa un algoritmo de sincronización con la red eléctrica y una plataforma de adquisición de datos basados en una FPGA que permiten la conexión de un convertidor a la red eléctrica. Finalmente, se presentan y analizan tanto resultados de simulación como experimentales obtenidos utilizando un prototipo de laboratorio.

Abstract

In this thesis a comprehensive study of a modular Multilevel Current Source Inverter (MCSI) is performed. A detailed analysis of the topology is performed. A theoretical mathematical framework necessary for the design, simulation and control of the converter is formulated. The behavior of a module is analyzed and then the concept is extended to the multilevel versions. The analysis include the symmetric versions, where all modules are equal, and asymmetric, where all modules are of similar characteristics but with different capabilities. The different modulation techniques that are currently in use are described, Sinusoidal Pulse Width Modulation (SPWM) and Space Vector Modulation (SVM). For SPWM a simplified method for its implementation is proposed. In addition, the use of Finite Control Set Model Predictive Control (FCS-MPC) is evaluated on several converter configurations. A method to balance the internal currents of a 7-level symmetric version of the inverter is presented and implemented in a Field Programmable Gate Array (FPGA). An application in which the MCSI is used as an interface between the utility grid and a hydrogen-based fuel cell is presented. The results validation were performed using a scale model, allowing the results to be extrapolated to other power levels. Since it is necessary to synchronize with the utility grid phase to inject power to the grid, a synchronization algorithm along with the data acquisition platform have been developed and implemented using an FPGA. Finally, the simulations results are presented, analyzed and verified using the experimental results obtained on a laboratory prototype.

Contenido

Índice de figuras	xv
Índice de tablas	xix
Símbolos y Abreviaturas	xxi
1. Introducción	1
1.1. Motivación	1
1.2. Antecedentes	2
1.3. Principales aportes	7
1.4. Organización y estructura de la tesis	9
2. Convertidor Fuente de Corriente	11
2.1. Descripción del sistema	11
2.2. Representación en el espacio $\alpha\beta$	13
2.3. Modulación del CSI	15
2.3.1. Modulación por ancho de pulso sinusoidal	15
2.3.2. Modulación vectorial	19
2.3.3. Cálculo de tiempo máximo y mínimo en el estado cero	21
2.4. Resultados en valor medio	22
2.5. Fuente de corriente real	23
2.6. Etapa de salida	24
2.6.1. Mediciones en λ , carga RL	25
2.6.2. Mediciones en Δ , carga RL	28
2.6.3. Mediciones en λ , conexión a Red Eléctrica	29
2.6.4. Mediciones en Δ , conexión a Red Eléctrica	30
2.7. Ejemplo de diseño	30
2.8. Simulación	31
2.8.1. Fuente de corriente ideal	32
2.8.2. Fuente de corriente real	32
2.9. Conclusiones	33

3. Convertidor Multinivel Fuente de Corriente	35
3.1. MCSI ideal	36
3.2. MCSI ideal simétrico de 7 niveles	38
3.2.1. Modulación SPWM con desplazamiento de portadoras	39
3.2.2. Modulación multinivel SVM	41
3.3. MCSI ideal asimétrico de 7 niveles	44
3.4. MCSI	45
3.5. MCSI simétrico de 7 niveles	46
3.5.1. Modelo matemático	46
3.5.2. Diferencia de corriente en las inductancias divisoras	48
3.5.3. Resultados en valor medio	49
3.5.4. Fuente de corriente real	49
3.6. MCSI asimétrico de 7 niveles	51
3.6.1. Modelo matemático	51
3.6.2. Resultados en valor medio	52
3.6.3. Fuente de corriente real	52
3.7. Consideraciones de diseño	53
3.8. Simulación	54
3.9. Conclusiones	56
4. Balance de las corrientes internas	57
4.1. Descripción del sistema	57
4.1.1. Modelo matemático	58
4.1.2. Modulación	58
4.1.3. Controlador	58
4.2. Resultados de simulación	60
4.3. Resultados experimentales	63
4.4. Conclusiones	67
5. Control Predictivo	69
5.1. Nociones básicas	69
5.1.1. Modelo de predicción discreto	71
5.1.2. Función de costo	72
5.1.3. Extrapolación de las referencias	74
5.1.4. Implementación real	74
5.2. Control predictivo de un convertidor fuente de corriente	75
5.2.1. Modelo de predicción de la carga	75
5.2.2. Modelo de predicción del convertidor	76
5.2.3. Optimización de la función de costos	77
5.2.4. Parámetros de simulación	79
5.2.5. Simulación	80

5.3. Conclusiones	86
6. Sincronización con la Red Eléctrica	87
6.1. Algoritmo de sincronización DSOGI-PLL	87
6.2. Implementación	89
6.2.1. Bloque de adquisición	89
6.2.2. Lógica de la FPGA	90
6.2.3. Banco de pruebas	93
6.3. Resultados	94
6.3.1. Escalón de fase y frecuencia	94
6.3.2. Desbalance importante, ausencia de señal en una fase	95
6.3.3. Funcionamiento autónomo, sin alimentación	95
6.3.4. Arranque luego de un hueco de tensión a diferente frecuencia	96
6.4. Conclusiones	97
7. Interfaz con una Celda de Combustible	99
7.1. Descripción del sistema	100
7.1.1. Celda de combustible	101
7.1.2. Control	102
7.2. Resultados de simulación	105
7.3. Resultados experimentales	109
7.4. Conclusiones	111
8. Conclusiones	113
9. Trabajos a Futuro	117
A. Sistema de Adquisición de Datos	121
A.1. Medición de tensiones	123
A.2. Medición de corrientes	125
A.3. Salida de datos	125
B. Convertidor Fuente de Tensión	127
B.1. Representación en el espacio de estado $\alpha\beta$	128
Bibliografía	140

Índice de figuras

2.1. Convertidor Fuente de Corriente	12
2.2. Corriente $i_{\alpha\beta}$ en plano complejo	15
2.3. Diagrama CSI-SPWM	16
2.4. Detalle Modulación SPWM	16
2.5. Ejemplo CSI-SPWM, corriente i_{inv_a}	18
2.6. Ejemplo CSI-SPWM, THD corriente i_{inv_a}	19
2.7. Ejemplo CSI-SPWM, THD Teórica, considerando 64 armónicos, corriente i_{inv_a}	20
2.8. Ejemplo CSI-SVM, corriente i_{inv_a}	21
2.9. Ejemplo CSI-SVM, THD corriente i_{inv_a}	21
2.10. CSI con convertidor tipo Buck	23
2.11. Carga RL	25
2.12. Carga Red Eléctrica	29
2.13. Simulación - CSI, fuente de corriente ideal	32
2.14. Simulación - CSI, fuente de corriente real	33
3.1. Convertidor Multinivel Fuente de Corriente Ideal	36
3.2. Convertidor Multinivel Fuente de Corriente Ideal de 7 Niveles	38
3.3. Modulación SPWM - 7 niveles	39
3.4. Ejemplo MCSI de 7 niveles, corriente i_{inv_a}	39
3.5. Ejemplo MCSI de 7 niveles, corrientes i_{cs1} , i_{cs2} y i_{cs3}	40
3.6. Ejemplo MCSI de 7 niveles, THD corriente i_{inv_a}	40
3.7. Corriente $i_{\alpha\beta}$ en el plano complejo - Ejemplo 5 niveles	42
3.8. Corriente $i_{\alpha\beta}$ en el plano complejo - Ejemplo 7 niveles	43
3.9. Corriente $i_{\alpha\beta}$ en el plano complejo - 7 niveles	43
3.10. Ejemplo MCSI Asimétrico de 7 niveles, relación binaria, corriente i_{inv_a}	44
3.11. Ejemplo MCSI Asimétrico de 7 niveles, relación binaria, THD corriente i_{inv_a}	44
3.12. Convertidor Multinivel Fuente de Corriente	45
3.13. MCSI de 7 niveles, fuente de corriente ideal	46
3.14. MCSI de 7 niveles con convertidor tipo Buck	50
3.15. MCSI de 7 niveles, asimétrico, fuente de corriente ideal	51
3.16. MCSI de 7 niveles, asimétrico, fuente de corriente real	53

3.17. Simulación - MCSI de 7 niveles simétrico, fuente de corriente real	54
3.18. Simulación - MCSI de 7 niveles asimétrico, fuente de corriente real	55
3.19. Simulación - MCSI de 7 niveles simétrico/asimétrico - THD i_{inv_a}	55
4.1. Esquema del Modulador	59
4.2. Corrientes internas de un módulo de un MCSI	59
4.3. Controlador de balance de corrientes propuesto	60
4.4. Simulación del controlador de balance propuesto, variables internas	61
4.5. Simulación del controlador propuesto - variables de salida	62
4.6. THD de la corriente de salida simulada i_a con el control habilitado	63
4.7. Simulación de controlador propuesto con $m_a = 0.5$	63
4.8. Sistema experimental	64
4.9. Corrientes internas con y sin el controlador activado	65
4.10. Escalón en la señal de habilitación del control. Corrientes internas promedio con y sin el control habilitado	65
4.11. Tensiones y corrientes con y sin control habilitado	66
4.12. Variación de factores $f_{ma2,3}$ con y sin control habilitado	66
4.13. Mediciones de THD de la tensión de salida v_a con el control de habilitado	67
4.14. Mediciones de THD de la corriente de salida i_a con el control habilitado	67
5.1. Diagrama en bloques controlador FCS-MPC	70
5.2. Ejemplo control FCS-MPC	71
5.3. FCS-MPC, control de la tensión de salida en un convertidor fuente de corriente	75
5.4. Simulación - CSI, Control Predictivo. Escalón en las referencias de tensión	81
5.5. Simulación - CSI, Control Predictivo. THD i_a	82
5.6. Simulación - CSI, Control Predictivo. Escalón en la referencia de corriente	82
5.7. Simulación - MCSI simétrico, Control Predictivo. Escalón en las referencias de tensión	83
5.8. Simulación - MCSI simétrico, Control Predictivo. Escalón en la referencia de corriente	83
5.9. Simulación - MCSI simétrico, Control Predictivo. THD i_a	84
5.10. Simulación - MCSI asimétrico, Control Predictivo. Escalón en las referencias de tensión	84
5.11. Simulación - MCSI asimétrico, Control Predictivo. Escalón en la referencia de corriente	85
5.12. Simulación - MCSI asimétrico, Control Predictivo. THD i_a	85
6.1. Diagrama en bloques del algoritmo DSOGI-PLL	88
6.2. Diagrama del bloque DSOGI	88
6.3. Diagrama esquemático del bloque de adquisición	89
6.4. Implementación - Diagrama bloques del algoritmo DSOGI-PLL	90
6.5. Implementación - Transformada $\alpha\beta$	91
6.6. Implementación - Filtro DSOGI	91
6.7. Implementación - Filtro SOGI	92
6.8. Implementación - Transformada Q	92

6.9. Implementación - Filtro pasabajos de primer orden	93
6.10. Imagen del sistema bajo prueba	93
6.11. Comportamiento robusto frente a alta distorsión	94
6.12. Respuesta a hueco de tensión en una fase	95
6.13. Simulación - Hueco de tensión en tres fases	95
6.14. Medición - Hueco de tensión en tres fases	96
6.15. Sincronización a 60Hz, luego de funcionar en forma autónoma a 50Hz, arriba: simulación, abajo: medición	97
7.1. Diagrama en bloques del sistema	100
7.2. Diagrama esquemático del MCSI	101
7.3. Especificaciones de tensión y corriente de la celda de combustible	102
7.4. Esquema de Control.	103
7.5. Algoritmo MPPT	105
7.6. Tensión de la celda de combustible, corriente, potencia y componentes en cuadra- tura de la referencia del convertidor	106
7.7. Tensión y corriente de la fase <i>a</i> de la red durante el encendido	107
7.8. Detalle compensación del factor de potencia	107
7.9. THD de corriente de la fase <i>a</i> de la red	108
7.10. THD de tensión de la fase <i>a</i> de la red	108
7.11. Configuración Experimental	109
7.12. Medición de la THD de tensión y corriente de la red	110
7.13. Arranque del sistema experimental	110
7.14. Compensación de factor de potencia	111
A.1. Kit de desarrollo ZedBoard	121
A.2. Adaptador FMC	122
A.3. Diagrama en bloques del adaptador FMC-Ethernet	122
A.4. Adaptador FMC-Ethernet	123
A.5. Diagrama en bloques simplificado, medición de tensiones aisladas	124
A.6. Medición de tensiones de 2 canales	124
A.7. Medición de corrientes de 4 canales	125
A.8. Generación de tensiones de 4 canales	126
B.1. Convertidor Fuente de Tensión	127
B.2. Diagrama VSI-SPWM	128
B.3. Ejemplo VSI-SPWM, tensión v_{an}	128
B.4. Tensión $v_{\alpha\beta}$ en el plano complejo	129

Índice de tablas

2.1. Corriente de salida y tensión v_{csi} para los diferentes estados	12
2.2. Corrientes y tensiones en el espacio de estado $\alpha\beta$	14
2.3. LUT Estados	17
2.4. LUT Ceros	18
2.5. Parámetros utilizados en el diseño	31
3.1. Corriente de salida y tensión v_{ud} del módulo x	47
4.1. Parámetros del Sistema	61
5.1. Seguimiento de referencias	73
5.2. Parámetros utilizados en el control predictivo	80
7.1. Parámetros del Sistema	105
B.1. Tensiones en el espacio de estado $\alpha\beta$	129

Símbolos y Abreviaturas

Letras

Símbolo	Descripción
x	Variable Genérica
\mathbf{x}	Vector/Matriz Genérica
i	Corriente
v	Tensión
k	Constante

Subíndices

Subíndice	Descripción
a, b, c	Fase a , b y c
x	Rango

Abreviaturas

Abreviatura	Descripción
AC	A lternating C urrent, Corriente Alterna
ADC	A nalog to D igital C onverter, Conversor analógico digital
BRAM	B lock R andom A ccess M emory, Bloque de memoria de acceso aleatorio
CMMR	C ommon M ode R ejection R atio, Rechazo al ruido en modo común
CSI	C urrent S ource I nverter, Convertidor Fuente de Corriente
DAC	D igital to A nalog C onverter, Conversor digital analógico
DC	D irect C urrent, Corriente Continua
DSOGI	D ouble S econd O rders G eneralized I ntegrator
DSP	D igital S ignal P rocessing/ P rocessor, Procesamiento/Procesador digital de señales
EMI	E lectro M agnetic I nterference, Interferencia Electromagnética

Abreviatura	Descripción
FCS-MPC	Finite Control Set Model Predictive Control
FF	Flip Flop
FIR	Finite Impulse Response , Respuesta finita al impulso
FPGA	Field Programmable Gate Array , Matriz de compuertas programable
GaN	Gallium Nitride
HDL	Hardware Description Language , Lenguaje de Descripción de Hardware
HVDC	High Voltage Direct Current , Alta tensión en DC
IGBT	Insulated Gate Bipolar Transistor
LSB	Least Significant Bit , Bit menos significativo
LUT	Lookup Table
LVDS	Low Voltage Differential Signaling , Señal diferencial de baja tensión
MCSI	Multilevel Current Source Inverter , CSI Multinivel
MPC	Model Predictive Control
MPPT	Maximum Power Point Tracking , Seguimiento del Punto de Máxima Potencia
MTBF	Mean Time Between Failures , Tiempo medio entre fallas
MVSI	Multilevel Voltage Source Inverter , VSI Multinivel
P	Proporcional
PEM	Proton Exchange Membrane , Membrana de intercambio protones iónicos
PFC	Power Factor Compensation , Compensación del factor de potencia
PI	Proporcional Integrativo
PLL	Phase Locked Loop , Lazo enganchado de fase
PWM	Pulse Width Modulation , Modulación por ancho de pulso
PO	Perturb and Observe , Perturbar y observar
PSC-SPWM	Phase Shifted Carrier Sinusoidal Pulse Width Modulation
QSG	Quadrature Signal Generator
RAM	Random Access Memory , Memoria de acceso aleatorio
SAR	Successive Approximation Register , Registro de aproximaciones sucesivas
SCR	Silicon Controlled Rectifier
SiC	Silicon Carbide
SoC	System on a Chip
SOGI	Second Order Generalized Integrator
SPI	Serial Peripheral Interface , Interfáz de periféricos serie
SPWM	Sinusoidal Pulse Width Modulation
SRF	Synchronous Reference Frame , Marco de Referencia Sincrónico
SVM	Space Vector Modulation , Modulación Vectorial
THD	Total Harmonic Distortion , Distorsión Armónica Total
VSI	Voltage Source Inverter , Convertidor Fuente de Tensión
Z-source	Z Source Inverter , Convertidor Fuente Z

Capítulo 1

Introducción

1.1. Motivación

La generación energética a nivel mundial está modificando su matriz con la inclusión de mayor cantidad de energías renovables. Las características de generación de estos tipos de energía hacen indispensable el uso de convertidores electrónicos de potencia para la integración de estas formas de energía a la red eléctrica. Diversas tecnologías de convertidores se encuentran actualmente en uso, cada una de ellas con ventajas y desventajas propias en sus diversas aplicaciones.

En la actualidad los convertidores electrónicos de potencia capaces de entregar corriente alterna (AC), pueden dividirse en tres grandes clases, los convertidores Fuente de Tensión (VSI), los convertidores Fuente de Corriente (CSI) y los convertidores Fuente Z (Z-source). Tanto los VSI como los Z-source han sido extensamente analizados en la literatura en sus diferentes variantes. En cambio, poca literatura puede ser encontrada respecto de los CSI y sus variantes. Existen referencias antiguas donde se utilizaban los rectificadores controlados de silicio (SCR) como llaves y más recientemente se encuentran algunas referencias en las cuales se utilizan llaves realizadas mediante el uso de transistores bipolares de compuerta aislada (IGBT). En todos los casos, la mayoría de las publicaciones analizadas se centran en demostrar el correcto funcionamiento de las topologías utilizadas, sin realizar un análisis completo de las ecuaciones de diseño y las diversas condiciones en las que los convertidores pueden llegar a utilizarse.

Las técnicas de modulación utilizadas originalmente en un CSI de tres niveles generaban formas de onda cuadrada a la salida de los convertidores ya que la capacidad de procesamiento y las características de las llaves utilizadas no permitían mejoras significativas y además, porque los SCR que se utilizaban como llave no permiten un apagado selectivo. Dado que los semiconductores actuales poseen velocidad de conmutación varios ordenes de magnitud superiores respecto de los utilizados como llaves en la construcción de los primeros CSI, las técnicas de modulación utilizadas originalmente carecen de sentido en la actualidad, como así también todas las connotaciones negativas de los CSI, ya que es posible utilizarlos de forma más eficiente. Actualmente, es posible utilizar técnicas de control y dispositivos semiconductores que permiten incrementar las velocidades de conmutación y generar formas de onda de salida que se aproximen mejor a corrientes sinusoidales y por lo tanto con menor Distorsión Armónica Total (THD).

Existen trabajos que intentan adaptar las tecnologías de modulación actuales de los VSI a los CSI, los cuales sólo se analizan en las características detalladas en las correspondientes publicacio-

nes, pero sin generalizar. Si se desea modificar el punto de operación, muchas de estas técnicas poseen limitaciones. Ésta situación se repite al analizar los convertidores Multinivel Fuente de Corriente (MCSI), donde las técnicas de modulación utilizadas también presentan limitaciones, y las estrategias de control de las corrientes internas del convertidor se analizan en casos particulares sin poder extender los resultados a convertidores capaces de generar mayor cantidad de niveles u operando en distintas condiciones. Por otro lado, es destacable que en la mayoría de las publicaciones que se encuentran en la literatura, no se detalla o fundamenta la elección o cálculo de los valores de los componentes pasivos utilizados.

El CSI, y en particular los MCSI, presentan características únicas en aquellas aplicaciones en las cuales se requiere tener control directo de la corriente de salida del convertidor, como por ejemplo: el control de un motor de AC o la inyección de corriente a la red eléctrica, ya que el control se puede realizar directamente desde el convertidor, sin la utilización de algún lazo de control complementario externo.

Por tal motivo es importante realizar un análisis profundo de la topología CSI y sus variantes multinivel, contemplando el estado actual, y futuro cercano, de la tecnología de llaves electrónicas que pueden ser utilizadas y de las herramientas avanzadas de procesamiento y control disponibles. Por otro lado, resulta necesario identificar aquellas topologías de reciente aparición que tengan mayores ventajas para uso industrial, debido por ejemplo a sus características de construcción modular, y realizar los cálculos correspondientes al diseño. Por ello se busca aportar al estado del arte el desarrollo y análisis de las ecuaciones de diseño que permitan el cálculo preciso de los componentes y características del convertidor. Como objetivo práctico, se podrán obtener mejoras en las características de funcionamiento de estos convertidores a fin de lograr, entre otras, menor THD en las formas de onda de salida, mayor velocidad de respuesta dinámica y la posibilidad de utilizar modernos algoritmos de control optimizados para las diversas aplicaciones posibles.

1.2. Antecedentes

Existen numerosas investigaciones publicadas en la literatura en relación a los CSI. La primera referencia en IEEE corresponde al año 1972, donde la topología presentada es levemente diferente a la utilizada en la actualidad [1]. En ese momento, semiconductores con características de conmutación extremadamente lentas, fueron utilizados en la construcción del CSI y su utilización era principalmente para controlar grandes motores de AC. Luego en el año 1974, otros autores proponen un método de diseño y cálculo para la misma aplicación [2, 3].

Los CSI fueron muy utilizados en la década de los 80 debido a su simplicidad de uso, en gran parte por las características de auto apagado de los SCR [4, 5, 6, 7, 8]. Luego fueron desplazados por los VSI ya que las nuevas tecnologías de semiconductores de la época poseían características óptimas para los convertidores fuente de tensión, como por ejemplo: la posibilidad de controlar el apagado y la capacidad de conducción en inversa de los MOSFET.

Aún con las desventajas mencionadas los CSI se continuaron utilizando en el manejo de grandes potencias, debido a sus propias ventajas: robustez frente a cortocircuitos, control directo de las corrientes de salida y baja tasa de fallas, entre otras [9, 10, 11, 12, 13]. Sin embargo, debido a

las características de conmutación de los CSI era necesario el uso de grandes filtros a la salida, a fin de reducir la THD de las corrientes, las sobretensiones por conmutación y las interferencias electromagnéticas (EMI) causadas.

Recientemente, han sido publicados diversos trabajos de investigación donde se analizan distintas topologías de MCSI que poseen características únicas, superando en ciertas aplicaciones a los MVSI, especialmente en lo que respecta a la potencia que son capaces de manejar y las prestaciones dinámicas [14, 15, 16, 17].

En [18], se presenta el análisis de una topología en particular que presenta características modulares. En ese trabajo se demuestra que su funcionamiento es factible mediante resultados experimentales. Además, formula y analiza un método de modulación por ancho de pulso (PWM) basado en una máquina de estados. El mismo autor presenta luego en [19] un análisis de las topologías multinivel de los convertidores de corriente derivadas de los MVSI, aplicando el principio de dualidad, y demostrando que hay ciertas topologías MCSI que no tienen un circuito dual en tensión. De aquellos resultados se deduce que existe una topología MCSI completamente modular, que no tiene un dual en tensión y que por lo tanto su análisis es completamente distinto a otras topologías y no se encuentra en la literatura, siendo por ello estudiada y analizada en profundidad en la presente tesis.

Las técnicas de modulación de los VSI han sido ampliamente analizadas en la literatura habiendo resultado en una gran cantidad de soluciones, con distintas ventajas y desventajas dependiendo de la topología y aplicación específica [20, 21, 22, 23, 24, 25]. Pero la modulación de un CSI presenta algunas complicaciones con respecto a los VSI, porque, por ejemplo, los CSI presentan tres estados correspondientes a corrientes de salida nula y los VSI tan solo dos estados de tensión nula.

Algunos trabajos en la literatura presentan ejemplos y soluciones puntuales para la modulación de los CSI, por ejemplo: en [26] se propone un método de modulación por ancho de pulso (PWM) con cancelación selectiva de armónicos (SHE-PWM) funcionando a baja frecuencia de conmutación con la menor THD de salida posible; y en [27] se analiza un método de modulación por vector espacial, también denominado modulación vectorial, adaptando las modulaciones existentes para los VSI. Un método que minimiza la cantidad de conmutaciones fue propuesto en [28] mientras que un nuevo método indirecto de modulación PWM para los CSI es analizado en [29]. Sin embargo, estas soluciones resultan demasiado complejas y es necesario encontrar una forma efectiva y simple de obtener una modulación de características similares.

Por otro lado, no sólo es importante analizar el funcionamiento propio del convertidor, sino también en relación a las aplicaciones prácticas en los que se puedan utilizar. Una aplicación importante de los convertidores electrónicos de potencia es la de funcionar como interfaz entre la red eléctrica y fuentes de energías renovables. Las fuentes de energías renovables son uno de los puntos de mayor interés en la investigación de sistemas distribuidos de energía, atrayendo una gran cantidad de recursos en el mundo en la búsqueda de nuevos métodos de generación, almacenamiento y utilización de energía. Avances recientes en las tecnologías basadas en hidrógeno permiten la conversión bidireccional entre hidrógeno y energía eléctrica, incrementando cada vez más la eficiencia y reduciendo los costos de estos sistemas. Dado que el proceso es sustentable y de muy baja contaminación para el medio ambiente, el almacenamiento de energía en forma de

hidrógeno y su posterior transformación en energía eléctrica mediante celdas de combustible es un opción excelente. Además, los sistemas de almacenamiento de hidrógeno presentan varias ventajas en comparación con las baterías [30, 31, 32]. El enorme rendimiento volumétrico del hidrógeno cuando es generado y almacenado a alta presión, permite almacenar grandes cantidades de energía en un volumen mucho menor que el equivalente en baterías. Además el hidrógeno presenta grandes ventajas respecto a la vida útil de los sistemas de almacenamiento, peso y seguridad ambiental. Las baterías recargables selladas, tales como las de plomo-ácido, litio o cadmio, contienen materiales pesados, los cuales son tóxicos y pueden generar graves daños ambientales si no se les realiza mantenimiento en forma regular o no son dispuestas como es debido [33]. Por otro lado, las alternativas basadas en celdas de combustible han probado ser una forma atractiva, ya que son inherentemente limpias, eficientes y confiables [34, 35]. Estas características las hacen interesantes como una alternativa para reemplazar tecnologías contaminantes en varias aplicaciones como por ejemplo: industria automotriz, bancos portátiles de energía, generación en zonas remotas, sistemas de energía de respaldo y generación distribuida. En estos casos, es posible utilizar supercapacitores para responder a cambios rápidos en las cargas o para arrancar la operación de un sistema en forma casi instantánea, ya que pueden ser utilizados para compensar el hecho de que las celdas de combustible requieren un elevado tiempo de arranque [36].

Otra ventaja de los convertidores de potencia es que permiten mejorar los problemas de calidad de energía de una red mientras entregan energía desde una celda de combustible, u otra fuente, ya que pueden ser utilizados también como filtros activos, recibiendo y entregando energía mucho más rápido que los actuadores convencionales [37]. Esto es especialmente útil en sistemas distribuidos con alta penetración de energías renovables, en los que una proporción grande de la potencia del sistema es generada mediante energías no convencionales, como energía solar o fotovoltaica. En estos casos, la red eléctrica puede sufrir perturbaciones que afecten la calidad del suministro, las que pueden ser corregidas mediante el uso de convertidores de potencia [38, 39].

Para lograr la máxima eficiencia posible es determinante la utilización de convertidores electrónicos para adaptar las tensiones y corrientes de la fuente de energía (celda de combustible, panel solar, etc.) a los requerimientos de las cargas o la red eléctrica. La generación distribuida de energía debe ser realizada mediante el uso de convertidores trifásicos a fin de evitar desbalances en la red eléctrica. Las celdas de combustibles entregan corriente continua (DC), la cual depende fundamentalmente de la temperatura y de la presión del gas. Por su parte, los paneles fotovoltaicos cambian su punto de operación en función de la radiación y la temperatura, entre otras. Y en general la mayor parte de las fuentes de energía no convencionales presentan curvas de generación variable, dependiendo de parámetros externos imposibles de controlar y muy difíciles de prever. Es por ello que se necesita una interfaz electrónica confiable, con dinámica rápida y gran rango dinámico, que permita ajustar el punto de operación y las condiciones de funcionamiento de la fuente [40]. En el caso de una celda de hidrógeno, la interfaz debe modificar la corriente extraída de la celda, dependiendo de la tensión generada, para alcanzar el punto de operación de máxima potencia en todo momento, teniendo en cuenta las condiciones de operación [41, 42]. Los convertidores de potencia permiten alcanzar el punto de máxima potencia no sólo de la celda, sino del sistema completo [35, 42, 43]. Es posible mejorar la respuesta dinámica controlando la

potencia activa o la reactiva, en ambas direcciones, entre el convertidor y la red eléctrica. Por lo tanto, los convertidores deben ser capaces de intercambiar energía en forma bidireccional para poder compensar potencia reactiva. Los convertidores multinivel, y en particular los MCSI, ofrecen ventajas en términos de versatilidad [18], respuesta dinámica, reducción de perturbaciones de alta frecuencia en la carga generada por la conmutación de las llaves [44], reducción en los requerimientos de tensión y/o corriente máxima de las llaves, entre otros. Todo a expensas de una mayor complejidad del convertidor [33, 45, 46].

Desde el punto de vista de la conexión de un convertidor de potencia a la red eléctrica, es indispensable contar con un método de sincronización para ajustar la fase y frecuencia de las señales generadas con respecto a las tensiones de la red, como así también un método que le permita controlar el intercambio de energía entre el sistema eléctrico y el bus de DC [47, 48, 49]. La velocidad y precisión de los métodos de sincronización impactan de forma directa en el desempeño de los convertidores, por lo cual deben ser cuidadosamente diseñados y verificados bajo las más severas condiciones de falla que pueda presentar el sistema. En la literatura, se encuentra una gran cantidad de ejemplos de algoritmos de lazo enganchado de fase (PLL) [50, 51, 52]. Sin embargo, en algunos de ellos la función transferencia se expresa en tiempo continuo, lo cual requiere cierta adaptación para su implementación en un sistema digital. Por otro lado, los sistemas de control implementados en una matriz de compuerta programable (FPGA) poseen una gran capacidad de procesamiento, precisión variable, arquitecturas tolerantes a fallas y diseños fácilmente escalables [53, 54]. Además, la ventaja más significativa de una FPGA es su habilidad para realizar cálculos en paralelo de todas las partes del sistema de control del convertidor, reduciendo los tiempos de cálculo y aumentando su confiabilidad.

Si bien los convertidores multinivel aportan mejoras significativas respecto de los convertidores básicos, poseen problemas inherentes a sus topologías que deben ser analizados. Uno de los principales problemas inherentes a los convertidores multinivel es que en general existen variables internas, ya sean tensiones o corrientes, que deben estar en relaciones determinadas con respecto al resto de las variables de funcionamiento y que requieren de un control adicional para mejorar la confiabilidad del sistema. Estas variables, generalmente tensiones en capacitores en los MVSI y corrientes en los inductores en los MCSI, suelen depender de parámetros del sistema y los mismos pueden tener diferencias entre sí debido a las tolerancias de los componentes o a variaciones de los parámetros por motivos externos, como por ejemplo variación por temperatura o comportamiento no lineal de las cargas o no linealidades de las llaves entre otras cuestiones. Por otro lado, las topologías multinivel presentan ventajas respecto de la distorsión armónica de las formas de onda de salida, stress de las llaves, stress en inductores o capacitores [55, 56], por lo que estas topologías son preferidas por sobre la topología estándar de tres niveles a expensas de incrementar la complejidad del sistema [57].

Aunque en el caso de las topologías MVSI el problema del desbalance en la tensión de los capacitores internos ha sido ampliamente estudiado [58, 59, 60, 61, 62], se encuentran solamente unas pocas técnicas de balance aplicadas a topologías MCSI [63, 64, 65, 66]. Los métodos propuestos en [63] y [64] aportan soluciones a un convertidor MCSI de 5 niveles y no son fácilmente extensibles a convertidores de mayor cantidad de niveles. En [63] el balance de las corrientes internas se

logra utilizando el correspondiente vector redundante mediante la utilización de SVM. En [64] una lógica compleja es utilizada para modificar las señales del modulador PSC-SPWM para realizar el balance de las corrientes de sólo dos módulos. Hardware adicional se introduce en [65] para balancear las corrientes también en un convertidor MCSI de 5 niveles en su versión monofásica. Dos métodos basados en la modulación PSC-SPWM fueron propuestos en [66]. En este último trabajo, se establece que un pequeño cambio en la amplitud o en la fase de las portadoras triangulares de la modulación SPWM, provocan un cambio en las corrientes internas del convertidor y que estos efectos, se pueden utilizar para obtener un punto de operación donde las corrientes internas se encuentren balanceadas. La acción del controlador afecta levemente la THD de la corriente de salida prácticamente sin afectar las pérdidas de conmutación

Aunque los inductores son mas grandes y pesados que los capacitores, poseen mayor tiempo medio entre fallas (MTBF) y su modo de falla no es contaminante. Los inductores pueden soportar mayor ripple de tensión sin degradación y raramente sufren inconvenientes si se mantiene la temperatura de los mismos dentro de su rango de operación. Esto implica que los convertidores basados en inductores son más seguros, con mayor MTBF, menor mantenimiento y bajo riesgo de contaminación ambiental. Además, si se logran desarrollar inductores con materiales superconductores a alta temperatura, las pérdidas se reducirían significativamente y el MCSI se convertiría en una de las soluciones más eficientes dentro de las topologías multinivel [57]. Adicionalmente, para aumentar aún más la confiabilidad, se puede implementar una solución tolerante a fallas agregando solamente un módulo adicional [67].

Las técnicas de control predictivo basado en modelo (MPC) se utilizan principalmente en el control de procesos industriales dado que es una técnica efectiva para tratar problemas de control que involucran múltiples variables con diversas restricciones utilizando algoritmos relativamente simples. Los primeros artículos relacionados con la aplicación de MPC en la industria se encuentran a finales de los 70s [68, 69]. Las estrategias que se utilizaban en ese entonces tenían en común la idea de utilizar un modelo dinámico de la planta y el proceso a controlar para predecir los efectos de futuras acciones de control. En función del error a futuro y las restricciones del sistema se elegía la acción de control que mejor cumplía los requisitos. En cada instante de medición se repetía el procedimiento utilizando mediciones actualizadas realizadas sobre la planta.

En los últimos años ha sido ampliamente utilizada para el control de convertidores de potencia una versión simplificada del MPC, que se reduce a evaluar un conjunto de estados del sistema finito y conocido. Este método, que presenta múltiples ventajas respecto de las estrategias de control convencionales, se denomina control predictivo basado en modelo de conjunto finito de estados (FCS-MPC) [70].

Trabajos recientes demostraron que la técnica FCS-MPC puede ser aplicada a diversos convertidores de potencia, en aplicaciones variadas como por ejemplo conversión de energía eólica, fotovoltaica, control de motores de velocidad variable, mejoramiento de la calidad de energía eléctrica y sistemas de alta tensión en DC (HVDC) entre otras [71]. Esta técnica permite controlar las características de salida de un convertidor junto con algunas variables internas del mismo, lo que permite incluir restricciones de funcionamiento de los convertidores. Además, algunas variantes funcionan sin la necesidad de utilizar un modulador externo, siendo el propio algoritmo de control

quien selecciona el estado de las llaves. Si bien, este tipo de controladores ha sido extensamente aplicado a convertidores VSI y Z-source [72, 73, 74, 75], muy pocos trabajos han sido encontrados respecto de su aplicación a los CSI y a los MCSI trifásicos [76, 77, 78].

En función de lo expuesto, en esta tesis se continúa con el desarrollo y los análisis iniciados en [19], complementando los resultados obtenidos y generando un marco teórico que permita extender los alcances y aplicaciones de la topología MCSI modular, obteniendo las herramientas necesarias para realizar el diseño, simulación y control de convertidores reales en diversas aplicaciones.

1.3. Principales aportes

En forma detallada los principales aportes de esta tesis pueden resumirse en los siguientes temas, los cuales fueron publicados en conferencias o revistas internacionales:

- Una de las más importantes aplicaciones de los convertidores electrónicos es la inyección de energía a la red eléctrica a partir de fuentes de energía no convencionales. Se presentó una alternativa para inyección de energía provista por una celda de combustible de hidrógeno en:
 - [79] P. Cossutta, M. P. Aguirre, A. Cao, S. Raffo, and M. I. Valla, "Single-stage fuel cell to grid interface with multilevel current-source inverters," *IEEE Transactions on Industrial Electronics*, vol. 62, pp. 5256–5264, Aug 2015
- En general los convertidores multinivel requieren controles adicionales para balancear las variables internas de los mismos a fin de garantizar el normal funcionamiento del convertidor frente a perturbaciones de parámetros tanto internos como externos y que los diferentes niveles de salida posean valores controlados, minimizando la THD. Una técnica para controlar el valor de las corrientes internas de un convertidor simétrico de 7 niveles y su implementación práctica fue desarrollada y los resultados, tanto teóricos como experimentales, fueron publicados en:
 - [80] P. Cossutta, M. P. Aguirre, M. A. Engelhardt, and M. I. Valla, "Control system to balance internal currents of a multilevel current-source inverter," *IEEE Transactions on Industrial Electronics*, vol. 65, pp. 2280–2288, March 2018
- El control predictivo basado en modelo (MPC), y en particular el control predictivo basado en espacios de estados finitos (FCS-MPC), han tenido un gran auge en los últimos tiempos debido a su simplicidad conceptual y también debido a que no es necesario contar con una etapa de modulación posterior en ciertos casos. Asimismo, es posible incluir restricciones de funcionamiento en el mismo controlador, lo cual resulta en controladores versátiles y seguros para aplicaciones industriales. Se ha evaluado la utilización de estos controladores tanto en convertidores de un solo módulo como en las versiones multinivel, en variantes simétricas y asimétricas, incluyendo, en los casos pertinentes, el control de la fuente de corriente asociada al convertidor. Los resultados obtenidos han sido publicados en:

- [81] J. Muñoz, B. Soto, A. Villalón, M. Rivera, P. Cossutta, and M. Aguirre, "Predictive control of a 27-level asymmetric multilevel current source inverter," in *2018 IEEE International Conference on Environment and Electrical Engineering and 2018 IEEE Industrial and Commercial Power Systems Europe (EEEIC / I CPS Europe)*, pp. 1–6, June 2018
 - [82] P. Cossutta, M. Aguirre, J. Muñoz, M. Rivera, P. Melin, and J. Rohten, "7-level asymmetric multilevel current source inverter with predictive control," in *2017 IEEE Southern Power Electronics Conference (SPEC)*, pp. 1–6, Dec 2017
 - [83] P. Cossutta, M. A. Engelhardt, M. P. Aguirre, and M. I. Valla, "Control predictivo con restricciones de un convertidor fuente de corriente multinivel ternario de 9 niveles y su fuente de corriente," in *2017 XVII Workshop on Information Processing and Control (RPIC)*, Sept 2017
 - [84] P. Cossutta, M. A. Engelhardt, M. Aguirre, J. Ponce, and M. I. Valla, "Model predictive control of a multilevel current source inverter together with its current source," in *2017 IEEE 26th International Symposium on Industrial Electronics (ISIE)*, pp. 762–767, June 2017
 - [85] P. Cossutta, M. Rivera, and M. I. Valla, "Model predictive control of a current source inverter together with its current source," in *IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society*, pp. 5965–5970, Oct 2016
 - [86] P. Cossutta, M. A. Engelhardt, M. P. Aguirre, and M. I. Valla, "Control predictivo de un convertidor multinivel de corriente," in *2016 IEEE Biennial Congress of Argentina (ARGENCON)*, June 2016
- Conectar un convertidor a la red eléctrica implica la necesidad de sincronizarse con su fasor de tensión. Se diseñó y contruyó una plataforma para implementar diversas técnicas de sincronización, tanto de alta velocidad como de baja, con sistemas trifásicos y se extendieron los resultados a sistemas monofásicos. Los resultados han sido publicados en los siguientes trabajos:
- [87] P. Cossutta, S. Raffo, A. Cao, F. Ditaranto, M. P. Aguirre, and M. I. Valla, "High speed single phase sogi-pll with high resolution implementation on an fpga," in *2015 IEEE 24th International Symposium on Industrial Electronics (ISIE)*, pp. 1004–1009, June 2015
 - [88] P. Cossutta, M. P. Aguirre, A. Cao, M. A. Engelhardt, and M. I. Valla, "Implementación de un algoritmo dsogi-pll en una fpga para sincronización con la red de convertidores de potencia," in *2014 IEEE Biennial Congress of Argentina (ARGENCON)*, pp. 651–656, June 2014
 - [89] P. Cossutta, M. P. Aguirre, M. A. Engelhardt, A. Cao, and M. I. Valla, "High speed fixed point dsogi pll implementation on fpga for synchronization of grid connected power converters," in *2014 IEEE 23rd International Symposium on Industrial Electronics (ISIE)*, pp. 1372–1377, June 2014

1.4. Organización y estructura de la tesis

Esta tesis comienza con un relevamiento y estudio de los convertidores CSI como caso general, a fin de plantear la nomenclatura y principios de funcionamiento básicos, utilizando técnicas modernas de análisis y control, y considerando el uso de las tecnologías actuales de llaves, y luego se extiende el estudio a una topología modular de MCSI. Dado que para poder comprender, y luego diseñar, un convertidor y su control asociado es necesario contar con el modelo matemático, se plantearán varios modelos, teniendo en cuenta los distintos tipos de carga que el convertidor MCSI puede tener. Esto permitirá diseñar un convertidor, incluyendo sus componentes pasivos, las diferentes estrategias de modulación, diversas técnicas de control y en particular la implementación de los algoritmos necesarios para utilizar al convertidor MCSI como interfaz, tanto con cargas pasivas inductivas, como con la red eléctrica.

Se incluyen resultados experimentales realizados sobre una plataforma especialmente diseñada y fabricada ad-hoc. El control y la modulación están basados en una FPGA, en conjunto con sistemas de adquisición de datos desarrollados especialmente y un prototipo de convertidor MCSI de tres módulos con llaves discretas, con corrientes de salida de hasta 10A pico por fase.

En el Cap. 2 se introducen los conceptos básicos de funcionamiento, diseño, modelado y control de un convertidor fuente de corriente. Se analizan las principales técnicas de modulación que pueden ser utilizadas. A partir de un caso particular se analiza la distorsión armónica producida y su variación en función de los parámetros internos del convertidor. Se calculan diversos parámetros del convertidor que permiten un correcto dimensionamiento de sus componentes pasivos y se evalúa el modelo en valor medio del convertidor. Asimismo, se analizan y modelan diversas opciones de carga que en conjunto cubren un amplio rango de posibilidades de uso del convertidor, considerando también en el análisis las diferentes formas de medición de tensiones y corrientes. Finalmente, mediante un ejemplo de diseño y simulaciones se evalúa el comportamiento del convertidor y su funcionamiento con diversas estrategias de modulación y/o control.

En el Cap. 3 se analiza en profundidad la versión multinivel de un convertidor fuente de corriente modular, utilizando tanto fuentes de corrientes independientes e ideales para cada uno de los módulos que componen el convertidor multinivel, como utilizando una técnica que se denomina *Inductor Sharing*, la cual requiere de una única fuente de corriente. Se describen las diversas formas de uso, simétrico y asimétrico y se detallan sus características en cada caso. Se explican las principales técnicas de modulación y control que pueden ser utilizadas. En el caso de la versión asimétrica se establecen las principales variaciones que pueden ser adoptadas por la topología. Se obtienen los resultados en valor medio y se analiza la THD de las corrientes de salida de forma comparable con los resultados obtenidos en el capítulo anterior. Finalmente se valida mediante simulaciones el comportamiento del convertidor utilizando diversas estrategias de modulación.

En el Cap. 4 se analiza un sistema de control que permite balancear y controlar los desbalances en las corrientes internas del convertidor generados por cargas no lineales y/o variaciones de los parámetros del convertidor, entre otras causas. El control es implementado en una FPGA y se muestran los resultados experimentales.

En el Cap. 5 se introducen las características básicas del MPC, más específicamente del FCS-

MPC, a fin de aplicarlo a convertidores Fuente de Corriente. Se detallan tres ejemplos, los cuales cubren el control de un CSI, de un MCSI Simétrico y de un MCSI Asimétrico. Finalmente mediante simulaciones, realizadas bajo las mismas condiciones de trabajo utilizadas en los capítulos precedentes, se compara esta técnica con las modulaciones tradicionales.

En el Cap. 6 se detalla un método de sincronización con la red eléctrica, implementado en una FPGA utilizando aritmética de punto fijo y se analizan sus resultados experimentales. Este método puede ser aplicado a diversos convertidores de potencia y se utiliza también en el capítulo siguiente.

En el Cap. 7 se analiza la utilización del convertidor MCSI de 7 niveles como interfaz entre una celda de combustible de hidrógeno y la red eléctrica. Se muestran resultados experimentales obtenidos utilizando una plataforma a escala reducida en la cual el convertidor se utiliza también para fijar el punto de operación óptimo de la celda. Los resultados experimentales fueron obtenidos utilizando un controlador implementado en una FPGA.

Finalmente, en el Cap. 8 se presentan las principales conclusiones obtenidas a lo largo de esta tesis y se presentan los trabajos a realizar a futuro en el Cap. 9.

Capítulo 2

Convertidor Fuente de Corriente

La principal característica del convertidor fuente de corriente trifásico es que el mismo controla directamente las corrientes de salida del convertidor en cada una de las fases, comportándose como una fuente de corriente trifásica controlada. Este convertidor puede proveer 3 diferentes valores de corriente a la salida en cada una de sus fases en un instante de tiempo determinado, corriente positiva, corriente negativa de igual magnitud que la positiva y corriente nula. Al comportarse como una fuente de corriente puede soportar cortocircuitos a la salida y por lo tanto es particularmente atractivo para aplicaciones de control de máquinas eléctricas de AC donde la probabilidad de ocurrencia de una falla a cortocircuito es superior a la de circuito abierto [90]. Otras aplicaciones en las cuales se destaca son aquellas en las que es necesario controlar magnitudes que estén directamente relacionadas con la corriente de salida, como por ejemplo el control del torque en una máquina eléctrica y aquellas en las cuales es necesario inyectar corrientes a fuentes de tensión como puede ser el caso de inyección de energía a la red eléctrica.

Dado que el CSI es el bloque fundamental que permite la realización de convertidores multinivel, es necesario plantear como primer paso un análisis detallado, estableciendo además la nomenclatura a utilizar en el resto de esta tesis.

En este capítulo se detallan las bases de funcionamiento de un CSI y sus principales características. Se detallan las ecuaciones que gobiernan el comportamiento de este convertidor, incluyendo las posibles cargas, teniendo en cuenta las diferentes posibilidades para las mediciones de las tensiones sobre la carga. Las principales modulaciones que se utilizan en la actualidad son analizadas, se presenta la forma comúnmente utilizada para realizar la fuente de corriente que alimenta al convertidor y se analizan las características de las formas de onda de salida mediante la utilización de un caso concreto como ejemplo.

2.1. Descripción del sistema

El CSI, Fig. 2.1, está compuesto de un puente trifásico realizado con 6 llaves con capacidad de bloqueo en inversa, alimentado por una fuente de corriente continua denominada i_{csi} .

Cada una de las 6 llaves s_x puede adoptar 2 estados diferentes,

$$s_x = \begin{cases} 0 & \text{Llave abierta} \\ 1 & \text{Llave cerrada} \end{cases} \quad \forall x \in 1..6 \quad (2.1)$$

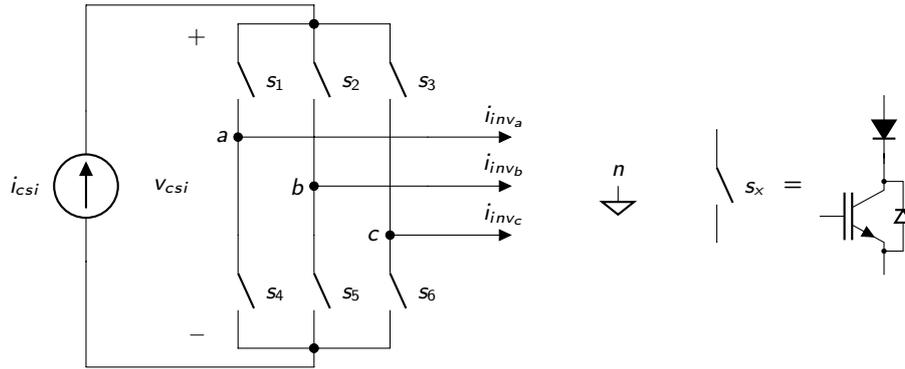


FIGURA 2.1: Convertidor Fuente de Corriente

A modo de garantizar un camino de retorno para la fuente de corriente, siempre debe conducir al menos una llave de la parte superior del convertidor (s_1, s_2, s_3) y otra de la parte inferior (s_4, s_5, s_6). No obstante, para que la corriente esté definida sólo por el estado de las llaves, es indispensable que sólo una llave de la parte superior y sólo una de la parte inferior del convertidor estén encendidas. En caso contrario la corriente de salida dependería del estado de las llaves junto con las tensiones de salida v_{an} , v_{bn} y v_{cn} . Esta restricción se define por

$$s_1 + s_2 + s_3 = s_4 + s_5 + s_6 = 1 \quad (2.2)$$

En la Tabla 2.1, se detallan las posibles combinaciones válidas de estados de las llaves, las corrientes de salida en cada fase y la tensión v_{csi} para cada una de las combinaciones válidas. Puede observarse que, bajo estas condiciones, las corrientes de salida del CSI se encuentran balanceadas ya que en cada uno de los estados se verifica que

$$i_{inv_a} + i_{inv_b} + i_{inv_c} = 0 \quad (2.3)$$

TABLA 2.1: Corriente de salida y tensión v_{csi} para los diferentes estados

Estado	s_1	s_2	s_3	s_4	s_5	s_6	i_{inv_a}	i_{inv_b}	i_{inv_c}	v_{csi}
#1	1	0	0	0	0	1	i_{csi}	0	$-i_{csi}$	v_{ac}
#2	0	1	0	0	0	1	0	i_{csi}	$-i_{csi}$	v_{bc}
#3	0	1	0	1	0	0	$-i_{csi}$	i_{csi}	0	v_{ba}
#4	0	0	1	1	0	0	$-i_{csi}$	0	i_{csi}	v_{ca}
#5	0	0	1	0	1	0	0	$-i_{csi}$	i_{csi}	v_{cb}
#6	1	0	0	0	1	0	i_{csi}	$-i_{csi}$	0	v_{ab}
#7	1	0	0	1	0	0	0	0	0	0
#8	0	1	0	0	1	0	0	0	0	0
#9	0	0	1	0	0	1	0	0	0	0

Si se definen los vectores \mathbf{i}_{inv} , \mathbf{v} y \mathbf{s} como

$$\mathbf{i}_{inv} = \begin{bmatrix} \dot{i}_{inv_a} \\ \dot{i}_{inv_b} \\ \dot{i}_{inv_c} \end{bmatrix} \quad \mathbf{v} = \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix} \quad \mathbf{s} = \begin{bmatrix} s_1 \\ s_2 \\ s_3 \end{bmatrix} - \begin{bmatrix} s_4 \\ s_5 \\ s_6 \end{bmatrix} \quad (2.4)$$

Donde \mathbf{i}_{inv} corresponde al vector de corrientes a la salida del convertidor, \mathbf{v} al vector de tensiones en los nodos a, b y c respecto de un terminal común n y \mathbf{s} es el vector de llaves de conmutación del convertidor.

La corriente de salida queda determinada por

$$\mathbf{i}_{inv} = \mathbf{s} \dot{i}_{csi} \quad (2.5)$$

La tensión v_{csi} queda entonces definida como

$$v_{csi} = \mathbf{s}^T \mathbf{v} \quad (2.6)$$

Y así, la potencia instantánea entregada por la fuente, considerando ideales a todos los elementos que componen el circuito, es

$$P_{dc} = v_{csi} \dot{i}_{csi} = \mathbf{s}^T \mathbf{v} \dot{i}_{csi} = \mathbf{v}^T \mathbf{i}_{inv} = \mathbf{v}^T \mathbf{s} \dot{i}_{csi} \quad (2.7)$$

2.2. Representación en el espacio $\alpha\beta$

La transformada de Clarke, tradicionalmente denominada transformada Alfa-Beta, permite la transformación de las corrientes y/o tensiones de un sistema trifásico con desfase $\pm 120^\circ$ en un sistema de tres variables ortogonales. Para un vector genérico $\mathbf{x}_{abc}(t) = [x_a(t) \ x_b(t) \ x_c(t)]^T$, está definida por

$$\mathbf{x}_{\alpha\beta\gamma}(t) = \mathbf{T} \mathbf{x}_{abc}(t) = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} x_a(t) \\ x_b(t) \\ x_c(t) \end{bmatrix} \quad (2.8)$$

Puede observarse que si se cumple que $x_a(t) + x_b(t) + x_c(t) = 0$, la componente homopolar $x_\gamma(t) = 0$ y por lo tanto es posible representar al sistema con tan solo dos ejes de coordenadas ortogonales. De esta forma puede representarse la variable como un número complejo donde,

$$x_{\alpha\beta}(t) = x_\alpha(t) + j x_\beta(t) \quad (2.9)$$

permitiendo graficar e interpretar las variables transformadas en el plano complejo.

Si se aplica la transformación al vector de corrientes de salida del convertidor, \mathbf{i}_{inv} , y conside-

rando (2.3), se obtiene,

$$\begin{bmatrix} i_{inv\alpha} \\ i_{inv\beta} \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} i_{inva} \\ i_{invb} \\ i_{invc} \end{bmatrix} \quad (2.10)$$

y por lo tanto, en el plano complejo,

$$i_{inv\alpha\beta} = i_{inv\alpha} + j i_{inv\beta} \quad (2.11)$$

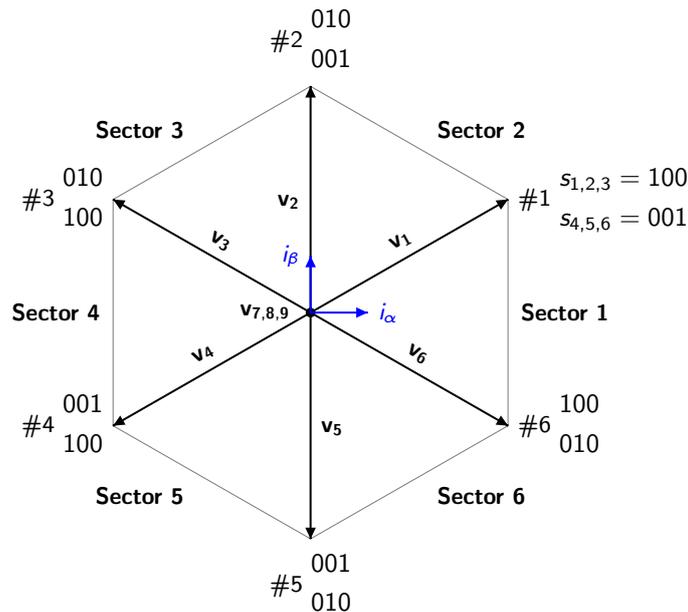
Donde por simplicidad se omitió la dependencia temporal de las corrientes y $i_{inv\gamma}$, ya que ésta última posee el valor nulo.

En la Tabla 2.2 se encuentran tabuladas las corrientes de salida en el espacio $\alpha\beta$, normalizadas respecto de la corriente de entrada del convertidor (i_{csi}), las cuales se representan en el plano complejo que se muestra en la Fig. 2.2. Puede observarse que la figura describe un hexágono

TABLA 2.2: Corrientes y tensiones en el espacio de estado $\alpha\beta$

Estado	Vector	s_1	s_2	s_3	s_4	s_5	s_6	i_{inva}	i_{invb}	i_{invc}	v_{csi}	$\frac{i_{\alpha\beta}}{i_{csi}}$	θ
#1	v_1	1	0	0	0	0	1	i_{csi}	0	$-i_{csi}$	v_{ac}	$1 + j\frac{\sqrt{3}}{3}$	30°
#2	v_2	0	1	0	0	0	1	0	i_{csi}	$-i_{csi}$	v_{bc}	$j\frac{\sqrt{12}}{3}$	90°
#3	v_3	0	1	0	1	0	0	$-i_{csi}$	i_{csi}	0	v_{ba}	$-1 + j\frac{\sqrt{3}}{3}$	150°
#4	v_4	0	0	1	1	0	0	$-i_{csi}$	0	i_{csi}	v_{ca}	$-1 - j\frac{\sqrt{3}}{3}$	210°
#5	v_5	0	0	1	0	1	0	0	$-i_{csi}$	i_{csi}	v_{cb}	$-j\frac{\sqrt{12}}{3}$	270°
#6	v_6	1	0	0	0	1	0	i_{csi}	$-i_{csi}$	0	v_{ab}	$1 - j\frac{\sqrt{3}}{3}$	330°
#7	v_7	1	0	0	1	0	0	0	0	0	0	0	-
#8	v_8	0	1	0	0	1	0	0	0	0	0	0	-
#9	v_9	0	0	1	0	0	1	0	0	0	0	0	-

en el cual sus vértices corresponden a los vectores activos del convertidor (v_{1-6}) y el origen de coordenadas corresponde a los tres vectores que entregan corriente nula a la salida (v_{7-9}). Conmutando entre los diversos vectores es posible generar en valor medio cualquier referencia que se encuentre dentro del círculo inscripto dentro del hexágono, el cual bajo estas condiciones de normalización, posee un radio de valor unitario.

FIGURA 2.2: Corriente $i_{\alpha\beta}$ en plano complejo

2.3. Modulación del CSI

Diversas técnicas de modulación relativamente simples pueden ser utilizadas en un CSI a lazo abierto. Es decir, técnicas que se basan solamente en las corrientes de referencia y algunos parámetros internos del convertidor, pero son independientes de la carga. Las técnicas más utilizadas en la actualidad corresponden a Modulación por Ancho de Pulso Sinusoidal (SPWM) y a Modulación por Vector Espacial (SVM), también denominada Modulación Vectorial.

Por otro lado, existen técnicas complejas de control de convertidores que permiten prescindir de una etapa de modulación y a su vez permiten la inclusión de restricciones dentro del mismo controlador, entre las que se puede destacar el Control Predictivo Basado en Modelo de Conjunto Finito de Estados (FCS-MPC).

2.3.1. Modulación por ancho de pulso sinusoidal

La modulación por ancho de pulso (PWM) para un CSI, se basa en la comparación de cada una de las corrientes sinusoidales de referencia con una señal triangular de mayor frecuencia, de igual manera que la versión utilizada para un VSI. Sin embargo, la modulación SPWM correspondiente a un CSI no es tan sencilla de realizar como en un VSI debido a que es necesario una lógica de mayor complejidad para generar las corrientes a la salida del convertidor en función de una referencia y a su vez cumplir con los requisitos necesarios para el funcionamiento del convertidor.

En la Fig. 2.3 se presenta un diagrama en bloques de esta modulación. Primero, las corrientes de referencia del CSI (i_{ref_a} , i_{ref_b} e i_{ref_c}) se comparan con una señal portadora triangular, la superposición de las mismas se muestra en la Fig. 2.4a. El resultado de la comparación, utilizando tres comparadores, determina las señales SPWM de un convertidor VSI (g_1 , g_2 y g_3), las que se

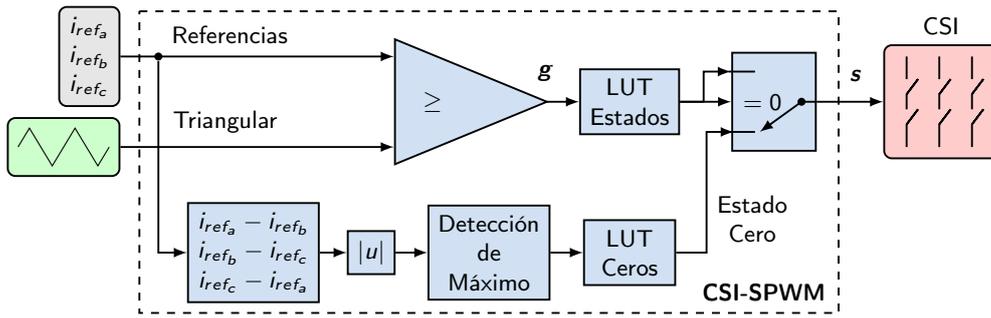


FIGURA 2.3: Diagrama CSI-SPWM

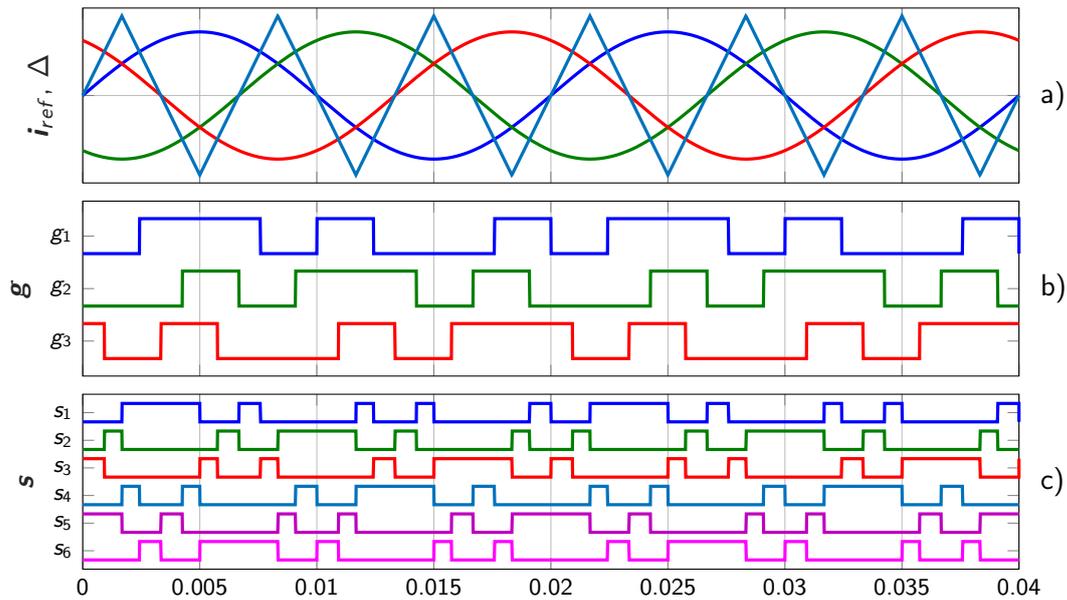


FIGURA 2.4: Detalle Modulación SPWM

observan en la Fig. 2.4b. Cuando estas señales sean iguales entre sí, ya sea $g_{1,2,3} = 0$ ó $g_{1,2,3} = 1$, la modulación deberá seleccionar alguno de los vectores cero (v_{7-9}). En caso contrario un estado activo será seleccionado (v_{1-6}).

Las señales g_1 , g_2 y g_3 son utilizadas como entradas de una *Look Up Table* (LUT) denominada LUT Estados, tal como se observa en la parte superior de la Fig. 2.3. La tabla LUT Estados, que se muestra en la Tabla 2.3, se utiliza para transformar los vectores activos del VSI, generados por la modulación SPWM, en los vectores activos equivalentes del CSI mientras que produce una salida inválida cuando es necesario seleccionar un vector cero. De esta forma, se realiza una correspondencia de los vectores v_{1-6} del VSI, detallados en el Apéndice B, a los vectores v_{1-6} correspondientes al CSI, detallados previamente en la Tabla 2.2. Cuando la entrada de la tabla corresponde al vector v_1 del VSI, su salida corresponde al vector v_1 del CSI y así para todos los vectores activos. Además selecciona una salida inválida para el CSI, $s_{1-6} = 0$, para los estados cero del VSI (v_{7-9}).

Dado a que el CSI puede producir corriente cero a la salida encendiendo ambas llaves de una pierna, en cualquiera de sus tres piernas, el CSI posee un estado cero más que el VSI, ya que éste

TABLA 2.3: LUT Estados

Entrada			Salida					
g_1	g_2	g_3	s_1	s_2	s_3	s_4	s_5	s_6
0	0	0	0	0	0	0	0	0
0	0	1	0	0	1	0	1	0
0	1	0	0	1	0	1	0	0
0	1	1	0	0	1	1	0	0
1	0	0	1	0	0	0	0	1
1	0	1	1	0	0	0	1	0
1	1	0	0	1	0	0	0	1
1	1	1	0	0	0	0	0	0

último posee únicamente dos vectores cero. Esta redundancia extra puede utilizarse para minimizar la cantidad de conmutaciones de llaves en un ciclo, reduciendo así la frecuencia de conmutación efectiva y la disipación de potencia en las llaves del convertidor, aumentando por lo tanto la eficiencia, objetivo que es muy deseable en convertidores de potencia.

En la literatura se indica que es posible utilizar una máquina de estados para la selección del estado cero óptimo [18] o basarse en el ángulo absoluto de la referencia para seleccionarlo. Pero, utilizar una máquina de estados incrementa la complejidad de la modulación y no es viable cuando las referencias pueden sufrir cambios abruptos debido a un sistema de control externo, ya que es necesario encontrar todas las combinaciones posibles de estados para obtener la forma óptima de moverse entre ellos, minimizando además las conmutaciones. Por otro lado, basarse en el ángulo de la referencia implica calcular este ángulo, lo cual es una tarea compleja.

Mediante el uso de simulaciones basadas en los métodos existentes en la literatura, se observa que en condiciones ideales poseen una selección del estado cero similar. Empíricamente, se detectó que el estado cero óptimo está asociado a encontrar cual de las expresiones $|i_{ref_a} - i_{ref_b}|$, $|i_{ref_b} - i_{ref_c}|$ e $|i_{ref_c} - i_{ref_a}|$ es máxima.

Por ello se propone un método en el cual, dependiendo de cuál de esas tres expresiones sea máxima se seleccionará la pierna que realizará el cero a la salida, correspondiendo el máximo de la primer expresión a la rama correspondiente a la fase a , la segunda a la b y la última a la fase c . Por lo tanto para seleccionar el estado cero que cumple con estos objetivos, primero se calcula el valor absoluto de las tres diferencias de corriente y luego de encontrar aquella que posea el valor máximo se seleccionará el estado cero óptimo. La tabla denominada LUT Ceros, contiene los estados de las llaves correspondientes a cada uno de los máximos y se observa en la Tabla 2.4.

Finalmente, las salidas de ambas tablas, LUT Estados y LUT Ceros son entradas de un multiplexador, el cual se encarga de enviar a la salida del modulador los vectores activos o el vector cero óptimo según corresponda. Es decir, cuando la salida de la LUT Estados es inválida, se seleccionará como salida el valor que proviene de la tabla LUT Ceros o, la salida de la LUT Estados en caso contrario. Las salidas del multiplexador (s_1 , s_2 , s_3 , s_4 , s_5 y s_6) se muestran en la Fig. 2.4c.

TABLA 2.4: LUT Ceros

Valor	Salida					
Máximo	s_1	s_2	s_3	s_4	s_5	s_6
$ i_{ref_a} - i_{ref_b} $	1	0	0	1	0	0
$ i_{ref_b} - i_{ref_c} $	0	1	0	0	1	0
$ i_{ref_c} - i_{ref_a} $	0	0	1	0	0	1

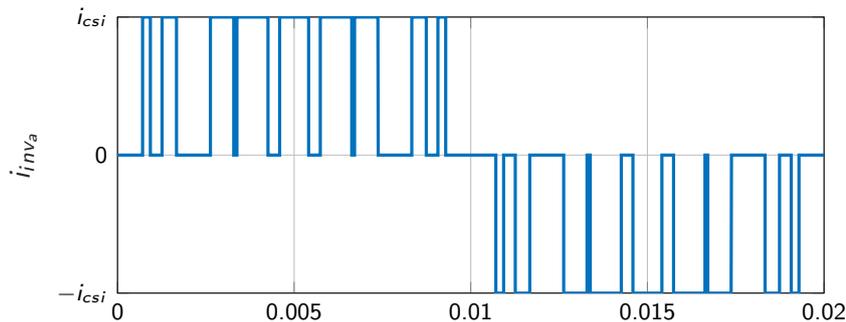
Si se define m_f a la relación entre la frecuencia de la portadora triangular y la frecuencia de la referencia, donde m_f es un número entero y generalmente impar para reducir la distorsión armónica a la salida del convertidor, los armónicos correspondientes a la conmutación de las llaves debido a la modulación, se encontrarán centrados en $m_f f_L$, donde f_L es la frecuencia de las corrientes de referencia (frecuencia de línea).

Definiendo m_a como la relación entre las amplitudes de las referencias y la portadora triangular, la corriente pico a la salida del convertidor, para el armónico fundamental, será $\frac{\sqrt{3}}{2} m_a i_{csi}$ en cada una de las fases de salida. Por lo tanto, la corriente RMS máxima a la salida del convertidor queda definida por

$$i_{a,b,c,RMS} = \frac{\sqrt{3}}{2\sqrt{2}} i_{csi} \quad (2.12)$$

Considerando m , índice de modulación, como la corriente pico a la salida de cada una de las fases respecto a la corriente i_{csi} , para esta modulación, el mismo queda definido por $m = \frac{\sqrt{3}}{2} m_a$.

A modo de ejemplo, si se utiliza $m_a = 0.9238$ (corriente pico a la salida igual a $0.8 i_{csi}$, $m = 0.8$) y $m_f = 9$, se obtiene la corriente de salida (i_{inv_a}) que se observa en la Fig. 2.5. Pueden observarse claramente que existen $4 m_f$ transiciones en la corriente de salida de cada fase. Esto se debe a que cada llave del convertidor conmuta $2 m_f$ veces por ciclo, lo que equivale a una frecuencia media de conmutación en las llaves de $m_f f_L$.

FIGURA 2.5: Ejemplo CSI-SPWM, corriente i_{inv_a}

La THD correspondiente a i_{inv_a} se observa en la Fig. 2.6. Los armónicos de mayor potencia se encuentran centrados alrededor del armónico m_f y la potencia de los armónicos decrece conforme aumenta el orden de los mismos. La THD a la salida es de aproximadamente 72 %. Esto se debe a que se ha utilizado un m_f pequeño a fin de demostrar las características del convertidor y poder comparar bajo una forma estandarizada las salidas en diversas configuraciones.

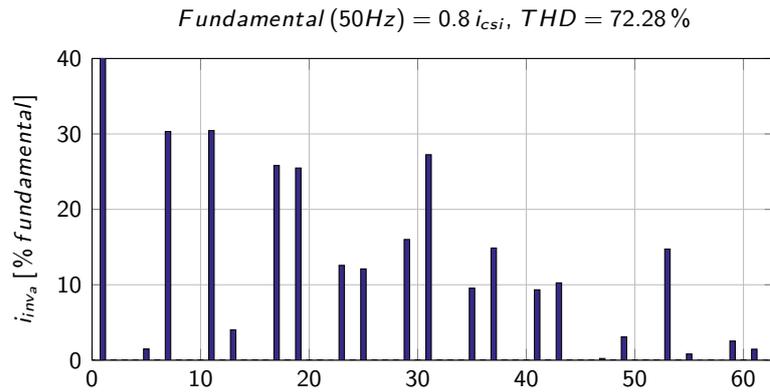


FIGURA 2.6: Ejemplo CSI-SPWM, THD corriente i_{inv_a}

En la Fig. 2.7 se muestra a la izquierda la variación de THD en función de m_f , manteniendo $m_a = 0.9238$ y a la derecha la variación de THD en función de m_a , manteniendo $m_f = 9$. En este gráfico se calcula la THD incluyendo únicamente los armónicos hasta el armónico 63 inclusive y descartando el resto. Por tal motivo a medida que m_f se acerca al valor 63, la THD calculada se reduce considerablemente, dado que mayor potencia de distorsión se encuentra en armónicos que no son contabilizados. Las zonas planas se deben justamente al hecho de contar únicamente hasta el armónico 63 ya que existen zonas donde la variación de m_f no afecta la THD dado que los armónicos contabilizados siguen siendo los mismos. Es posible observar que a mayor m_f menor es la distorsión armónica, ya que al aumentar la frecuencia de conmutación, el convertidor puede generar formas de onda con mayor resolución. Por otro lado, a mayor m_a , también se reduce la distorsión, por lo que es necesario, en caso de ser posible, trabajar en valores de m_a cercanos a la unidad. Al incrementar m_a hacia valores superiores a la unidad se comienza a trabajar en la zona de sobremodulación y la THD continúa decreciendo a medida que la forma de salida se transforma en una forma de onda cuadrada. Si bien la THD disminuye, la potencia del armónico fundamental no continúa aumentando en forma proporcional en la zona de sobremodulación y por tal motivo se debe evitar trabajar en esta zona. Por otro lado, si bien la THD disminuye en esta zona, filtrar la misma se hace difícil ya que la mayor potencia armónica se encuentra concentrada en armónicos de bajo orden. En valores inferiores a $m_a \approx 0.7$ la distorsión comienza a ser superior a la componente fundamental y por lo tanto en estas condiciones hay mayor potencia en los armónicos que en la componente fundamental, resultando en $THD > 100\%$.

2.3.2. Modulación vectorial

La modulación SVM se basa en la transformada de Clarke definida anteriormente, por lo que es necesario transformar primero las referencias $i_{ref_{a,b,c}}$ al espacio $\alpha\beta$.

Debido a que la corriente máxima normalizada de salida del convertidor en estas coordenadas se corresponde con el círculo de radio unitario, la salida máxima RMS a la salida del convertidor, en cada una de las fases, es

$$i_{RMS_{a,b,c}} = \frac{1}{\sqrt{2}} i_{csi} \quad (2.13)$$

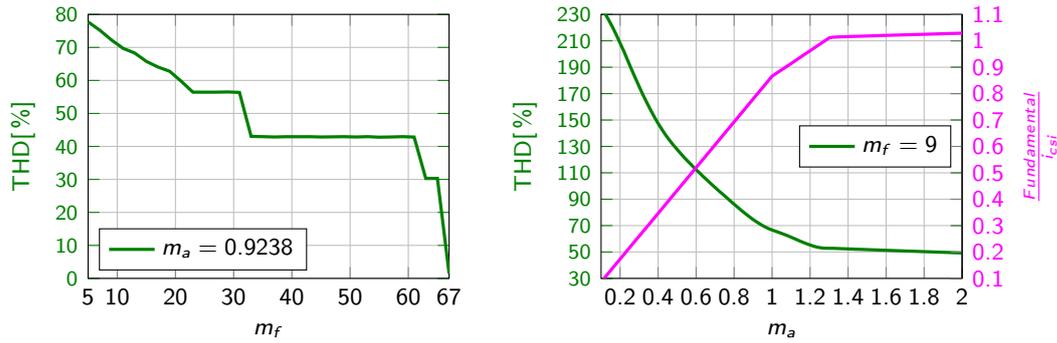


FIGURA 2.7: Ejemplo CSI-SPWM, THD Teórica, considerando 64 armónicos, corriente i_{inv_a}

el cual es superior al máximo valor posible en la modulación SPWM.

La modulación SVM conmuta entre los vectores adyacentes más cercanos a la referencia, $i_{ref_{\alpha\beta}}$ y el vector cero que se corresponda con la menor cantidad posible de conmutaciones para el sector correspondiente.

Si se define θ como el ángulo de la referencia medido desde el comienzo del sector y m como el índice de modulación definido previamente, el proporcional de tiempo que deberá estar en cierto estado para cada periodo de conmutación (T) es

$$\begin{aligned}
 D_{sup} &= m \sin(\theta) \\
 D_{inf} &= m \sin\left(\frac{\pi}{3} - \theta\right) \\
 D_0 &= 1 - D_{sup} - D_{inf}
 \end{aligned} \tag{2.14}$$

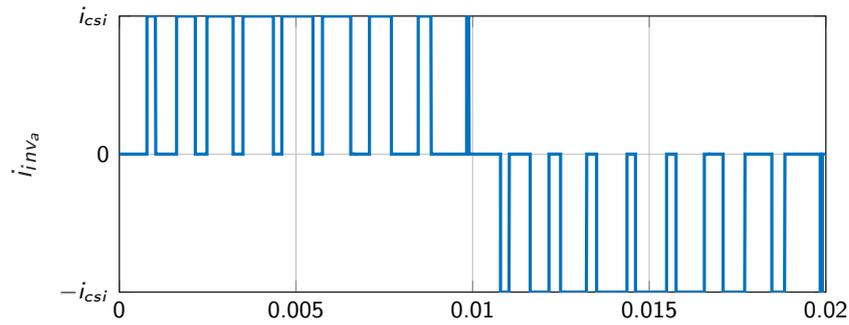
Donde $T D_{sup}$ es el tiempo que el convertidor permanecerá en el vector superior, $T D_{inf}$ en el inferior y el resto del tiempo ($T D_0$) el convertidor permanecerá en alguno de los estados nulos. La selección del vector cero óptimo (V_0) depende del sector en el cual se esté conmutando, siendo el mismo \mathbf{v}_7 en los sectores 1 y 4, \mathbf{v}_8 en los sectores 2 y 5 y \mathbf{v}_9 en el resto de los sectores, el 3 y el 6.

De forma análoga, el ordenamiento de los vectores a producir por la modulación también depende del sector en el que se encuentra la referencia.

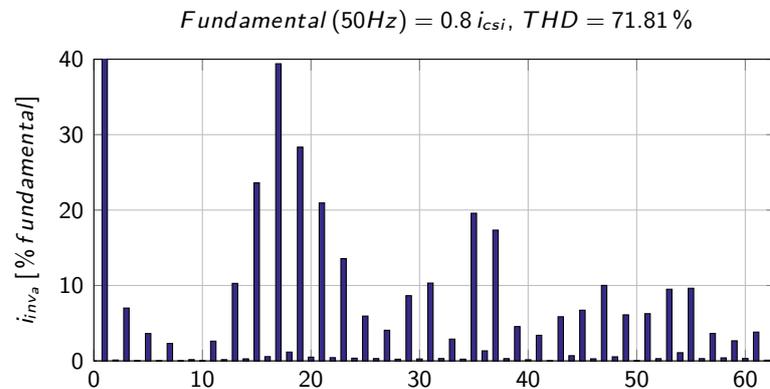
En el caso de encontrarse en los sectores, 1, 2 Y 5, el orden será: V_0 durante $\frac{T_0}{2}$; V_{sup} ; V_{inf} y finalmente V_0 el tiempo restante. Donde V_{sup} y V_{inf} son el vector superior y el vector inferior respectivamente.

En los otros sectores, el orden se altera y será: V_0 durante $\frac{T_0}{2}$; V_{inf} ; V_{sup} y finalmente V_0 el tiempo restante.

En la Fig. 2.8 se puede observar la corriente de salida i_{inv_a} de una modulación SVM, considerando las mismas referencias, y por lo tanto la mismas condiciones de salida, que para el ejemplo SPWM detallado anteriormente. Este caso corresponde a un índice $m = 0.8$, y la modulación fue realizada a una frecuencia de 900Hz con el fin de obtener la misma cantidad de conmutaciones por ciclo que en su equivalente SPWM. Por otro lado, la THD de esta corriente se muestra en la Fig. 2.9, donde puede observarse que la potencia de los armónicos se encuentra a frecuencias

FIGURA 2.8: Ejemplo CSI-SVM, corriente i_{inv_a}

superiores en comparación a una modulación PWM, a expensas de un mayor contenido armónico en el 5to. y en el 7mo. armónico.

FIGURA 2.9: Ejemplo CSI-SVM, THD corriente i_{inv_a}

2.3.3. Cálculo de tiempo máximo y mínimo en el estado cero

Dependiendo de la aplicación, será necesario la utilización de elementos pasivos de almacenamiento, ya sea para filtrar las corrientes de salida del convertidor o las corrientes de entrada en una implementación real. Para dimensionar estos componentes es de especial interés conocer cuál es el tiempo máximo en el cual el convertidor permanecerá en el estado cero como así también el tiempo mínimo, ya que durante estos tiempos es donde se genera el mayor ripple en la tensión o corriente de los componentes pasivos, según sean capacitores o inductores. Para este cálculo se considera que la modulación es SVM. Dado que ambas modulaciones, SPWM y SVM, sólo pueden ir alternando entre alguno de los 9 estados para generar las referencias solicitadas, los resultados son análogos. Para calcular dichos tiempos para una modulación SPWM será necesario reemplazar el índice m por el correspondiente a dicha modulación.

Para calcular el tiempo mínimo que el convertidor se encontrará en el estado cero (V_0) en un periodo de conmutación, es necesario encontrar el peor caso asociado a esta condición. Este caso es el correspondiente a que el vector de referencia esté exactamente en el medio de uno de los sectores, por ejemplo, en 0° . En este caso $\theta = \frac{\pi}{6}$ y la relación de tiempo que el convertidor se

encontrará en el estado cero es

$$\begin{aligned} D_{sup} &= D_{inf} = m \sin\left(\frac{\pi}{6}\right) \\ D_{0_{min}} &= 1 - D_{sup} - D_{inf} = 1 - 2m \sin\left(\frac{\pi}{6}\right) = 1 - m \end{aligned} \quad (2.15)$$

Por lo tanto en el peor caso, el convertidor se encontrará en el estado cero como mínimo un tiempo igual a $(1 - m) T$.

La condición de peor caso para calcular el tiempo máximo que el convertidor permanecerá en el estado cero se encuentra cuando el vector de referencia está exactamente alineado con uno de los vectores de salida, por ejemplo, en 30° , donde $\theta = 0$. Bajo estas condiciones,

$$\begin{aligned} D_{sup} &= 0 \\ D_{inf} &= m \sin\left(\frac{\pi}{3}\right) \\ D_{0_{max}} &= 1 - D_{sup} - D_{inf} = 1 - m \sin\left(\frac{\pi}{3}\right) = 1 - m \frac{\sqrt{3}}{2} \end{aligned} \quad (2.16)$$

Por lo tanto el convertidor se encontrará este estado un tiempo máximo igual a $\left(1 - m \frac{\sqrt{3}}{2}\right) T$.

Estos resultados serán utilizados posteriormente en el cálculo de los componentes pasivos del convertidor, tanto inductancias como capacitores según sea necesario.

2.4. Resultados en valor medio

Asumiendo que en valor medio la modulación generará corrientes y tensiones sinusoidales a la salida del convertidor, con fase θ y 0 respectivamente,

$$\bar{\mathbf{s}} = m \begin{bmatrix} \sin(wt - \theta) \\ \sin\left(wt - \frac{2\pi}{3} - \theta\right) \\ \sin\left(wt + \frac{2\pi}{3} - \theta\right) \end{bmatrix} \quad \bar{\mathbf{v}} = V \begin{bmatrix} \sin(wt) \\ \sin\left(wt - \frac{2\pi}{3}\right) \\ \sin\left(wt + \frac{2\pi}{3}\right) \end{bmatrix} \quad (2.17)$$

Donde m es el índice de modulación del convertidor y V es el valor pico de la tensión a la salida, es decir $V = \sqrt{2}V_{RMS}$. Bajo estas condiciones, teniendo en cuenta (2.4), las corrientes de salida del convertidor serán

$$\bar{\mathbf{i}}_{inv} = i_{csi} m \begin{bmatrix} \sin(wt - \theta) \\ \sin\left(wt - \frac{2\pi}{3} - \theta\right) \\ \sin\left(wt + \frac{2\pi}{3} - \theta\right) \end{bmatrix} \quad (2.18)$$

La tensión v_{csi} en valor promedio es,

$$v_{csi} = \frac{3}{2} m V \cos(\theta) \quad (2.19)$$

y por lo tanto la potencia en valor medio queda definida como

$$P_{dc} = \frac{3}{2} m V i_{csi} \cos(\theta) \quad (2.20)$$

Si se utiliza SPWM, $0 \leq m \leq \frac{\sqrt{3}}{2}$ y en caso de utilizar SVM, $0 \leq m \leq 1$. Puede observarse de (2.20) que dependiendo del valor de θ el convertidor puede entregar o recibir potencia.

2.5. Fuente de corriente real

Debido a que el CSI requiere una fuente de corriente, en caso de tener la necesidad de alimentar al mismo partiendo de una fuente de tensión es necesario realizar una fuente de corriente alimentada por tensión.

La forma empleada normalmente es mediante la utilización de un convertidor tipo Buck, el cual se muestra en la Fig. 2.10, donde r_{dc} corresponde a la resistencia de pérdidas del inductor L_{dc} . Respecto de CSI ideal, se utiliza una llave adicional s_b y un diodo o también puede reali-

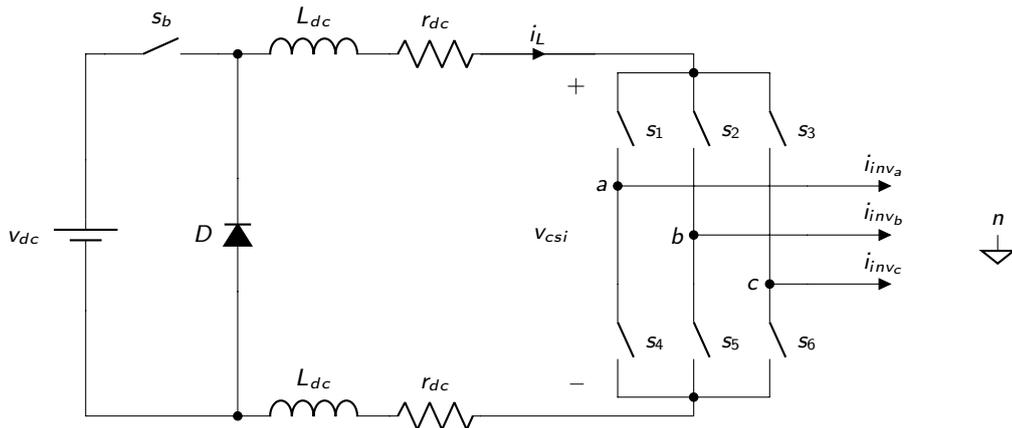


FIGURA 2.10: CSI con convertidor tipo Buck

zarse mediante rectificación sincrónica utilizando 2 llaves. Bajo estas condiciones, la dinámica del convertidor queda definida por

$$\dot{i}_L = -\frac{r_{dc}}{L_{dc}} i_L + \frac{V_{dc}}{2L_{dc}} s_b - \frac{V_{csi}}{2L_{dc}} \quad (2.21)$$

Considerando valor medio y estado estacionario,

$$r_{dc} i_L + \frac{V_{csi}}{2} = \frac{V_{dc}}{2} s_b \quad (2.22)$$

Entonces, en el equilibrio, i_L será,

$$i_L = \frac{V_{dc}}{2r_{dc}} s_b - \frac{3}{2} m \frac{V}{2r_{dc}} \cos(\theta) \quad (2.23)$$

Asumiendo que se entregará energía, $\cos(\theta) > 0$ y que $i_L > 0$, entonces, en valor medio es

condición necesaria que

$$v_{dc} s_b \geq \frac{3}{2} m V \cos(\theta) \quad (2.24)$$

Bajo estas condiciones es posible calcular el rendimiento del sistema, considerando solamente pérdidas resistivas en las inductancias,

$$\eta = 1 - \frac{2 i_L r_{dc}}{v_{csi}} \quad (2.25)$$

El ripple en la corriente i_L para el tramo descendente, en una condición determinada, estará determinado por v_{dc} , la tensión v_{csi} y el valor de inductancia total del circuito $2L_{dc}$. La máxima pendiente de la corriente en la inductancia ocurrirá cuando el convertidor se encuentre en algún estado cero y bajo estas condiciones,

$$\Delta i_L \approx \frac{v_{dc} D_0}{2L_{dc} f_{sw}} \quad (2.26)$$

Donde f_{sw} es frecuencia de conmutación y D_0 corresponde al ciclo de trabajo del estado cero en cada periodo de conmutación. Por lo tanto, el peor caso será cuando $D_0 = D_{0_{max}}$,

$$\Delta i_L \approx \frac{v_{dc}}{2f_{sw} L_{dc}} \left(1 - m \frac{\sqrt{3}}{2} \right) \quad (2.27)$$

Cabe destacar que este cálculo es una cota máxima ya que el mismo implica que la llave s_b permanece encendida durante el lapso de tiempo indicado, lo cual dependiendo del tipo de control realizado para la regulación de la corriente y el ancho de banda del mismo puede no ser el caso.

2.6. Etapa de salida

Debido a que la corriente de salida en cada fase puede obtener valores discretos, en el caso de un CSI, 0, i_{csi} o $-i_{csi}$, es necesario filtrar estas corrientes para poder alimentar una carga y de esta forma disminuir la THD. Para ello se utiliza un banco de capacitores trifásicos. Este banco puede conectarse tanto en Δ como en λ . Para evitar una conexión extra al convertidor en caso de conectarse en λ el punto neutro de los mismos quedará desconectado del resto del sistema.

Si se conecta en Δ cada capacitor deberá soportar una tensión máxima de $V_{\Delta} = \sqrt{3} V_{\lambda}$, siendo V_{λ} la tensión pico entre línea y neutro. En cambio, si se conectan en λ la tensión a soportar será V_{λ} y la capacidad equivalente será $C_{f\lambda} = 3 C_{f\Delta}$. Dado que para una misma capacidad equivalente un capacitor conectado en λ ocupa mas espacio que uno conectado en Δ , en este trabajo se utilizarán los capacitores conectados en Δ con el fin de reducir el volumen del convertidor.

Dos tipos de carga diferentes serán analizados, carga RL y carga Conexión a Red Eléctrica. Las aplicaciones de ambas variantes son lo suficientemente versátiles como para abarcar una gran cantidad de casos de interés práctico. La medición de las corrientes será la correspondiente a las corrientes de fase mientras que la carga podrá estar conectada en Δ o en λ . De esta forma es posible medir las tensiones de fase del sistema respecto del punto neutro, v_{an} , v_{bn} y v_{cn} , o las

tensiones de línea, v_{ab} , v_{bc} y v_{ca} . Los modelos matemáticos de las cargas se analizarán tanto realizando la medición de las tensiones de fase (mediciones en λ) como utilizando la medición de las tensiones de línea (mediciones en Δ), en condiciones de carga balanceada y desbalanceada.

2.6.1. Mediciones en λ , carga RL

El caso más simple de carga a analizar se compone de una carga con $\cos \phi$ inductivo en conjunto con los capacitores de filtrado, la cual se observa en la Fig. 2.11. Dado que los capacitores de filtrado son parte del convertidor, se modela a los mismos con capacidades iguales, de valor C_f . La carga RL es externa al convertidor y se considera desbalanceada. El desbalance se modela introduciendo tres factores multiplicativos a los parámetros de los componentes de la carga RL de cada fase, los cuales se denominan, α , β y γ , definidos positivos.

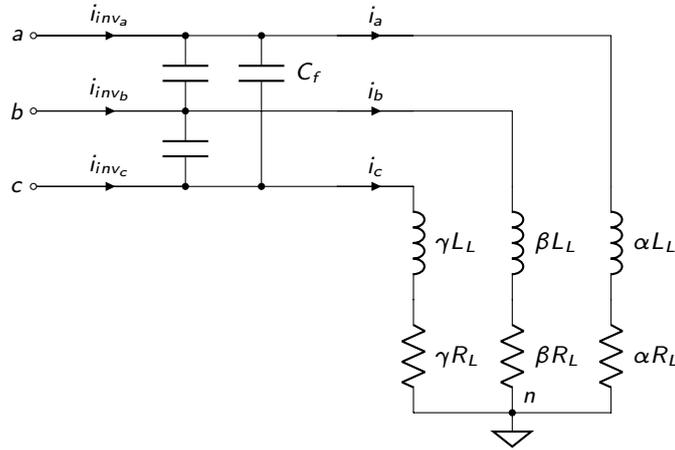


FIGURA 2.11: Carga RL

El sistema de ecuaciones que define a la carga, sin eliminar las variables dependientes es,

$$\begin{cases} i_{inv_a} + C_f \dot{v}_{ca} = i_a + C_f \dot{v}_{ab} \\ i_{inv_b} + C_f \dot{v}_{ab} = i_b + C_f \dot{v}_{bc} \\ i_{inv_c} + C_f \dot{v}_{bc} = i_c + C_f \dot{v}_{ca} \\ v_{an} = \alpha L_L \dot{i}_a + \alpha R i_a \\ v_{bn} = \beta L_L \dot{i}_b + \beta R i_b \\ v_{cn} = \gamma L_L \dot{i}_c + \gamma R i_c \\ i_a + i_b + i_c = 0 \\ i_{inv_a} + i_{inv_b} + i_{inv_c} = 0 \end{cases} \quad (2.28)$$

donde C_f es el capacitor de filtrado, L_L la inductancia base de carga y R_L la resistencia base de carga. Las entradas de este sistema, $i_{inv_{a,b,c}}$ son las salidas del convertidor. El punto denominado n no debe estar conectado a otro punto del convertidor y se utiliza simplemente como referencia

para las mediciones de tensión. Operando sobre el sistema, se obtiene,

$$\begin{bmatrix} \dot{v}_{an} \\ \dot{v}_{bn} \\ \dot{v}_{cn} \end{bmatrix} = \mathbf{M}_1 \begin{bmatrix} \dot{i}_a \\ \dot{i}_b \\ \dot{i}_c \end{bmatrix} - \mathbf{M}_1 \begin{bmatrix} \dot{i}_{inv_a} \\ \dot{i}_{inv_b} \\ \dot{i}_{inv_c} \end{bmatrix} \quad (2.29)$$

Donde la matriz \mathbf{M}_1 adopta el valor

$$\mathbf{M}_1 = \frac{1}{3C_f} \frac{1}{(\alpha\beta + \beta\gamma + \alpha\gamma)} \begin{bmatrix} -(\alpha\beta + \alpha\gamma + 1) & \alpha\gamma - 1 & \alpha\beta - 1 \\ \beta\gamma - 1 & -(\alpha\beta + \beta\gamma + 1) & \alpha\beta - 1 \\ \beta\gamma - 1 & \alpha\gamma - 1 & -(\alpha\gamma + \beta\gamma + 1) \end{bmatrix} \quad (2.30)$$

y

$$\begin{bmatrix} \dot{i}_a \\ \dot{i}_b \\ \dot{i}_c \end{bmatrix} = \frac{1}{L_L} \mathbf{M}_2 \begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{bmatrix} - \frac{R_L}{L_L} \mathbf{M}_2 \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (2.31)$$

con

$$\mathbf{M}_2 = \begin{bmatrix} \frac{1}{\alpha} & 0 & 0 \\ 0 & \frac{1}{\beta} & 0 \\ 0 & 0 & \frac{1}{\gamma} \end{bmatrix} \quad (2.32)$$

Agrupando el conjunto de ecuaciones correspondiente a (2.29), (2.30), (2.31) y (2.32), se obtiene el modelo matemático del sistema para cargas tanto balanceadas como desbalanceadas,

$$\begin{bmatrix} \dot{v}_{an} \\ \dot{v}_{bn} \\ \dot{v}_{cn} \\ \dot{i}_a \\ \dot{i}_b \\ \dot{i}_c \end{bmatrix} = \left[\begin{array}{c|c} \mathbf{0}_{3,3} & \mathbf{M}_1 \\ \hline \frac{1}{L_L} \mathbf{M}_2 & -\frac{R_L}{L_L} \mathbf{M}_2 \end{array} \right] \begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \\ i_a \\ i_b \\ i_c \end{bmatrix} + \left[\begin{array}{c|c} -\mathbf{M}_1 & \mathbf{0}_{3,3} \\ \hline \mathbf{0}_{3,3} & \mathbf{0}_{3,3} \end{array} \right] \begin{bmatrix} \dot{i}_{inv_a} \\ \dot{i}_{inv_b} \\ \dot{i}_{inv_c} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (2.33)$$

Si se considera a la carga balanceada, $\alpha = \beta = \gamma$, y reemplazando en (2.33) se obtiene,

$$\begin{bmatrix} \dot{v}_{an} \\ \dot{v}_{bn} \\ \dot{v}_{cn} \\ \dot{i}_a \\ \dot{i}_b \\ \dot{i}_c \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & -k_1 & 0 & 0 \\ 0 & 0 & 0 & 0 & -k_1 & 0 \\ 0 & 0 & 0 & 0 & 0 & -k_1 \\ k_2 & 0 & 0 & -k_3 & 0 & 0 \\ 0 & k_2 & 0 & 0 & -k_3 & 0 \\ 0 & 0 & k_2 & 0 & 0 & -k_3 \end{bmatrix} \begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \\ i_a \\ i_b \\ i_c \end{bmatrix} + k_1 \begin{bmatrix} \dot{i}_{inv_a} \\ \dot{i}_{inv_b} \\ \dot{i}_{inv_c} \\ 0 \\ 0 \\ 0 \end{bmatrix} \quad (2.34)$$

donde,

$$k_1 = \frac{1}{3C_f} \quad k_2 = \frac{1}{L_L} \quad k_3 = \frac{R_L}{L_L} \quad (2.35)$$

Puede observarse de (2.34) que las corrientes de salida del convertidor afectan directamente a las tensiones de salida mientras que las corrientes de fase evolucionarán según la dinámica del sistema.

En el caso en que la carga se encuentre conectada en Δ , las ecuaciones se modifican y el valor de k_2 será $k_2 = \frac{3}{L_L \Delta}$ y $k_3 = \frac{R_L \Delta}{L_L \Delta}$. Por otro lado en caso que los capacitores de filtrado se encuentren conectados en λ y no en Δ , las ecuaciones también se verán afectadas y el valor de k_1 será $k_1 = \frac{1}{C_f \lambda}$, es decir un capacitor equivalente 3 veces mas pequeño, tal como se mencionó anteriormente.

La variación de tensión en un capacitor considerando corriente constante puede estimarse como,

$$\Delta v_x \approx \frac{i_c}{3 C_f} \Delta T \quad (2.36)$$

donde i_c es la corriente del capacitor y ΔT la duración de la misma. Si consideramos el caso en que el capacitor no recibe corriente del convertidor y la de salida es máxima, provista únicamente por el capacitor, se obtiene la máxima variación de tensión posible en el capacitor. Bajo estas condiciones, el ripple de tensión máximo en el capacitor en el tramo descendente puede obtenerse utilizando $\Delta T = \frac{D_{o\max}}{f_{sw}}$. El mismo resulta,

$$\Delta v_x \approx \frac{i_{csi} m}{3 C_f f_{sw}} \left(1 - m \frac{\sqrt{3}}{2} \right) \quad (2.37)$$

Cabe destacar que la condición analizada es una cota máxima que no será alcanzada en el funcionamiento normal del convertidor ya que no ha sido considerado el hecho que dependiendo de la carga, cuando la corriente en la carga es máxima el tiempo en el estado cero puede no ser máximo, ya que el mismo depende del $\cos(\theta)$ de la carga.

Transferencia tensión y corriente de salida respecto de la corriente del convertidor

Cuando el sistema está balanceado, es posible analizar la transferencia de tensión de salida respecto de la corriente entregada por el convertidor en cada una de las fases. La misma queda definida simplemente por la impedancia completa de la carga y puede expresarse como

$$H(s) = \frac{V_o(s)}{I_{inv}(s)} = \frac{1}{s 3 C_f + \frac{1}{s L_L + R_L}} = \frac{s L_L + R_L}{s^2 3 L_L C_f + s 3 C_f R_L + 1} \quad (2.38)$$

Por otro lado, también se puede calcular la transferencia de corriente en la carga respecto de la corriente de salida del convertidor y la misma queda definida por

$$H(s) = \frac{I_o(s)}{I_{inv}(s)} = \frac{1}{s^2 3 L_L C_f + s 3 C_f R_L + 1} \quad (2.39)$$

En ambos casos el denominador de la transferencia es de segundo orden, donde tanto la frecuencia de corte como el factor de amortiguamiento dependen de los capacitores de filtro utilizados (C_f) y de la carga ($s L_L + R_L$). A la hora del diseño deberá tomarse especial cuidado de que las frecuencias de funcionamiento del convertidor y en particular las armónicas de las formas de onda de salida estén apartadas de la frecuencia de resonancia del filtro de salida a fin de no amplificar armónicos.

2.6.2. Mediciones en Δ , carga RL

Muchas veces en un sistema trifásico balanceado no está disponible el punto neutro y las mediciones se realizan midiendo las tensiones de línea v_{ab} , v_{bc} y v_{ca} , en lugar de las de fase, v_{an} , v_{bn} y v_{cn} . Por tal motivo es necesario adaptar (2.29) para expresarla en función de las tensiones de línea.

Cuando el nodo n no se encuentra disponible, tanto las corrientes de fase como las tensiones de línea estarán indefectiblemente balanceadas. Por lo tanto las tensiones de línea y sus derivadas deberán cumplir

$$v_{ab} + v_{bc} + v_{ca} = \dot{v}_{ab} + \dot{v}_{bc} + \dot{v}_{ca} = 0 \quad (2.40)$$

y a su vez las corrientes y sus derivadas,

$$i_a + i_b + i_c = \dot{i}_a + \dot{i}_b + \dot{i}_c = 0 \quad (2.41)$$

Bajo estas condiciones existen dos variables de estado y una entrada redundantes en el sistema, se puede expresar al mismo solamente en función de i_{inv_a} , i_{inv_b} , v_{ab} , v_{bc} , i_a y i_b ,

$$\begin{bmatrix} \dot{v}_{ab} \\ \dot{v}_{bc} \\ \dot{i}_a \\ \dot{i}_b \end{bmatrix} = \begin{bmatrix} 0 & 0 & -k_1 & k_1 \\ 0 & 0 & -k_1 & -2k_1 \\ \frac{\beta+\gamma}{L(\alpha\beta+\beta\gamma+\alpha\gamma)} & \frac{\beta}{L(\alpha\beta+\beta\gamma+\alpha\gamma)} & -k_3 & 0 \\ -\frac{\gamma}{L(\alpha\beta+\beta\gamma+\alpha\gamma)} & \frac{\beta}{L(\alpha\beta+\beta\gamma+\alpha\gamma)} & 0 & -k_3 \end{bmatrix} \begin{bmatrix} v_{ab} \\ v_{bc} \\ i_a \\ i_b \end{bmatrix} + \begin{bmatrix} 0 & 0 & k_1 & -k_1 \\ 0 & 0 & k_1 & 2k_1 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} 0 \\ 0 \\ i_{inv_a} \\ i_{inv_b} \end{bmatrix} \quad (2.42)$$

En caso que $\alpha = \beta = \gamma$, la carga se encuentra balanceada y el sistema se reduce a

$$\begin{bmatrix} \dot{v}_{ab} \\ \dot{v}_{bc} \\ \dot{i}_a \\ \dot{i}_b \end{bmatrix} = \begin{bmatrix} 0 & 0 & -k_1 & k_1 \\ 0 & 0 & -k_1 & -2k_1 \\ 2k_4 & k_4 & -k_3 & 0 \\ -k_4 & k_4 & 0 & -k_3 \end{bmatrix} \begin{bmatrix} v_{ab} \\ v_{bc} \\ i_a \\ i_b \end{bmatrix} + \begin{bmatrix} 0 & 0 & k_1 & -k_1 \\ 0 & 0 & k_1 & 2k_1 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} 0 \\ 0 \\ i_{inv_a} \\ i_{inv_b} \end{bmatrix} \quad (2.43)$$

donde,

$$k_4 = \frac{1}{3L_L} \quad (2.44)$$

El sistema balanceado completo sin eliminar las variables linealmente dependientes es,

$$\begin{bmatrix} \dot{v}_{ab} \\ \dot{v}_{bc} \\ \dot{v}_{ca} \\ \dot{i}_a \\ \dot{i}_b \\ \dot{i}_c \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & -k_1 & k_1 & 0 \\ 0 & 0 & 0 & 0 & -k_1 & k_1 \\ 0 & 0 & 0 & k_1 & 0 & -k_1 \\ k_4 & 0 & -k_4 & -k_3 & 0 & 0 \\ -k_4 & k_4 & 0 & 0 & -k_3 & 0 \\ 0 & -k_4 & k_4 & 0 & 0 & -k_3 \end{bmatrix} \begin{bmatrix} v_{ab} \\ v_{bc} \\ v_{ca} \\ i_a \\ i_b \\ i_c \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & k_1 & -k_1 & 0 \\ 0 & 0 & 0 & 0 & k_1 & -k_1 \\ 0 & 0 & 0 & -k_1 & 0 & k_1 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} 0 \\ 0 \\ 0 \\ i_{inv_a} \\ i_{inv_b} \\ i_{inv_c} \end{bmatrix} \quad (2.45)$$

2.6.3. Mediciones en λ , conexión a Red Eléctrica

En caso de una red eléctrica fuerte, la misma puede ser modelada como una simple fuente de tensión alterna. Para poder interconectar un convertidor de corriente a la red eléctrica es necesario colocar un elemento inductivo en serie ya que de otra forma la tensión en los capacitores de filtrado estaría dominada por la red eléctrica y por lo tanto la corriente en los capacitores estará definida solo por las derivadas de sus tensiones. De esta forma todos los armónicos de la corriente de salida del convertidor irán directamente hacia la red y los capacitores de filtrado no realizarán filtrado alguno. Cabe destacar que esta inductancia de acoplamiento puede ser simplemente la impedancia de línea del generador en el punto de conexión. El esquema a analizar se observa en la Fig. 2.12. Bajo estas condiciones, el mismo puede modelarse como

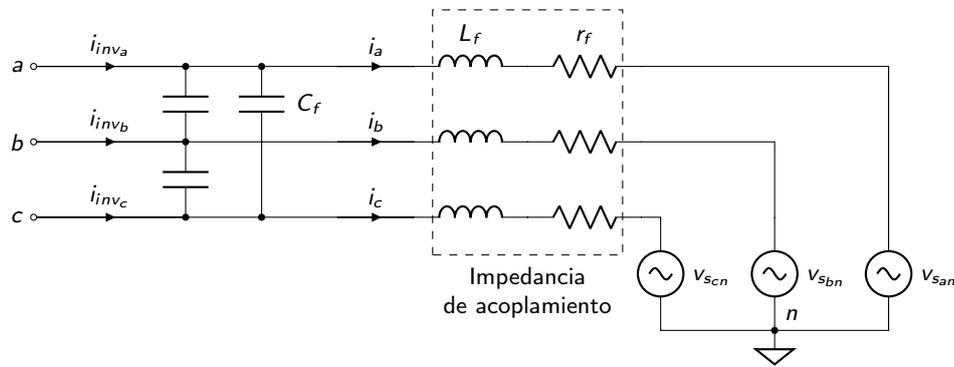


FIGURA 2.12: Carga Red Eléctrica

$$\begin{cases} \dot{v}_{xn} = \frac{i_{invx} - i_x}{3C_f} \\ i_x = \frac{v_{xn} - v_{sxn} - r_f i_x}{L_f} \end{cases} \quad x \in \{a, b, c\} \quad (2.46)$$

Donde C_f es el capacitor de filtrado y L_f la inductancia de filtrado, con sus correspondientes pérdidas, r_f . Las entradas de este sistema, $i_{inv_{a,b,c}}$ son las salidas del convertidor mientras que $v_{s_{an,bn,cn}}$ corresponden a las tensiones de fase de la red eléctrica respecto del punto neutro, n .

Si se expresan las ecuaciones anteriores en el formato correspondiente a variables de estado, se obtiene,

$$\begin{bmatrix} \dot{v}_{an} \\ \dot{v}_{bn} \\ \dot{v}_{cn} \\ \dot{i}_a \\ \dot{i}_b \\ \dot{i}_c \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & -k_1 & 0 & 0 \\ 0 & 0 & 0 & 0 & -k_1 & 0 \\ 0 & 0 & 0 & 0 & 0 & -k_1 \\ k_5 & 0 & 0 & -k_6 & 0 & 0 \\ 0 & k_5 & 0 & 0 & -k_6 & 0 \\ 0 & 0 & k_5 & 0 & 0 & -k_6 \end{bmatrix} \begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \\ i_a \\ i_b \\ i_c \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & k_1 & 0 & 0 \\ 0 & 0 & 0 & 0 & k_1 & 0 \\ 0 & 0 & 0 & 0 & 0 & k_1 \\ -k_5 & 0 & 0 & 0 & 0 & 0 \\ 0 & -k_5 & 0 & 0 & 0 & 0 \\ 0 & 0 & -k_5 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_{san} \\ v_{sbn} \\ v_{scn} \\ i_{inv_a} \\ i_{inv_b} \\ i_{inv_c} \end{bmatrix} + \begin{bmatrix} 1 \\ 1 \\ 1 \\ 0 \\ 0 \\ 0 \end{bmatrix} \dot{v}_n \quad (2.47)$$

Donde,

$$k_5 = \frac{1}{L_f} \quad k_6 = \frac{r_f}{L_f} \quad v_n = \frac{v_{san} + v_{sbn} + v_{scn}}{3} \quad (2.48)$$

Puede destacarse de (2.47) que las tensiones $v_{an,bn,cn}$ y las corrientes $i_{a,b,c}$ dependen tanto de las entradas como de la dinámica interna del sistema y que si la resistencia r_f es despreciable, las matrices que multiplican a las variables de estado y a las entradas son exactamente iguales pero de signo opuesto. En el caso en que las tensiones del sistema se encuentren balanceadas, $v_n = 0$ y por lo tanto $\dot{v}_n = 0$.

2.6.4. Mediciones en Δ , conexión a Red Eléctrica

En el caso en que las mediciones se realicen en Δ y asumiendo que el punto neutro no se encuentra disponible, de forma similar a lo que ocurre con una carga RL utilizando mediciones en Δ , el sistema se reduce y posee orden 4. Bajo estas condiciones, el mismo puede expresarse como,

$$\begin{bmatrix} \dot{v}_{ab} \\ \dot{v}_{bc} \\ \dot{i}_a \\ \dot{i}_b \end{bmatrix} = \begin{bmatrix} 0 & 0 & -k_1 & k_1 \\ 0 & 0 & -k_1 & -2k_1 \\ 2k_7 & k_7 & -k_6 & 0 \\ -k_7 & k_7 & 0 & -k_6 \end{bmatrix} \begin{bmatrix} v_{ab} \\ v_{bc} \\ i_a \\ i_b \end{bmatrix} + \begin{bmatrix} 0 & 0 & k_1 & -k_1 \\ 0 & 0 & k_1 & 2k_1 \\ -2k_7 & -k_7 & 0 & 0 \\ k_7 & -k_7 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_{s_{ab}} \\ v_{s_{bc}} \\ i_{inva} \\ i_{invb} \end{bmatrix} \quad (2.49)$$

Donde,

$$k_7 = \frac{1}{3L_f} \quad (2.50)$$

El sistema completo sin eliminar las variables linealmente dependientes, será,

$$\begin{bmatrix} \dot{v}_{ab} \\ \dot{v}_{bc} \\ \dot{v}_{ca} \\ \dot{i}_a \\ \dot{i}_b \\ \dot{i}_c \end{bmatrix} = \begin{bmatrix} 0 & 0 & 0 & -k_1 & k_1 & 0 \\ 0 & 0 & 0 & 0 & -k_1 & k_1 \\ 0 & 0 & 0 & k_1 & 0 & -k_1 \\ k_7 & 0 & -k_7 & -k_6 & 0 & 0 \\ -k_7 & k_7 & 0 & 0 & -k_6 & 0 \\ 0 & -k_7 & k_7 & 0 & 0 & -k_6 \end{bmatrix} \begin{bmatrix} v_{ab} \\ v_{bc} \\ v_{ca} \\ i_a \\ i_b \\ i_c \end{bmatrix} + \begin{bmatrix} 0 & 0 & 0 & k_1 & -k_1 & 0 \\ 0 & 0 & 0 & 0 & k_1 & -k_1 \\ 0 & 0 & 0 & -k_1 & 0 & k_1 \\ -k_7 & 0 & k_7 & 0 & 0 & 0 \\ k_7 & -k_7 & 0 & 0 & 0 & 0 \\ 0 & k_7 & -k_7 & 0 & 0 & 0 \end{bmatrix} \begin{bmatrix} v_{s_{ab}} \\ v_{s_{bc}} \\ v_{s_{ca}} \\ i_{inva} \\ i_{invb} \\ i_{invc} \end{bmatrix} \quad (2.51)$$

2.7. Ejemplo de diseño

Debido a los materiales y equipos disponibles en el centro de investigación, en este trabajo se utilizará una corriente máxima a la entrada del convertidor de 10A. A fin de estandarizar los resultados tanto experimentales como de simulación de los diversos convertidores que se presentan en este trabajo, se fijan ciertos parámetros tales como el índice de modulación en amplitud, los parámetros de la carga y el índice de modulación en frecuencia, entre otros. La corriente de salida pico en cada fase se establece en 8A, equivalente a un $m_a = 0.9238$ para SPWM o $m = 0.8$ tanto para SPWM como para SVM. Se considera una carga RL balanceada ($\alpha = \beta = \gamma = 1$). Los parámetros utilizados se especifican en la Tabla 2.5.

Bajo estas condiciones, la carga, $R_L + j\omega L_L$, posee un $\cos(\phi) = 0.972$. Considerando el índice de modulación en frecuencia definido anteriormente, la frecuencia media de conmutación será $f_{sw} = 3150\text{Hz}$.

TABLA 2.5: Parámetros utilizados en el diseño

Parámetro	Descripción	Valor
i_{dc}	Corriente máxima de entrada	10A
v_o	Tensión pico máxima de salida	216V
R_L	Resistencia de carga	26Ω
L_L	Inductancia de carga	20mH
L_{dc}	Inductancia DC	120mH
C_f	Capacidad de filtrado	3.3μF
m	Índice de modulación del CSI	0.8
f_L	Frecuencia de línea	50Hz
m_f	índice de modulación de frecuencia	63

De acuerdo a (2.16), (2.24), (2.27) y (2.37), es posible calcular los parámetros de funcionamiento del sistema (máximo porcentaje de tiempo en el estado cero, mínima tensión de alimentación, ripple de corriente en los inductores y ripple de tensión en la carga) en función de los componentes pasivos y de los valores seleccionados para la modulación.

Seleccionando la configuración con fuente de corriente real para este ejemplo, la tensión mínima de alimentación del circuito se calcula utilizando (2.24) y será $V_{dc} \geq 288V$, tomando un pequeño margen de seguridad, se utilizarán 300V de DC.

El máximo porcentaje de tiempo en el estado cero se puede determinar mediante (2.16), siendo para las condiciones mencionadas $D_{0_{max}} = 30.72\%$. Este valor permite calcular el ripple de corriente en el inductor L_{dc} y el ripple máximo de tensión a la salida, utilizando (2.27) y (2.37), los que adoptan los valores de 120mA y 78.8V respectivamente.

Cabe destacar que simplemente despejando otras variables de las ecuaciones anteriormente mencionadas es posible obtener los resultados en forma inversa, es decir, seleccionando los valores requeridos en los ripple se puede calcular los componentes pasivos del sistema.

2.8. Simulación

Las simulaciones se realizan utilizando el toolbox *SimPowerSystem* de MATLAB® y Simulink™, incluyendo al convertidor y un modelo aproximado de sus llaves.

A modo de comparación se analizan las simulaciones correspondientes a:

- CSI alimentado con una fuente de corriente ideal y modulación SPWM
- CSI alimentado con una fuente de corriente real y modulación SPWM

En ambos casos el convertidor arranca en las condiciones nominales y en el instante de tiempo $t = 0.16s$ se realiza un cambio en las tensiones de salida, reduciendo las mismas aproximadamente al 59% de su valor original.

2.8.1. Fuente de corriente ideal

En la Fig. 2.13 se observan los resultados correspondientes a un convertidor alimentado con una fuente de corriente ideal. En este contexto la frecuencia media de conmutación se encuentra alrededor de $m_f f_L = 3150Hz$. El ripple máximo de tensión en la carga ($v_{a,b,c}$) es de $70V$ aproximadamente, estando el mismo por debajo de la cota previamente calculada. Al ser la fuente de

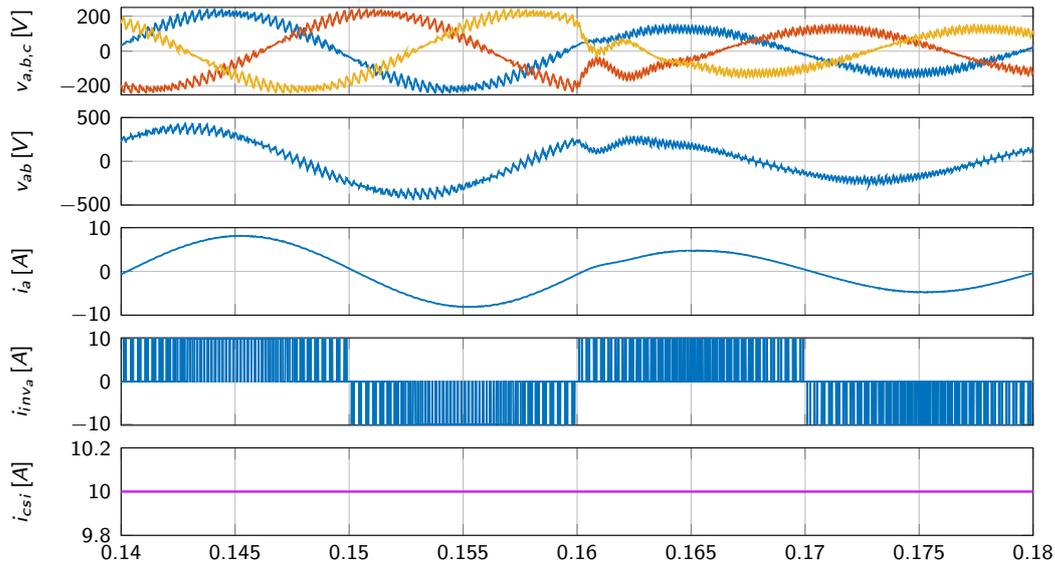


FIGURA 2.13: Simulación - CSI, fuente de corriente ideal

corriente ideal, no se observa ripple en la corriente de entrada al convertidor (i_{csi}). Puede destacarse la baja THD, de aproximadamente 0.46% , obtenida en la corriente de salida para la fase a (i_a) y también cómo el escalón en las referencias produce un cambio rápido en las características de salida del convertidor. No obstante, se observa durante un breve periodo oscilaciones en las tensiones sobre la carga.

2.8.2. Fuente de corriente real

Los resultados de simulación se observan en la Fig. 2.14. Un convertidor tipo Buck se utiliza para realizar la fuente de corriente. Se utiliza una estrategia de control por modo deslizante discreto con una frecuencia de muestreo de $25kHz$ para la corriente. De esta manera se obtiene una frecuencia de conmutación media en el convertidor tipo Buck de aproximadamente $2kHz$ bajo condiciones nominales. La THD medida en la corriente de salida i_a del convertidor es de 0.55% y el incremento se debe al ripple introducido en la corriente de entrada del convertidor de aproximadamente 1.5% , el cual se encuentra por debajo de la cota máxima calculada anteriormente.

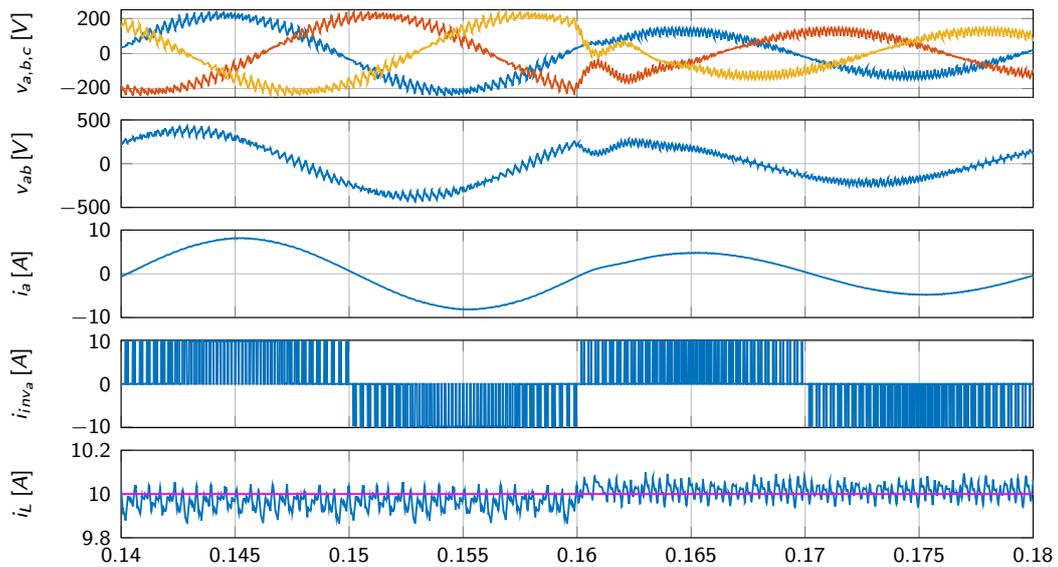


FIGURA 2.14: Simulación - CSI, fuente de corriente real

2.9. Conclusiones

En este capítulo se ha analizado el comportamiento básico de un CSI, junto con las estrategias de modulación tradicionalmente utilizadas en este convertidor. Se ha utilizado como fuente de alimentación tanto una fuente de corriente ideal como una fuente de corriente real, esta última realizada mediante un convertidor tipo Buck. Los resultados de simulación han sido analizados para ambos casos, donde se observa que la THD de las corrientes de salida son levemente inferiores para el caso de una fuente de corriente ideal, ya que cualquier ripple en la fuente de corriente (i_L) se propaga directamente a la carga.

La dinámica a la salida del convertidor ante un cambio en sus referencias es rápida, estando determinada únicamente por la carga. Bajo las condiciones analizadas, la THD de las formas de onda de salida se encuentran por debajo de los valores requeridos por la normativa internacional vigente.

Capítulo 3

Convertidor Multinivel Fuente de Corriente

La principal característica de los convertidores multinivel fuente de corriente es que permiten mejorar las formas de onda de salida en comparación con la versión estándar de 3 niveles detallada en el capítulo previo. Las versiones multinivel proveen una mayor cantidad de niveles en las corrientes de salida y por lo tanto generan señales con mayor definición y menor distorsión. En forma teórica, a mayor cantidad de niveles, menor es la THD de las corrientes de salida que se obtienen.

La topología modular que se analiza en detalle se basa en interconectar varios módulos de similares características en paralelo. El convertidor resulta así conformado por diversos módulos CSI, funcionando en forma coordinada, aportando cada uno de ellos niveles extra a la salida. Cada uno de los CSI posee una fuente de corriente asociada, que como caso general debería ser independiente y aislada del resto.

Los MCSI se pueden clasificar en dos diferentes categorías dependiendo de los valores de las corrientes que alimenta a cada uno de los CSI que lo componen. Se consideran simétricos en el caso en que las corrientes que puede entregar cada uno de los módulos sean iguales o asimétricos en caso contrario. En general los convertidores asimétricos permiten generar una mayor cantidad de niveles que uno simétrico a igual cantidad módulos. Ambas configuraciones poseen sus propias ventajas y desventajas.

Dado que implementar varias fuentes de corriente aisladas e independientes dificulta y encarece la realización práctica de un convertidor, para simplificar el diseño se utiliza una topología denominada *Sharing Inductors MCSI* [18]. Esta topología requiere de una única fuente de corriente para alimentar a todos los módulos que componen al MCSI y utiliza inductores divisores a fin de separar la corriente principal en las corrientes de entrada de cada uno de los módulos.

En este capítulo se detallan las bases de funcionamiento de una topología MCSI modular en forma genérica y en particular de aquellas variantes capaces de realizar 7 niveles de corriente a la salida. Se elige un convertidor de 7 niveles ya que es el caso más general del cual se pueden extrapolar resultados a más o menos niveles con ecuaciones de un tamaño que permiten realizar un análisis teórico. Se desarrollan las ecuaciones que gobiernan el comportamiento de los convertidores y se analizan las diferentes modulaciones que son utilizadas en la actualidad. El análisis se realiza para el convertidor multinivel ideal y también para la topología denominada *Sharing Inductors*, que no requiere múltiples fuentes de corriente independientes. En ambos casos, se analiza el comportamiento de la versiones simétricas y asimétricas. Mediante un ejemplo concreto se analiza el funcionamiento del convertidor mediante simulaciones y se comparan los resultados obtenidos

en las diferentes variantes y, con los resultados obtenidos anteriormente en el Cap. 2.

3.1. MCSI ideal

El MCSI ideal, Fig. 3.1, está compuesto por n módulos CSI conectados en paralelo, cada uno de ellos alimentado por su propia fuente independiente (i_{csi_x} , donde x corresponde al número de módulo). Cada una de las fuentes de corriente que alimenta a cada uno de los CSI debe estar aislada respecto de las otras. Dado que un MCSI ideal está compuesto por múltiples CSI, coordinando

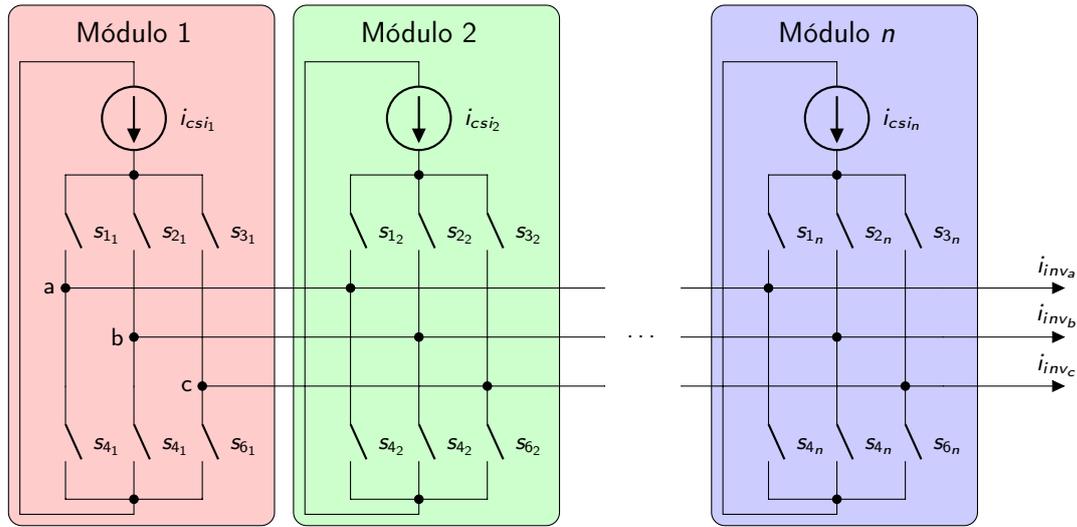


FIGURA 3.1: Convertidor Multinivel Fuente de Corriente Ideal

el funcionamiento de todos ellos, es posible generar corrientes de salida con mayor cantidad de niveles y con mayor capacidad de corriente total que con un único módulo. Esto permite generar corrientes de salida con menor THD en comparación con un convertidor CSI de 3 niveles. Dado que todos los CSI se encuentran en paralelo, la corriente a la salida del convertidor se define como,

$$i_{inv} = \sum_{x=1}^n i_{csi_x} \quad (3.1)$$

Cada una de las llaves que componen a los CSI del sistema debe soportar una tensión en inversa igual a la tensión máxima de línea del sistema mientras que la capacidad de corriente de cada una de ellas será inferior a la corriente máxima de salida del MCSI.

Cuando cada uno de los CSI que componen al MCSI posee una fuente de corriente de iguales características que el resto, $i_{csi_1} = i_{csi_2} = \dots = i_{csi_n} = i_{dc}$, el convertidor se denomina simétrico. Bajo estas condiciones, el convertidor proporciona $2n + 1$ niveles de corriente diferentes a la salida. Cada nivel aporta una corriente igual a i_{dc} . Las posibles corrientes de salida del convertidor multinivel quedan representadas por: $-n i_{dc}$, $-(n-1)i_{dc}$, \dots , $-i_{dc}$, 0 , i_{dc} , \dots , $(n-1)i_{dc}$, $n i_{dc}$.

En el caso simétrico, cada uno de los módulos proporciona una corriente n veces inferior a la corriente nominal del convertidor y todos los módulos que componen al MCSI son exactamente iguales, lo cual simplifica el mantenimiento del convertidor. Asimismo, es posible generar un

funcionamiento tolerante a fallas con tan solo incluir un módulo adicional de respaldo y circuitos asociados a la conexión y desconexión de los módulos en caso de falla [67]. Los convertidores simétricos pueden modularse utilizando una modulación SPWM con desplazamiento de portadora y con SVM entre otras técnicas [18, 19].

En cambio, cuando los diversos convertidores CSI que conforman el convertidor multinivel entregan una corriente de diferente magnitud a la salida, el convertidor se denomina asimétrico.

Se espera de un convertidor multinivel que pueda generar todos los niveles dentro del rango $[0 : n]$. Para que esto suceda y considerando que las corrientes de los convertidores se suman al estar en paralelo, existen tan solo dos relaciones posibles entre las corrientes de los módulos que componen un convertidor asimétrico:

- Relación de corrientes binaria
- Relación de corrientes ternaria

En ambos casos se incrementa la cantidad de posibles niveles a la salida del convertidor a igual cantidad de módulos respecto de la versión simétrica. Por lo tanto, para una misma cantidad de niveles se disminuye la complejidad del sistema mientras que cada uno de los módulos deberá ser dimensionado correctamente para su correspondiente corriente de entrada. Esto trae como desventaja que todos los módulos de un convertidor asimétrico serán diferentes por lo que las tareas de mantenimiento de este tipo de convertidores serán de mayor complejidad y costo. Por otro lado, deja de ser viable realizar al convertidor en forma tolerante a fallas ya que sería necesario contar con dos convertidores exactamente iguales para poder conmutar entre ellos en caso de falla y por lo tanto se duplica el costo del convertidor en estas condiciones.

Relación de corrientes binaria

La relación de corrientes binaria se obtiene cuando la corriente que puede entregar cada CSI del convertidor multinivel es el doble del anterior, es decir $i_{csi_{n+1}} = 2 i_{csi_n}$, resultando en un total de $2^{(n+1)} - 1$ niveles.

De esta forma, para obtener 7 niveles a la salida, sólo se necesitan 2 módulos, donde $i_{csi_1} = i_{dc}$ y $i_{csi_2} = 2 i_{dc}$, mientras que un convertidor simétrico requiere 3 módulos. La salida del convertidor será la suma de las salidas de ambos convertidores y podrá realizar los siguientes niveles: $-3 i_{dc}$, $-2 i_{dc}$, $-i_{dc}$, 0 , i_{dc} , $2 i_{dc}$ y $3 i_{dc}$. Utilizando solo dos módulos se logra la misma cantidad de niveles que con tres módulos en configuración simétrica.

Relación de corrientes ternaria

Esta configuración se basa en que la relación de corrientes entre cada uno de los CSI que componen el convertidor multinivel posea una relación de $3 : 1$, o sea,

$$i_{csi_{k+1}} = 3 i_{csi_k} \quad \forall k \in [1 : n - 1] \quad (3.2)$$

En este caso la cantidad de niveles que se obtienen es 3^n . Para el caso de un convertidor de 2 módulos, considerando $i_{csi_1} = i_{dc}$ y $i_{csi_2} = 3 i_{dc}$, los estados posibles de salida son: $-4 i_{dc}$, $-3 i_{dc}$, $-2 i_{dc}$, $-i_{dc}$, 0 , i_{dc} , $2 i_{dc}$, $3 i_{dc}$ y $4 i_{dc}$. Obteniendo un convertidor de 9 niveles con tan solo 2 módulos, equivalente a un convertidor simétrico de 4 módulos.

Modulación

Las técnicas de modulación de los convertidores asimétricos dependen del tipo de relación de corrientes entre los módulos por los que no se puede generalizar un método como SPWM con desplazamiento de fase, debiendo recurrirse a técnicas de mayor complejidad como SVM o utilizar otras técnicas que permitan seleccionar el estado de conmutación de las llaves de control sin utilizar un método de modulación como MPC. Solamente en el caso de relación de corrientes binarias es posible utilizar modulación SPWM con desplazamiento de fase.

3.2. MCSI ideal simétrico de 7 niveles

El MCSI simétrico de 7 niveles se detalla en la Fig. 3.2, consta de 3 módulos CSI ($n = 3$) de iguales características.

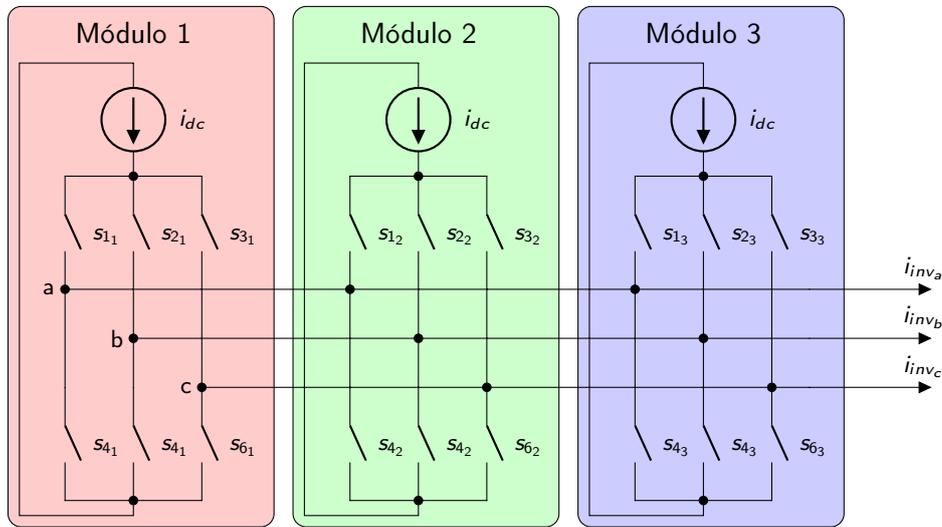


FIGURA 3.2: Convertidor Multinivel Fuente de Corriente Ideal de 7 Niveles

En forma matricial, la corriente de salida puede definirse como

$$\begin{bmatrix} i_{inv_a} \\ i_{inv_b} \\ i_{inv_c} \end{bmatrix} = \begin{bmatrix} s_{11} & s_{12} & s_{13} \\ s_{21} & s_{22} & s_{23} \\ s_{31} & s_{32} & s_{33} \end{bmatrix} \begin{bmatrix} 1 \\ 1 \\ 1 \end{bmatrix} i_{dc} - \begin{bmatrix} s_{41} & s_{42} & s_{43} \\ s_{51} & s_{52} & s_{53} \\ s_{61} & s_{62} & s_{63} \end{bmatrix} \begin{bmatrix} 1 \\ 1 \\ 1 \end{bmatrix} i_{dc} \quad (3.3)$$

donde s_{xy} corresponde a los estados de las llaves, siendo x el número de llave e y el número de módulo. Puede deducirse que la corriente de salida es simplemente la suma de las corrientes de salida de cada uno de los CSI del convertidor ya que si se expande y reagrupa la expresión (3.3)

se observa que las corrientes de salida se corresponden con la suma de la ec. (2.4) evaluada para cada uno de los módulos.

3.2.1. Modulación SPWM con desplazamiento de portadoras

La modulación por ancho de pulso sinusoidal con desplazamiento de portadoras (PSC-SPWM) para un MCSI se basa en tener varios moduladores independientes para cada CSI, donde cada uno de ellos recibe las mismas referencias. Las portadoras triangulares se encuentran desfasadas $\frac{360^\circ}{n}$, en este caso 120° [91]. Un diagrama en bloques del sistema de modulación se muestra en la Fig.

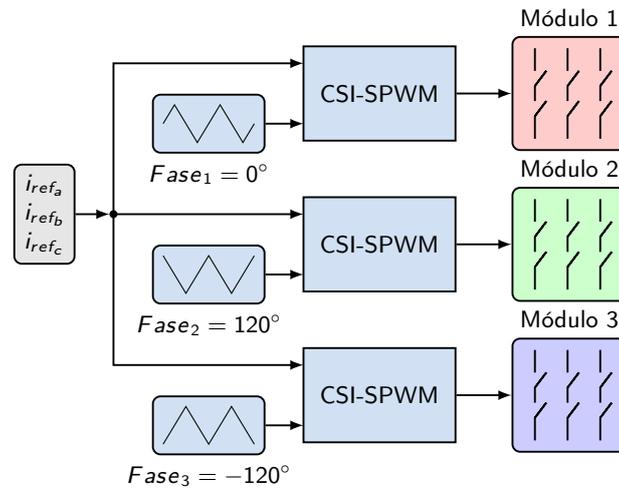


FIGURA 3.3: Modulación SPWM - 7 niveles

3.3, donde cada uno de los bloques denominados CSI-SPWM se detalló previamente en la Fig. 2.3.

Bajo estas condiciones se logran módulos y técnicas de modulación independientes y de características similares para cada módulo, estando centralizada la generación de las referencias y las triangulares. Al ser todos los módulos exactamente iguales, incluyendo al algoritmo de modulación del módulo, se favorece la utilización de técnicas de tolerancia a fallas y se simplifica el mantenimiento del convertidor.

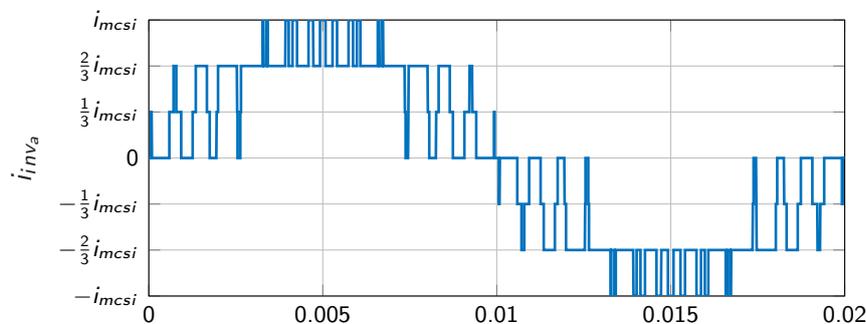


FIGURA 3.4: Ejemplo MCSI de 7 niveles, corriente i_{inv_a}

En la Fig. 3.4 se muestra la corriente de salida del convertidor para la fase a (i_{inv_a}) normalizada respecto de la corriente máxima que el convertidor puede entregar ($i_{mcsi} = 3 i_{dc}$) utilizando $m_f = 9$

y $m_a = 0.9238$. Pueden observarse los 7 niveles del convertidor, los cuales corresponden a los valores mencionados anteriormente.

Las corrientes de salida para la fase a de cada uno de los CSI se presentan en la Fig. 3.5. Puede observarse que cada uno de los módulos funciona de forma similar, apreciándose una cantidad de conmutaciones por ciclo igual en cada uno de ellos. Cada uno de los CSI aporta dos niveles de salida al MCSI ya que la corriente de salida del convertidor multinivel es la suma de las corrientes de cada uno de sus módulos y en conjunto proveen los 7 niveles de salida detallados anteriormente.

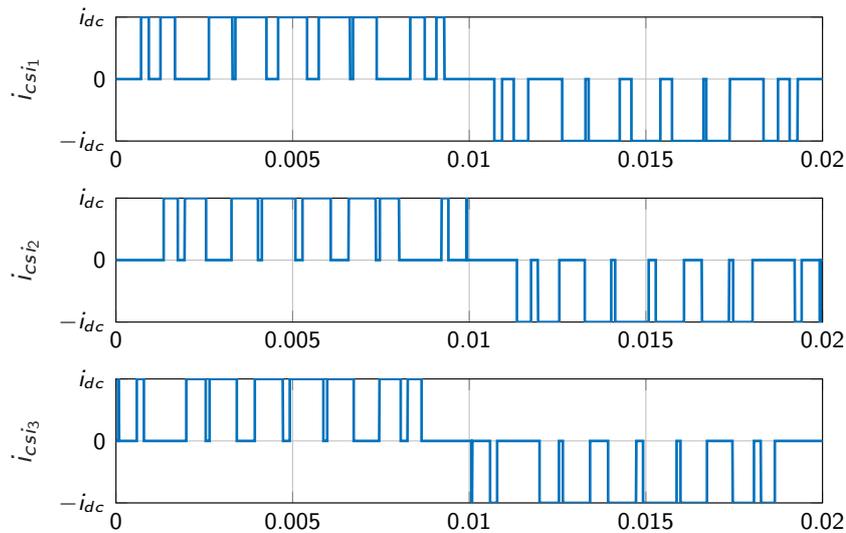


FIGURA 3.5: Ejemplo MCSI de 7 niveles, corrientes i_{csi_1} , i_{csi_2} y i_{csi_3}

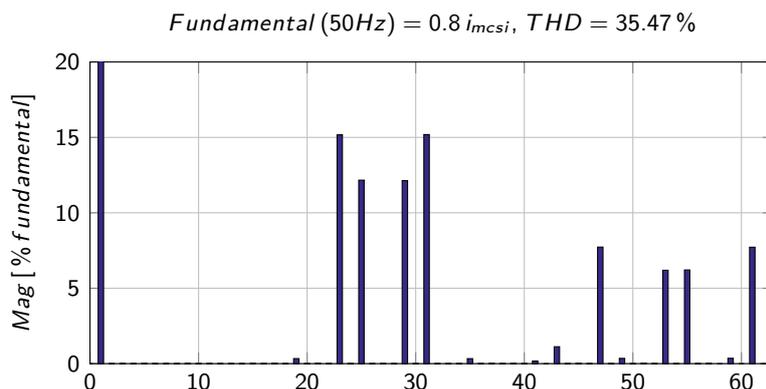


FIGURA 3.6: Ejemplo MCSI de 7 niveles, THD corriente i_{inv_a}

El espectro de la corriente de salida del MCSI se observa en la Fig. 3.6. Bajo estas condiciones la salida del convertidor posee una THD de aproximadamente 35.5%, considerando todos los armónicos existentes en la señal y una amplitud pico de $0.8 i_{mcsi} = 2.4 i_{dc}$. En comparación con su equivalente de un solo módulo, cuya THD en condiciones similares es de aproximadamente 72%, la distorsión de este MCSI es significativamente menor. Por otro lado, se observa que la mayor potencia armónica se encuentra concentrada alrededor del armónico $3 m_f$, en este caso, alrededor

del armónico 27. En comparación con un CSI, no solo se incrementa la capacidad de corriente de salida n veces, sino que también los armónicos de la corriente de salida se encuentran a una frecuencia n veces superior.

3.2.2. Modulación multinivel SVM

La modulación vectorial, a diferencia del sistema de modulación SPWM, no se puede realizar con un sistema de modulación distribuido entre los tres CSI que componen al MCSI de 7 niveles. Para esta modulación se necesita utilizar un sistema de modulación centralizado capaz de controlar la conmutación de las 18 llaves del convertidor multinivel en forma simultánea.

Al igual que en el caso de modulación vectorial para un CSI, detallada en la Sec. 2.3.2, la modulación SVM para un MCSI se basa en la transformada $\alpha\beta$. El modulador debe seleccionar en cada periodo de conmutación y de entre todos los vectores posibles del convertidor multinivel, cuales vectores usará para la conmutación, cuanto tiempo se le asignará a cada uno y el orden de aplicación de los mismos.

Dado que la salida del MCSI es la suma de las corrientes de cada uno de los CSI que lo componen, como cada convertidor posee 9 vectores posibles, detallados en la Tabla 2.2, existen 9^3 combinaciones posibles. No obstante muchas combinaciones entregan la misma corriente a la salida y son redundantes, sin embargo la selección de uno u otro de estos vectores redundantes puede incrementar o disminuir la cantidad de conmutaciones en alguno de los módulos.

Con el fin de adaptar la nomenclatura utilizada en la Tabla 2.2 a más de 1 módulo, se le agrega un subíndice a la denominación de los vectores, el cual corresponde al número de módulo. De esta forma el vector \mathbf{v}_{1_2} denota al vector \mathbf{v}_1 del módulo 2.

A modo de ejemplo, se considerará un MCSI compuesto únicamente por dos módulos denominados CSI_1 y CSI_2 .

Si asumimos que el CSI_1 aporta el vector \mathbf{v}_{1_1} , el CSI_2 podrá aportar cualquiera de los 9 vectores (6 activos y 3 nulos) que puede entregar, tal como se observa en la Fig. 3.7. Puede destacarse que el vector nulo en el plano $\alpha\beta$ bajo estas circunstancias puede obtenerse seleccionando los vectores \mathbf{v}_{1_1} y \mathbf{v}_{4_2} , como ambos son complementarios la salida total es nula. Otra posibilidad no detallada en el gráfico podría ser que cada uno de los módulos provea un vector nulo, en cuyo caso la salida total también será nula.

De esta forma puede deducirse que a medida que se incorporan módulos a un convertidor multinivel existen cada vez más vectores redundantes, en el plano $\alpha\beta$, que proveen la misma corriente a la salida y la selección de uno u otro dependerá exclusivamente de la cantidad de conmutaciones necesarias para proveer tal valor de salida a fin de minimizar las pérdidas por conmutación en las llaves.

Extendiendo el gráfico anterior a un convertidor compuesto por tres CSI, asumiendo que el CSI_1 aporta el vector \mathbf{v}_{1_1} y el CSI_2 el vector \mathbf{v}_{6_2} , se obtienen las combinaciones de salida del convertidor multinivel que se observan en la Fig. 3.8.

En la Fig. 3.9 se representan todas las posibles combinaciones en el plano complejo $\alpha\beta$ para un convertidor simétrico de 7 niveles. Por cuestiones de espacio no todas las combinaciones de

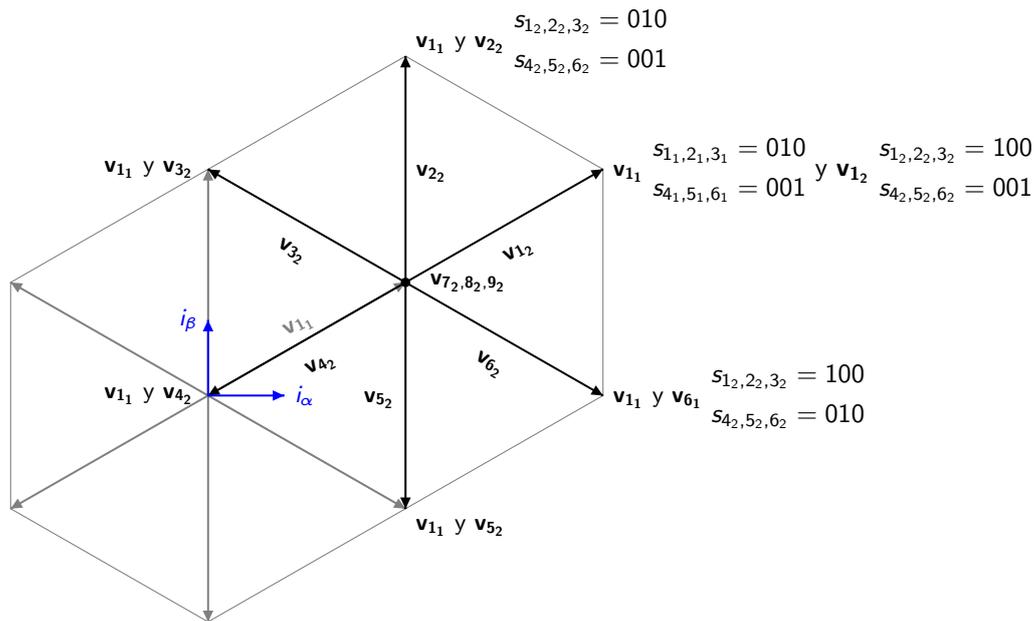


FIGURA 3.7: Corriente $i_{\alpha\beta}$ en el plano complejo - Ejemplo 5 niveles

vectores están identificadas en el gráfico y la notación se encuentra simplificada de la siguiente forma, v_{112233} corresponde a los vectores v_{11} , v_{22} y v_{33} .

Si analizamos el hexágono exterior, para los vértices existe solo una combinación posible de vectores, mientras que para los puntos intermedios de las caras laterales, existen 3 posibilidades en cada uno de ellos. Al acercarse al origen de coordenadas aparecen cada vez más combinaciones redundantes.

A modo de ejemplo, la corriente de salida denominada b en la Fig. 3.9 puede ser generada con las siguientes 15 combinaciones de vectores: v_{111273} , v_{111283} , v_{111293} , v_{112263} , v_{116223} , v_{117213} , v_{118213} , v_{119213} , v_{211263} , v_{216213} , v_{611223} , v_{612213} , v_{711213} , v_{811213} y v_{911213} . En cambio, para la salida denominada a existen 60 combinaciones diferentes. El origen de coordenadas (vector nulo) corresponde a una corriente de salida nula y puede generarse mediante 93 combinaciones de vectores diferentes.

La forma de proceder a la hora de aplicar una modulación SVM a un MCSI es similar a la detallada anteriormente para un CSI. Para cada valor de las referencias, es necesario determinar el sector activo, es decir en qué triángulo se encuentra la referencia. Para ese sector en particular, determinar aquellos 3 vectores óptimos para conmutar entre todos los vectores redundantes existentes y calcular cuanto tiempo debe permanecer el convertidor en cada vector. Asimismo, es necesario determinar el orden de aplicación de estos vectores con el fin de minimizar la cantidad de conmutaciones de las llaves. Lo expuesto anteriormente implica realizar extensos cálculos trigonométricos y/o aplicar transformaciones de coordenadas. Por lo tanto este método requiere de una capacidad de cálculo superior a la de una modulación SPWM. Dado que no aporta mejoras significativas, no se utiliza SVM multinivel en este trabajo.

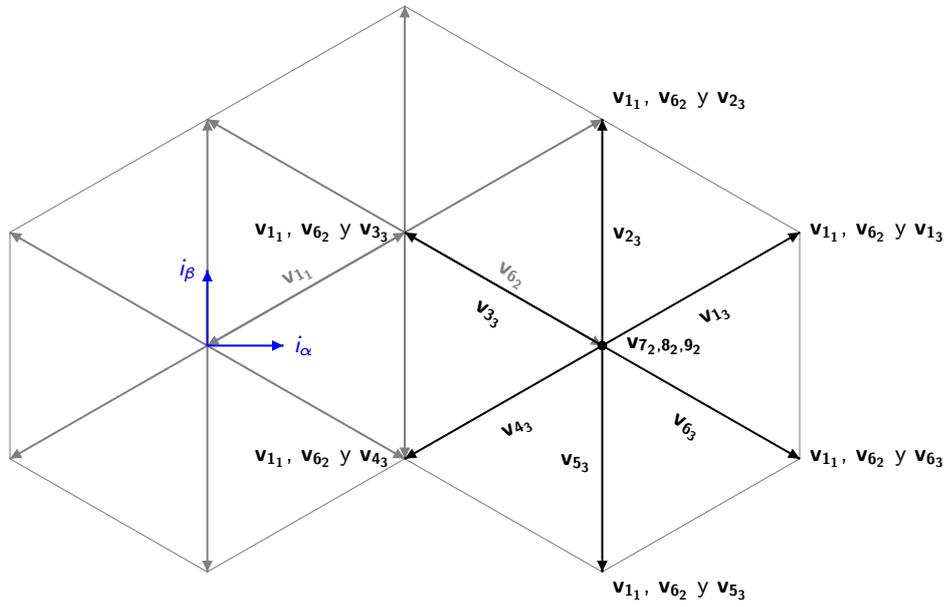


FIGURA 3.8: Corriente $i_{\alpha\beta}$ en el plano complejo - Ejemplo 7 niveles

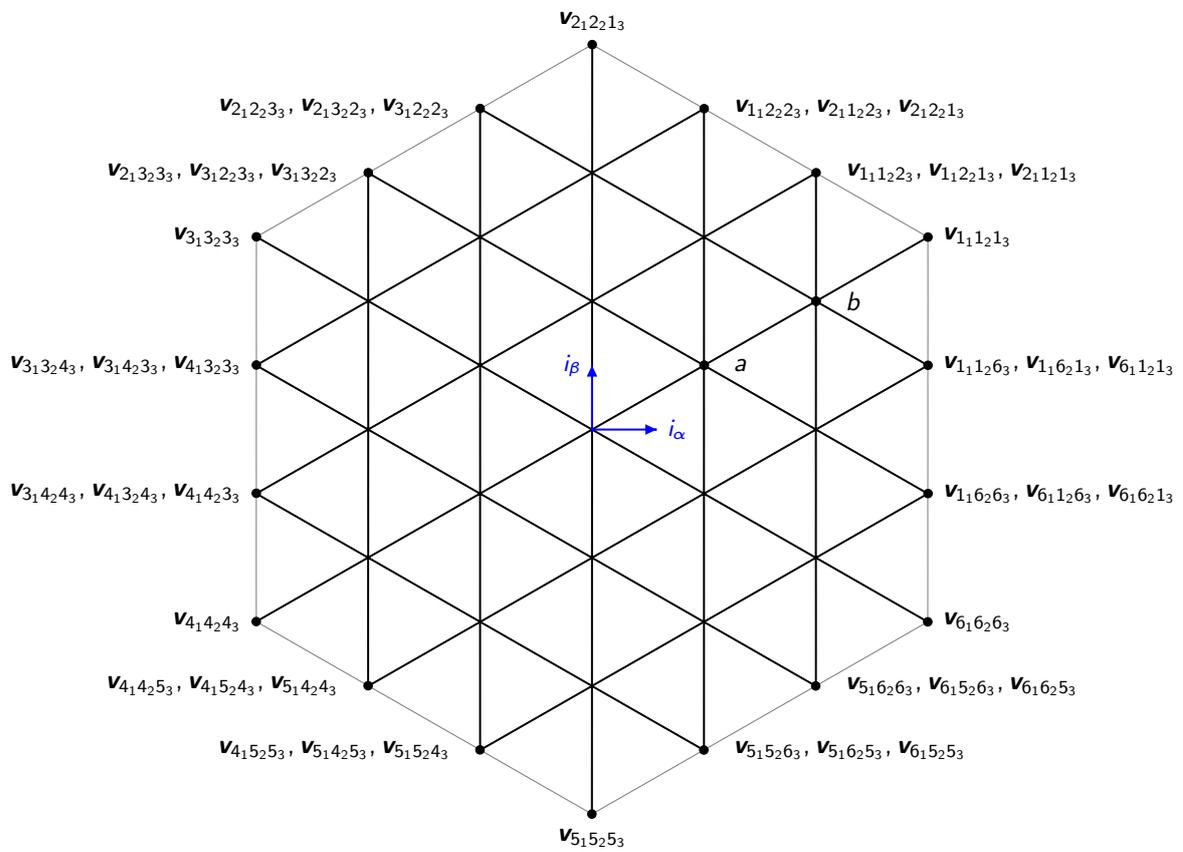


FIGURA 3.9: Corriente $i_{\alpha\beta}$ en el plano complejo - 7 niveles

3.3. MCSI ideal asimétrico de 7 niveles

Utilizando una relación de corrientes binaria, es posible realizar un convertidor de 7 niveles utilizando solamente 2 módulos. Al ser ($n = 2$) el mismo se modula utilizando la misma modulación SPWM detallada anteriormente con solo dos portadoras triangulares desfasadas 180° . Tomando como ejemplo el mismo caso que en un convertidor simétrico ($i_{mcsi} = 3 i_{dc}$) y realizando la modulación de ambos convertidores que lo componen con $m_f = 9$ y $m_a = 0.9238$, se obtiene la corriente de salida (i_{inv_a}) que se observa en la Fig. 3.10. Se observan los 7 niveles de salida

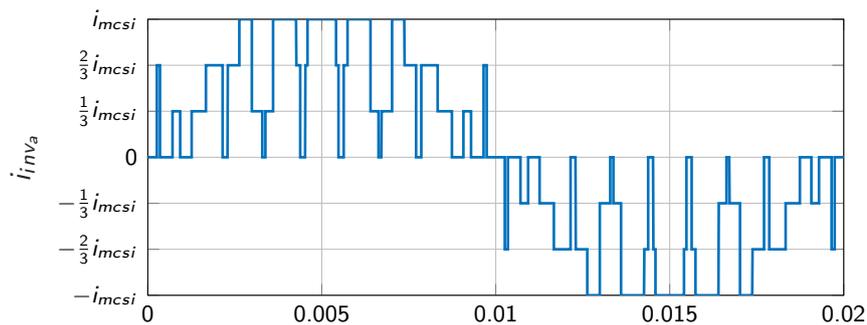


FIGURA 3.10: Ejemplo MCSI Asimétrico de 7 niveles, relación binaria, corriente i_{inv_a}

del convertidor con un módulo menos que en el caso simétrico y también una menor cantidad de conmutaciones respecto de la forma de onda que se muestra en la Fig. 3.4.

La THD de la corriente a la salida del convertidor se presenta en la Fig. 3.11. El contenido armónico correspondiente a la conmutación se encuentra centrado alrededor del armónico $2 m_f$, frecuencia inferior que la correspondiente al caso simétrico. Por tal motivo, la cantidad de conmutaciones por ciclo es menor que en el caso simétrico y la THD es mayor. Sin embargo, cada uno de los CSI que lo componen conmutan a la misma frecuencia que en la versión simétrica pero en este caso, el segundo módulo entrega el doble de corriente que el primero.

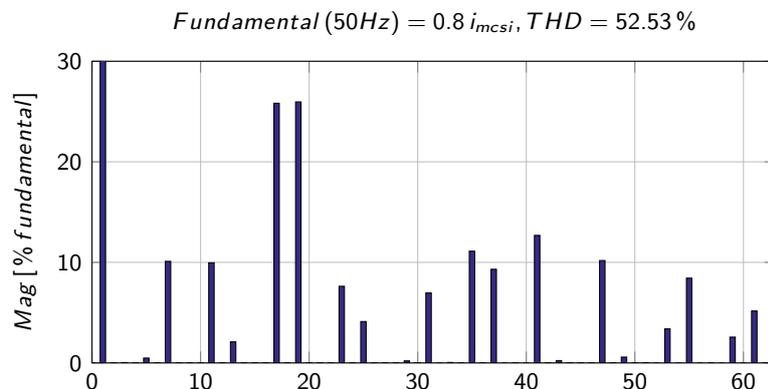


FIGURA 3.11: Ejemplo MCSI Asimétrico de 7 niveles, relación binaria, THD corriente i_{inv_a}

Existen otras formas de modulación para convertidores asimétricos de relación binaria, los cuales poseen además diferencias en las frecuencias de conmutación de los diversos convertidores y se encuentran fuera del alcance de este trabajo ya que no permiten una comparación directa con

el convertidor simétrico.

3.4. MCSI

Como se mencionó anteriormente, la realización de diversas fuentes de corriente aisladas e independientes entre sí, es compleja de realizar y requiere de fuentes de energía independientes o sistemas de compleja realización si es necesario obtener eficiencias altas. Existe una topología basada en una única fuente de corriente que permite realizar un convertidor multinivel con características de salida similares a las detalladas en 3.1 para el caso ideal.

Esta topología, que se denominará MCSI en este trabajo, se observa en la Fig. 3.12. Está basada en n módulos CSI, cada uno con dos inductancias divisoras en serie L_x , una en la parte superior y otra en la inferior. La fuente de corriente que alimenta a este convertidor se denomina

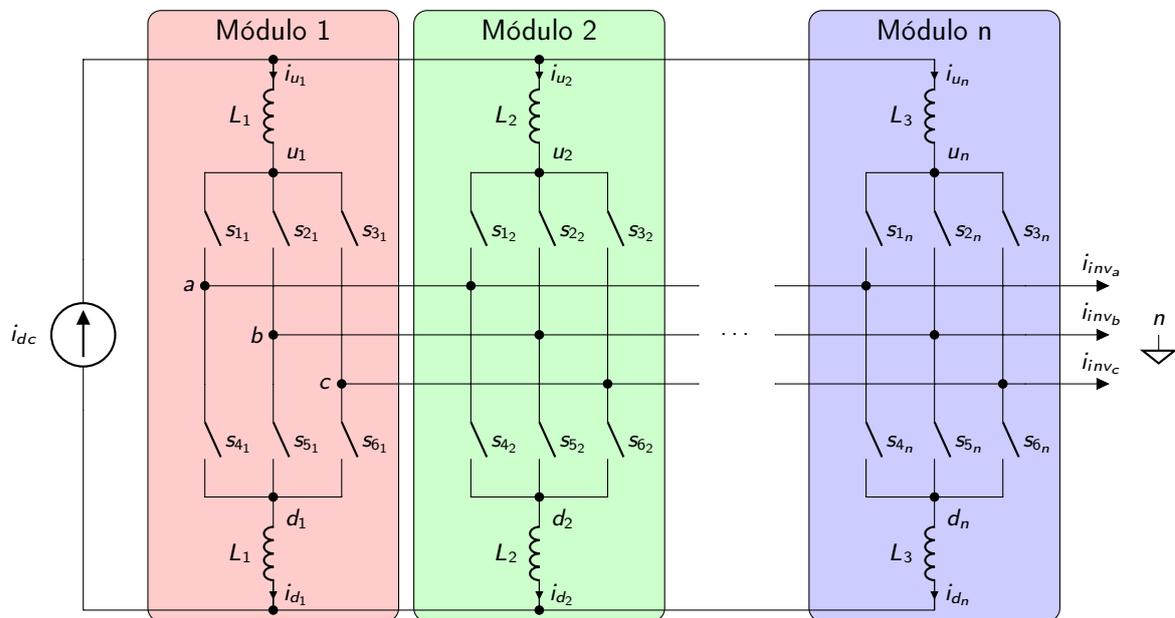


FIGURA 3.12: Convertidor Multinivel Fuente de Corriente

i_{dc} . Dado que la fuente de corriente se encuentra en serie con las inductancias divisoras, la tasa de variación de la corriente debe estar limitada en todo momento para acotar la tensión que deberán soportar las inductancias.

De forma similar al caso ideal, el MCSI se denomina simétrico cuando las corrientes que proporciona cada uno de los CSI es idéntica y asimétrico en caso contrario.

El MCSI simétrico se obtiene cuando las inductancias correspondientes a cada módulo sean iguales, $L_1, L_2, \dots, L_n = L$. Este convertidor proporciona idealmente $2n + 1$ niveles diferentes a la salida. Cada nivel aporta una corriente igual a $\frac{i_{dc}}{n}$. Es decir, $-i_{dc}, -\frac{n-1}{n}i_{dc}, \dots, -\frac{i_{dc}}{n}, 0, \frac{i_{dc}}{n}, \dots, \frac{n-1}{n}i_{dc}, i_{dc}$. Debido a la mayor cantidad de niveles respecto del CSI, es posible generar formas de onda de salida con mayor precisión y por lo tanto menor THD, al igual que en el caso ideal. Por otro lado, cada uno de los módulos debe entregar una corriente n veces inferior a la corriente nominal y al ser simétrico todos los módulos son exactamente iguales lo que minimiza los costos

asociados al mantenimiento del convertidor.

Cuando las inductancias de los diversos módulos son diferentes, las corrientes de los módulos también serán diferentes y por lo tanto el convertidor se denomina asimétrico. La relación entre las inductancias de los diversos módulos en el caso asimétrico puede partir de una relación binaria o terciaria con características similares a las obtenidas para el caso ideal.

3.5. MCSI simétrico de 7 niveles

El MCSI simétrico de 7 niveles consta de 3 módulos tal como se detalla en la Fig. 3.13. Al ser simétrico, todas las inductancias poseen igual valor, $L_1 = L_2 = L_3 = L$. cualquiera de las cargas analizadas anteriormente en el Cap. 2 pueden ser utilizadas a la salida del convertidor.

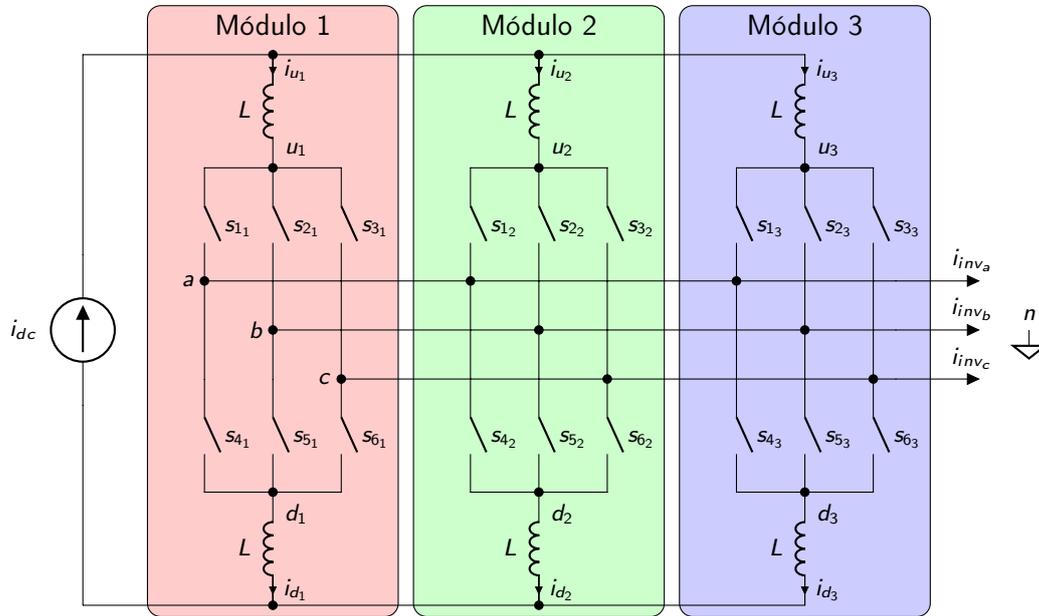


FIGURA 3.13: MCSI de 7 niveles, fuente de corriente ideal

3.5.1. Modelo matemático

El modelo matemático debe contemplar las restricciones detalladas anteriormente para cada uno de los CSI. Aplicando las leyes de Kirchoff en la topología anteriormente descrita y reordenando las ecuaciones, se obtiene la representación del MCSI con fuente de corriente ideal en el espacio de variables de estado,

$$\begin{aligned} \begin{bmatrix} \dot{i}_{u_1} \\ \dot{i}_{u_2} \\ \dot{i}_{u_3} \end{bmatrix} &= \frac{1}{3L} \mathbf{\Gamma}_1 \begin{bmatrix} v_{un_1} \\ v_{un_2} \\ v_{un_3} \end{bmatrix} - \frac{r}{L} \begin{bmatrix} i_{u_1} \\ i_{u_2} \\ i_{u_3} \end{bmatrix} + \frac{r}{3L} \begin{bmatrix} 1 \\ 1 \\ 1 \end{bmatrix} i_{dc} \\ \begin{bmatrix} \dot{i}_{d_1} \\ \dot{i}_{d_2} \\ \dot{i}_{d_3} \end{bmatrix} &= \frac{1}{3L} \mathbf{\Gamma}_1 \begin{bmatrix} v_{nd_1} \\ v_{nd_2} \\ v_{nd_3} \end{bmatrix} - \frac{r}{L} \begin{bmatrix} i_{d_1} \\ i_{d_2} \\ i_{d_3} \end{bmatrix} + \frac{r}{3L} \begin{bmatrix} 1 \\ 1 \\ 1 \end{bmatrix} i_{dc} \end{aligned} \quad (3.4)$$

donde L es la inductancia de cada módulo cuya resistencia interna es r . La matriz Γ_1 está definida por

$$\Gamma_1 = \begin{bmatrix} -2 & 1 & 1 \\ 1 & -2 & 1 \\ 1 & 1 & -2 \end{bmatrix} \quad (3.5)$$

y

$$\begin{bmatrix} v_{un_1} \\ v_{un_2} \\ v_{un_3} \end{bmatrix} = \begin{bmatrix} s_{1_1} & s_{2_1} & s_{3_1} \\ s_{1_2} & s_{2_2} & s_{3_2} \\ s_{1_3} & s_{2_3} & s_{3_3} \end{bmatrix} \begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{bmatrix} \quad (3.6)$$

$$\begin{bmatrix} v_{nd_1} \\ v_{nd_2} \\ v_{nd_3} \end{bmatrix} = - \begin{bmatrix} s_{4_1} & s_{5_1} & s_{6_1} \\ s_{4_2} & s_{5_2} & s_{6_2} \\ s_{4_3} & s_{5_3} & s_{6_3} \end{bmatrix} \begin{bmatrix} v_{an} \\ v_{bn} \\ v_{cn} \end{bmatrix}$$

donde s_{xy} corresponde a los estados de las llaves, siendo el subíndice x el número de llave y el y el número de módulo.

En la Tabla 3.1 se detallan los posibles estado de salida de cada módulo convertidor y su tensión reflejada entre los puntos u_x y d_x (v_{ud_x}) para el módulo x . Debido a que las corrientes de

TABLA 3.1: Corriente de salida y tensión v_{ud} del módulo x

Estado	s_{1_x}	s_{2_x}	s_{3_x}	s_{4_x}	s_{5_x}	s_{6_x}	$i_{inv_{ax}}$	$i_{inv_{bx}}$	$i_{inv_{cx}}$	v_{ud_x}
#1	1	0	0	0	0	1	i_{u_x}	0	$-i_{d_x}$	v_{ac}
#2	0	1	0	0	0	1	0	i_{u_x}	$-i_{d_x}$	v_{bc}
#3	0	1	0	1	0	0	$-i_{d_x}$	i_{u_x}	0	v_{ba}
#4	0	0	1	1	0	0	$-i_{d_x}$	0	i_{u_x}	v_{ca}
#5	0	0	1	0	1	0	0	$-i_{d_x}$	i_{u_x}	v_{cb}
#6	1	0	0	0	1	0	i_{u_x}	$-i_{d_x}$	0	v_{ab}
#7	1	0	0	1	0	0	$i_{u_x} - i_{d_x}$	0	0	0
#8	0	1	0	0	1	0	0	$i_{u_x} - i_{d_x}$	0	0
#9	0	0	1	0	0	1	0	0	$i_{u_x} - i_{d_x}$	0

salida dependen del estado de las llaves y también de las corrientes en las inductancias divisoras, los estados cero de salida del convertidor no corresponderán exactamente con corrientes de salida nulas y se acercará al valor nulo tanto como se asemejen las corrientes en ambas inductancias de cada módulo.

La corriente a la salida del convertidor puede expresarse como

$$\begin{bmatrix} i_{inv_a} \\ i_{inv_b} \\ i_{inv_c} \end{bmatrix} = \begin{bmatrix} s_{1_1} & s_{1_2} & s_{1_3} \\ s_{2_1} & s_{2_2} & s_{2_3} \\ s_{3_1} & s_{3_2} & s_{3_3} \end{bmatrix} \begin{bmatrix} i_{u_1} \\ i_{u_2} \\ i_{u_3} \end{bmatrix} - \begin{bmatrix} s_{4_1} & s_{4_2} & s_{4_3} \\ s_{5_1} & s_{5_2} & s_{5_3} \\ s_{6_1} & s_{6_2} & s_{6_3} \end{bmatrix} \begin{bmatrix} i_{d_1} \\ i_{d_2} \\ i_{d_3} \end{bmatrix} \quad (3.7)$$

La corriente de salida en cada uno de los módulos no se encuentra balanceada, ya que su suma $i_{inv_{ax}} + i_{inv_{bx}} + i_{inv_{cx}} = i_{u_x} - i_{d_x}$, puede adoptar un valor diferente de 0, sin embargo, la corriente de salida total del convertidor está balanceada ya que $i_{inv_a} + i_{inv_b} + i_{inv_c} = 0$.

Como el convertidor está compuesto por 3 módulos diferentes y cada uno de ellos tiene 9 estados posibles de salida, existen en total $9^3 = 729$ combinaciones válidas para los estados de las llaves del convertidor multinivel.

3.5.2. Diferencia de corriente en las inductancias divisoras

Si consideramos que la suma de las corrientes $i_{u_1} + i_{u_2} + i_{u_3} = i_{dc}$, y i_{dc} constante, entonces la suma de sus derivadas $\dot{i}_{u_1} + \dot{i}_{u_2} + \dot{i}_{u_3} = 0$. Dado que la modulación SPWM es análoga a la SVM en un CSI en el sentido en que ambas modulaciones van recorriendo los sectores en forma secuencial y en el sentido antihorario, si consideramos un índice de modulación en frecuencia, $m_f > 9$, el desfase entre las portadoras de la modulación SPWM será inferior a 13.3° aproximadamente, respecto de un punto cualquiera de las referencias. Lo anterior implica que para un estado particular de las referencias del convertidor, en el peor de los casos cada modulador estará generando señales apartadas como máximo dicho desfase. En este caso, teniendo en cuenta que el desfase entre cada uno de los vectores posibles de cada uno de los CSI es 60° y los valores expresados en la Tabla 3.1, se puede dar una de las siguientes dos condiciones,

- que los 3 convertidores estén trabajando en el mismo sector, en tal caso $v_{un_1} = v_{un_2} = v_{un_3}$
○ $v_{nd_1} = v_{nd_2} = v_{nd_3}$,
- que los 3 convertidores estén modulando en 2 sectores diferentes y las tensiones v_{un_x} y v_{nd_x} dependerán del estado de las llaves y las tensiones de salida.

En el primer caso, tomando como ejemplo que $v_{un_1} = v_{un_2} = v_{un_3}$ debido a que los vectores de salida de los 3 CSI se encuentran modulando en el mismo sector, la ec. (3.4) para las corrientes superiores se reduce a

$$\begin{bmatrix} \dot{i}_{u_1} \\ \dot{i}_{u_2} \\ \dot{i}_{u_3} \end{bmatrix} = -\frac{r}{L} \begin{bmatrix} i_{u_1} \\ i_{u_2} \\ i_{u_3} \end{bmatrix} + \frac{r}{3L} \begin{bmatrix} 1 \\ 1 \\ 1 \end{bmatrix} i_{dc} = \frac{r}{L} \begin{bmatrix} \frac{i_{dc}}{3} - i_{u_1} \\ \frac{i_{dc}}{3} - i_{u_2} \\ \frac{i_{dc}}{3} - i_{u_3} \end{bmatrix} \quad (3.8)$$

y en este caso las corrientes tienden a $\frac{i_{dc}}{3}$ con una dinámica que depende exclusivamente de las pérdidas en las inductancias. Puede observarse además que en el caso que las inductancias sean ideales, $r = 0$, las corrientes permanecerán constantes en el valor que se encuentren.

En el caso en que se encuentren en dos sectores diferentes y dado que la forma de la ecuación es similar para todas las corrientes superiores, a fin de que las sumas de las derivadas sea nula, si alguna de las i_{u_x} es positiva, al menos otra debe ser negativa. En caso que $i_{u_x} = \frac{i_{dc}}{3}$, indefectiblemente las derivadas de las otras dos corrientes adoptaran valores iguales en magnitud y de sentido contrario. Estos resultados se pueden extender de la misma forma a las corrientes inferiores (i_{d_x}) ya que las ecuaciones de estado poseen similares características.

Dado que en ambos casos, las corrientes internas tienden a $\frac{i_{dc}}{3}$, se deduce que esta topología posee un balance natural de las corrientes internas.

3.5.3. Resultados en valor medio

Asumiendo que en valor medio las corriente y tensiones a la salida del convertidor son sinusoidales, con fase θ_x y 0 respectivamente,

$$\bar{s}_x = m \begin{bmatrix} \sin(wt - \theta_x) \\ \sin\left(wt - \frac{2\pi}{3} - \theta_x\right) \\ \sin\left(wt + \frac{2\pi}{3} - \theta_x\right) \end{bmatrix} \quad \forall x \in 1..3 \quad \bar{v} = V \begin{bmatrix} \sin(wt) \\ \sin\left(wt - \frac{2\pi}{3}\right) \\ \sin\left(wt + \frac{2\pi}{3}\right) \end{bmatrix} \quad (3.9)$$

donde m es el índice de modulación del convertidor multinivel y V es el valor pico de la tensión a la salida, es decir $V = \sqrt{2}V_{RMS}$ y \bar{s}_1 , \bar{s}_2 y \bar{s}_3 son los vectores de conmutación de cada uno de los módulos, los cuales en un modelo en valor medio son iguales, entonces,

$$\begin{bmatrix} v_{un1} \\ v_{un2} \\ v_{un3} \end{bmatrix} + \begin{bmatrix} v_{nd1} \\ v_{nd2} \\ v_{nd3} \end{bmatrix} = \frac{3}{2} m V \begin{bmatrix} \cos(\theta_1) \\ \cos(\theta_2) \\ \cos(\theta_3) \end{bmatrix} \quad (3.10)$$

Si las modulaciones de los 3 módulos son exactamente iguales, entonces $\theta_1 = \theta_2 = \theta_3 = \theta$. Reemplazando (3.10) en (3.4), considerando que bajo estas condiciones, $\Gamma_1 [v_{un1} v_{un2} v_{un3}]^T = \Gamma_1 [v_{nd1} v_{nd2} v_{nd3}]^T = 0$ y estado estacionario, se deduce,

$$\begin{bmatrix} i_{u1} \\ i_{u2} \\ i_{u3} \end{bmatrix} = \begin{bmatrix} i_{d1} \\ i_{d2} \\ i_{d3} \end{bmatrix} = \begin{bmatrix} \frac{i_{dc}}{3} \\ \frac{i_{dc}}{3} \\ \frac{i_{dc}}{3} \end{bmatrix} \quad (3.11)$$

Finalmente, la potencia entregada por la fuente considerando a todos los elementos que componen el circuito ideales, es

$$P_{dc} = \frac{3}{2} m V i_{dc} \cos(\theta) \quad (3.12)$$

Los resultados se muestran en concordancia con los obtenidos en el Cap. 2 ya que desde el punto de vista del modelo en valor medio no es posible observar diferencias debido a la cantidad de niveles del convertidor.

Sin embargo, si las modulaciones no son exactamente iguales en valor medio debido al desfase que produce a la salida el ángulo de las portadoras, $\Gamma_1 [v_{un1} v_{un2} v_{un3}]^T = \Gamma_1 [v_{nd1} v_{nd2} v_{nd3}]^T \neq 0$ y por lo tanto, bajo estas condiciones, las corrientes internas se apartarán del valor ideal $\frac{i_{dc}}{3}$.

3.5.4. Fuente de corriente real

En la Fig. 3.14 se observa el circuito completo del MCSI con su fuente de corriente tipo Buck. Aplicando las leyes de Kirchoff sobre el sistema, se obtienen las 7 ecuaciones que definen al mismo,

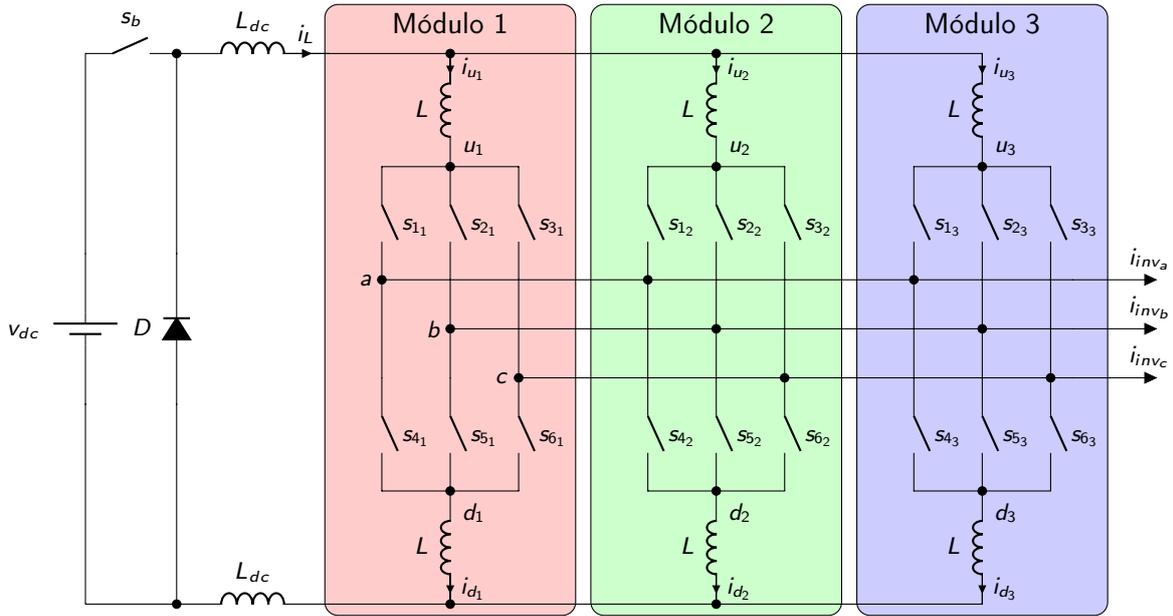


FIGURA 3.14: MCSI de 7 niveles con convertidor tipo Buck

$$\begin{cases} \dot{i}_L &= \dot{i}_{u1} + \dot{i}_{u2} + \dot{i}_{u3} \\ \dot{i}_L &= \dot{i}_{d1} + \dot{i}_{d2} + \dot{i}_{d3} \\ v_{dc} s_b &= 2 L_{dc} \dot{i}_L + L \dot{i}_{u1} + v_{un1} + v_{nd1} + L \dot{i}_{d1} \\ v_{dc} s_b &= 2 L_{dc} \dot{i}_L + L \dot{i}_{u2} + v_{un2} + v_{nd2} + L \dot{i}_{d2} \\ v_{dc} s_b &= 2 L_{dc} \dot{i}_L + L \dot{i}_{u3} + v_{un3} + v_{nd3} + L \dot{i}_{d3} \\ v_{dc} s_b &= 2 L_{dc} \dot{i}_L + L \dot{i}_{u1} + v_{un1} + v_{nd2} + L \dot{i}_{d2} \\ v_{dc} s_b &= 2 L_{dc} \dot{i}_L + L \dot{i}_{u2} + v_{un2} + v_{nd3} + L \dot{i}_{d3} \end{cases} \quad (3.13)$$

La representación en variables de estado del sistema es,

$$\begin{bmatrix} \dot{i}_{u1} \\ \dot{i}_{u2} \\ \dot{i}_{u3} \\ \dot{i}_{d1} \\ \dot{i}_{d2} \\ \dot{i}_{d3} \end{bmatrix} = \frac{k_8}{3} \begin{bmatrix} -k_9 & k_{10} & k_{10} & -1 & -1 & -1 \\ k_{10} & -k_9 & k_{10} & -1 & -1 & -1 \\ k_{10} & k_{10} & -k_9 & -1 & -1 & -1 \\ -1 & -1 & -1 & -k_9 & k_{10} & k_{10} \\ -1 & -1 & -1 & k_{10} & -k_9 & k_{10} \\ -1 & -1 & -1 & k_{10} & k_{10} & -k_9 \end{bmatrix} \begin{bmatrix} v_{un1} \\ v_{un2} \\ v_{un3} \\ v_{nd1} \\ v_{nd2} \\ v_{nd3} \end{bmatrix} + k_8 s_b \begin{bmatrix} 1 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \end{bmatrix} v_{dc} \quad (3.14)$$

donde,

$$k_8 = \frac{1}{2(L + 3L_{dc})} \quad k_9 = 5 + 12 \frac{L_{dc}}{L} \quad k_{10} = 1 + 6 \frac{L_{dc}}{L} \quad (3.15)$$

Dado que i_L es linealmente dependiente, la misma no aparece en las ecuaciones de estado. En este caso, no es posible separar las ecuaciones de las corrientes internas en dos sistemas independientes, ya que las corrientes i_{u_x} y las i_{d_x} dependen tanto de las tensiones v_{un_x} como de las v_{nd_x} .

3.6. MCSI asimétrico de 7 niveles

El MCSI Asimétrico de 7 niveles consta de tan solo 2 módulos donde las inductancias del segundo módulo poseen un valor igual a la mitad del valor de las inductancias del primer módulo. Este convertidor, se muestra en la Fig. 3.15.

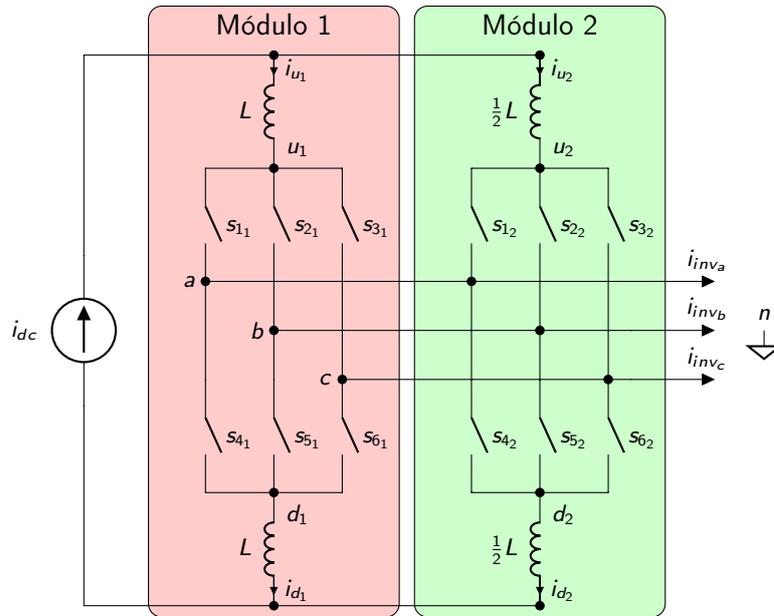


FIGURA 3.15: MCSI de 7 niveles, asimétrico, fuente de corriente ideal

3.6.1. Modelo matemático

Mediante una metodología similar a la realizada anteriormente para el caso simétrico, se obtiene la representación en espacios de estado para el MCSI asimétrico, la misma queda definida por,

$$\begin{aligned} \begin{bmatrix} \dot{i}_{u1} \\ \dot{i}_{u2} \end{bmatrix} &= \frac{2}{3L} \mathbf{\Gamma}_2 \begin{bmatrix} v_{un1} \\ v_{un2} \end{bmatrix} - \frac{r}{L} \begin{bmatrix} i_{u1} \\ i_{u2} \end{bmatrix} + \frac{r}{3L} \begin{bmatrix} 1 \\ 2 \end{bmatrix} i_{dc} \\ \begin{bmatrix} \dot{i}_{d1} \\ \dot{i}_{d2} \end{bmatrix} &= \frac{2}{3L} \mathbf{\Gamma}_2 \begin{bmatrix} v_{nd1} \\ v_{nd2} \end{bmatrix} - \frac{r}{L} \begin{bmatrix} i_{d1} \\ i_{d2} \end{bmatrix} + \frac{r}{3L} \begin{bmatrix} 1 \\ 2 \end{bmatrix} i_{dc} \end{aligned} \quad (3.16)$$

donde la inductancia de valor L presenta una resistencia interna de valor r y la de inductancia de valor $\frac{L}{2}$ presenta una resistencia interna de $\frac{r}{2}$. Esta aproximación se realiza partiendo de la base que es posible generar esta inductancia utilizando dos inductancias de valor L en paralelo. En caso contrario, cuando la inductancia de valor $\frac{L}{2}$ sea diseñada acorde a sus condiciones de trabajo, este valor de pérdidas puede considerarse como una cota máxima.

La matriz $\mathbf{\Gamma}_2$ bajo estas condiciones, queda definida por,

$$\mathbf{\Gamma}_2 = \begin{bmatrix} -1 & 1 \\ 1 & -1 \end{bmatrix} \quad (3.17)$$

y

$$\begin{bmatrix} V_{un1} \\ V_{un2} \end{bmatrix} = \begin{bmatrix} s_{11} & s_{21} & s_{31} \\ s_{12} & s_{22} & s_{32} \end{bmatrix} \begin{bmatrix} V_{an} \\ V_{bn} \\ V_{cn} \end{bmatrix} \quad (3.18)$$

$$\begin{bmatrix} V_{nd1} \\ V_{nd2} \end{bmatrix} = - \begin{bmatrix} s_{41} & s_{51} & s_{61} \\ s_{42} & s_{52} & s_{62} \end{bmatrix} \begin{bmatrix} V_{an} \\ V_{bn} \\ V_{cn} \end{bmatrix}$$

La corriente a la salida del convertidor puede expresarse como

$$\begin{bmatrix} i_{inv_a} \\ i_{inv_b} \\ i_{inv_c} \end{bmatrix} = \begin{bmatrix} s_{11} & s_{12} \\ s_{21} & s_{22} \\ s_{31} & s_{32} \end{bmatrix} \begin{bmatrix} i_{u1} \\ i_{u2} \end{bmatrix} - \begin{bmatrix} s_{41} & s_{42} \\ s_{51} & s_{52} \\ s_{61} & s_{62} \end{bmatrix} \begin{bmatrix} i_{d1} \\ i_{d2} \end{bmatrix} \quad (3.19)$$

3.6.2. Resultados en valor medio

Asumiendo que en valor medio las corriente y tensiones a la salida del convertidor son sinusoidales, con fase θ y 0 respectivamente,

$$\bar{s}_{1,2} = m \begin{bmatrix} \sin(wt - \theta) \\ \sin\left(wt - \frac{2\pi}{3} - \theta\right) \\ \sin\left(wt + \frac{2\pi}{3} - \theta\right) \end{bmatrix} \quad \bar{v} = V \begin{bmatrix} \sin(wt) \\ \sin\left(wt - \frac{2\pi}{3}\right) \\ \sin\left(wt + \frac{2\pi}{3}\right) \end{bmatrix} \quad (3.20)$$

donde m es el índice de modulación del convertidor multinivel y V es el valor pico de la tensión a la salida, es decir $V = \sqrt{2}V_{RMS}$ y \bar{s}_1 y \bar{s}_2 son los vectores de conmutación de cada uno de los módulos, los cuales en un modelo promediado son iguales, entonces,

$$\begin{bmatrix} V_{un1} \\ V_{un2} \end{bmatrix} + \begin{bmatrix} V_{nd1} \\ V_{nd2} \end{bmatrix} = \begin{bmatrix} 1 \\ 1 \end{bmatrix} \frac{3}{2} m V \cos(\theta) \quad (3.21)$$

Reemplazando (3.21) en (3.16), considerando que $\Gamma_2 [v_{un1} v_{un2}]^T = \Gamma_2 [v_{nd1} v_{nd2}]^T = 0$ y estado estacionario, se deduce,

$$\begin{bmatrix} i_{u1} \\ i_{u2} \end{bmatrix} = \begin{bmatrix} i_{d1} \\ i_{d2} \end{bmatrix} = \begin{bmatrix} \frac{1}{3} \\ \frac{2}{3} \end{bmatrix} i_{dc} \quad (3.22)$$

La potencia entregada por el convertidor sigue siendo la misma ya que como se mencionó anteriormente en valor promedio no genera diferencia alguna el hecho de ser un convertidor CSI, MCSI, simétrico o asimétrico.

3.6.3. Fuente de corriente real

En la Fig. 3.16 se observa la topología correspondiente al MCSI asimétrico de dos módulos con relación de corrientes binaria y su fuente de corriente tipo Buck asociada. Aplicando las ecuaciones

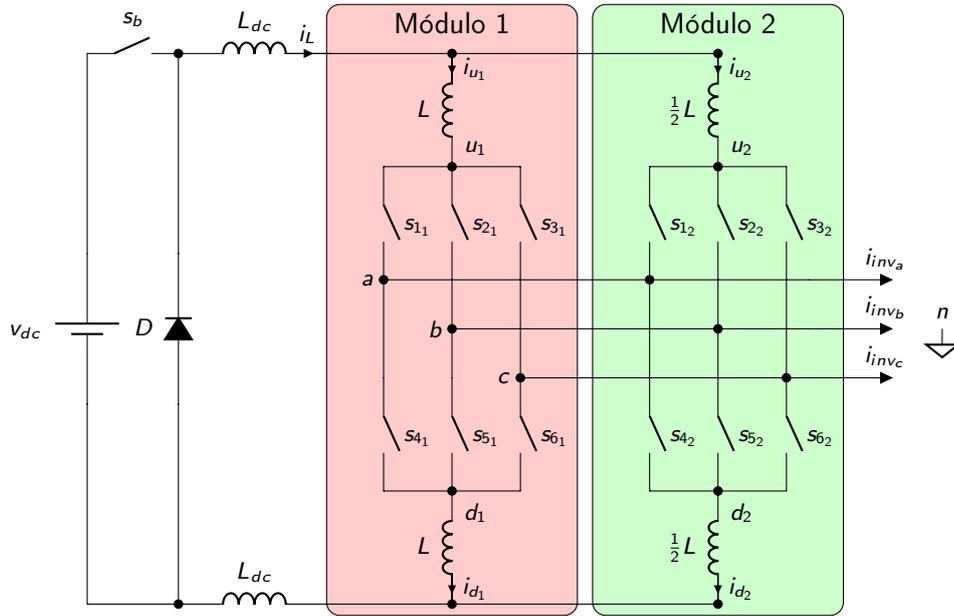


FIGURA 3.16: MCSI de 7 niveles, asimétrico, fuente de corriente real

de Kirchoff en la topología, se obtiene la representación del sistema en variables de estado,

$$\begin{bmatrix} \dot{i}_{u1} \\ \dot{i}_{u2} \\ \dot{i}_{d1} \\ \dot{i}_{d2} \end{bmatrix} = \frac{k_{11}}{3} \begin{bmatrix} -k_{12} & k_{13} & -1 & -2 \\ k_{13} & -k_{14} & -2 & -4 \\ -1 & -2 & -k_{12} & k_{13} \\ -2 & -4 & k_{13} & -k_{14} \end{bmatrix} \begin{bmatrix} v_{u1} \\ v_{u2} \\ v_{nd1} \\ v_{nd2} \end{bmatrix} + \begin{bmatrix} i_{u1} \\ i_{u2} \\ i_{d1} \\ i_{d2} \end{bmatrix} + k_{11} s_b \begin{bmatrix} 1 \\ 2 \\ 1 \\ 2 \end{bmatrix} v_{dc} \quad (3.23)$$

donde,

$$k_{11} = \frac{1}{2(L + 3L_{dc})} \quad k_{12} = 5 + 12 \frac{L_{dc}}{L} \quad k_{13} = 2 + 12 \frac{L_{dc}}{L} \quad k_{14} = 8 + 12 \frac{L_{dc}}{L} \quad (3.24)$$

3.7. Consideraciones de diseño

Es de esperar que bajo las mismas condiciones de funcionamiento, un convertidor multinivel proporcione menor ripple a la salida que un convertidor de un solo módulo. Para el caso de un convertidor simétrico, se observa en la Fig. 3.4 que el máximo escalón de corriente en la salida es de $\frac{1}{3} i_{mcsi}$, en cambio para el caso asimétrico con relación binaria, corresponde a $\frac{2}{3} i_{mcsi}$. Por tal motivo para estimar el ripple de tensión a la salida hay que utilizar (2.27) con el máximo escalón en la corriente, resultando en ripples inferiores a los calculados previamente en el Cap. 2.

Por otro lado, a fin de reducir las emisiones electromagnéticas del convertidor, es posible repartir los capacitores de filtrado entre todos los módulos y así reducir las altas frecuencias en los cables de interconexión. A modo de ejemplo, en el caso de un convertidor simétrico de 7 niveles es posible obtener la misma capacidad de filtrado de $3.3 \mu F$, incluyendo capacitores de $1.1 \mu F$ en cada uno de los módulos.

Dado que las condiciones de uso del convertidor (punto de trabajo, modulación, parámetros y

tipo de carga, etc.) influyen fuertemente, no es posible calcular unívocamente el ripple de corriente en los inductores, por lo que se requiere un estudio detallado en cada condición particular mediante simulaciones, pudiéndose utilizar las ecuaciones desarrolladas en este capítulo para cada uno de los casos.

3.8. Simulación

A modo de comparación se han realizado simulaciones correspondientes a los siguientes casos:

- MCSI simétrico de 7 niveles con fuente de corriente real y modulación SPWM
- MCSI asimétrico de 7 niveles con fuente de corriente real y modulación SPWM

A fin de que los resultados sean comparables a los obtenidos en el Cap. 2, se utilizan los mismos valores para la carga y las mismas referencias. No se analiza el caso con fuente de corriente ideal ya que como se mencionó anteriormente las diferencias no son sustanciales, siendo el caso con fuente de corriente real, el peor caso. Nuevamente, en ambos casos el convertidor arranca en las condiciones nominales y en el instante de tiempo $t = 0.16s$ se realiza un cambio en las tensiones de salida, reduciendo las mismas aproximadamente al 59 % de su valor original. El mismo controlador por modo deslizante se utiliza para la fuente de corriente real.

Las variables de interés del convertidor simétrico se observan en la Fig. 3.17. En comparación con la Fig. 2.14, se observa una menor distorsión armónica tanto en las tensiones de línea como en las de fase. Esto se debe a que cada uno de los CSI conmuta a la misma frecuencia y por lo tanto la frecuencia de conmutación equivalente del convertidor MCSI es 3 veces superior. Bajo estas condiciones, la THD de la corriente de salida es prácticamente despreciable. Es posible observar que el ripple en la tensión de salida se ve reducido aproximadamente 3 veces en concordancia con los análisis efectuados. Por otro lado, al realizar un escalón en las referencias de tensión desde

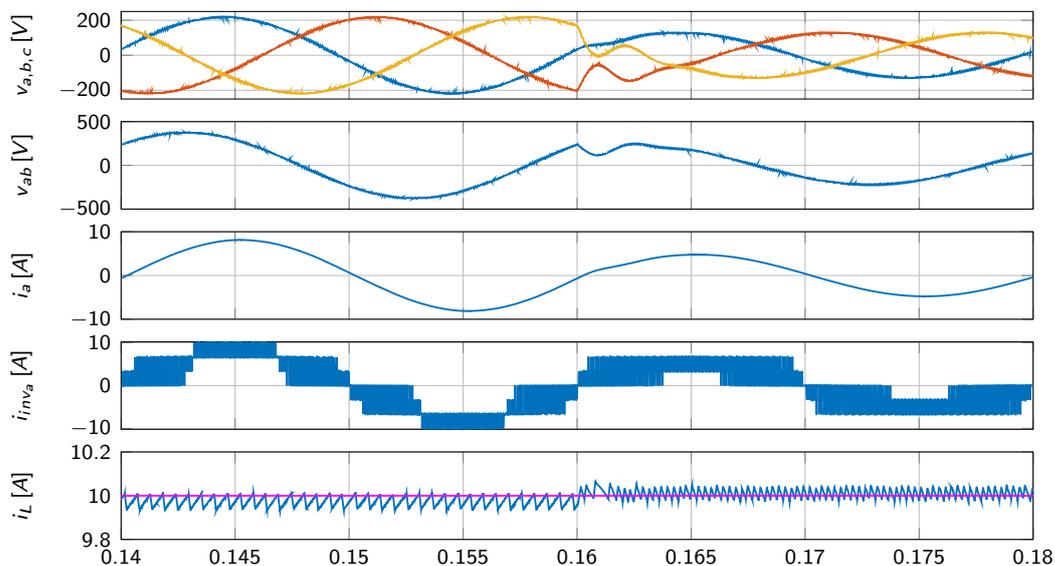


FIGURA 3.17: Simulación - MCSI de 7 niveles simétrico, fuente de corriente real

$m_a = 0.9238$ a $m_a = 0.5415$, se observa que no se están aprovechando los 7 niveles del convertidor bajo estas condiciones, lo cual se debe al hecho de que la corriente i_L no está seleccionada en un valor óptimo para estas condiciones.

En la Fig. 3.18 se observa el comportamiento del convertidor de 7 niveles asimétrico. En comparación con los resultados obtenidos en el convertidor simétrico bajo las mismas condiciones, se observan distorsiones superiores, pero inferiores a las observadas en un CSI. El ripple que se observa en las tensiones de salida es el doble que el obtenido para el caso simétrico. Además, se observa que el convertidor regresa al estado cero con mayor frecuencia que su equivalente simétrico. No se observan diferencias en cuanto al comportamiento de la fuente de corriente real.

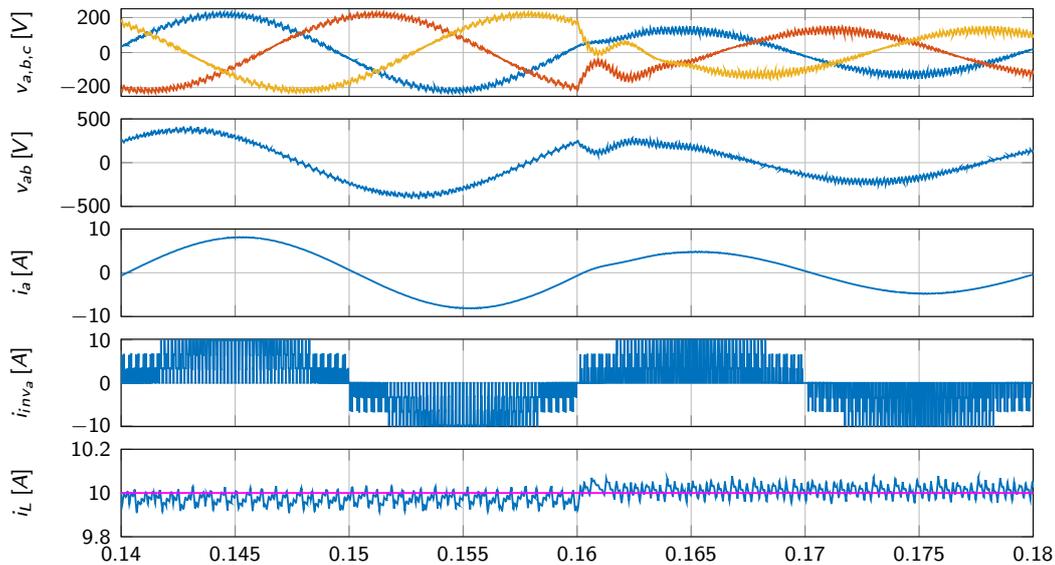


FIGURA 3.18: Simulación - MCSI de 7 niveles asimétrico, fuente de corriente real

A modo de comparación, en la Fig. 3.19, se observa la THD de las corrientes de salida (i_{inv_a}) para ambos casos. Como es de esperar en el convertidor simétrico, los armónicos de conmutación se encuentran centrados alrededor de $3m_f$. Sin embargo para el convertidor asimétrico, se observan armónicos de conmutación alrededor de m_f , $2m_f$ y $3m_f$, siendo los centrados en $2m_f$ los de mayor amplitud.

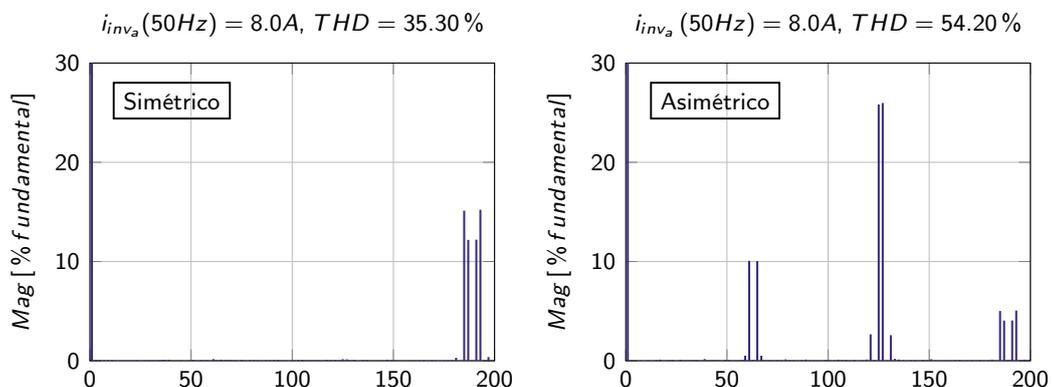


FIGURA 3.19: Simulación - MCSI de 7 niveles simétrico/asimétrico - THD i_{inv_a}

3.9. Conclusiones

En condiciones ideales es posible realizar un convertidor multinivel fuente de corriente simplemente conectando diversos CSI en paralelo, cada uno con su propia fuente de corriente de entrada y realizando la modulación en forma coordinada. En comparación con un CSI, se obtienen corrientes de salida con menor THD y se incrementa la capacidad de corriente total del sistema en forma proporcional a la cantidad de CSI que se utilicen.

Los convertidores asimétricos proveen una forma simple y efectiva de incrementar la cantidad de niveles de un convertidor multinivel, sin embargo, carecen de sentido cuando n es superior a 2 o 3 ya que implica realizar diseños diferentes para cada uno de los módulos. Por lo tanto se desvanecen las ventajas de contar con módulos de similares características y así poder tener módulos de respaldo para permitir un funcionamiento tolerante a fallas.

Es destacable que la simplicidad de la modulación SPWM en un convertidor simétrico los hace especialmente útiles a la hora de realizar convertidores multinivel de gran cantidad de niveles ya que simplemente es necesario agregar mayor cantidad de módulos.

La necesidad de contar con fuentes de corriente independientes dificulta la realización de estos convertidores y resulta necesario utilizar topologías donde se mantengan las ventajas, pero se simplifique la alimentación de los CSI del convertidor multinivel. Una topología, denominada *Inductor Sharing MCSI*, fue descrita, analizada y verificada mediante simulaciones tanto en su versión simétrica como asimétrica. Se obtienen resultados similares a los obtenidos mediante el uso de convertidores multinivel ideales cuando los elementos pasivos que componen al convertidor se dimensionan correctamente.

Tanto en condiciones ideales como reales, a igual cantidad de niveles, las variantes simétricas ofrecen mayor definición en las formas de onda y por lo tanto menor THD en sus corrientes de salida que las topologías asimétricas.

Por todo lo anteriormente expuesto, el MCSI supera ampliamente en prestaciones al CSI a expensas de una mayor complejidad del sistema.

Capítulo 4

Balance de las corrientes internas

Uno de los principales desafíos asociados al convertidor MCSI está relacionado con el control de las corrientes internas de cada uno de sus módulos. Si bien la topología analizada posee un balance natural de sus corrientes internas, este balance es afectado por circunstancias externas al convertidor como por ejemplo desbalances en las tensiones de línea, o causas internas al propio convertidor tales como variaciones en los valores de sus componentes pasivos y alinealidades en los dispositivos utilizados. Dos métodos basados en pequeñas modificaciones en la modulación PSC-PWM fueron propuestos en [66], donde un pequeño cambio en la amplitud o fase de las portadoras triangulares de la modulación provocan un mínimo cambio en las corrientes internas del convertidor que puede ser utilizado para controlar el balance de las corrientes.

En este capítulo, se analiza el modelo matemático de las corrientes promedio en cada rama del convertidor y se desarrolla un algoritmo de control capaz de balancearlas. Una nueva versión del algoritmo desarrollado en [66] es propuesto, analizado y verificado en un convertidor MCSI bajo diferentes condiciones de uso. El algoritmo de control propuesto se basa en el control del promedio de las corrientes superiores e inferiores de cada módulo CSI. El controlador junto con la modulación PSC-SPWM se implementan en una FPGA como en [92], lo que permite un procesamiento a alta velocidad, arquitecturas tolerantes a fallas y un diseño totalmente escalable [93, 94]. Por otro lado, una de las mayores ventajas que posee el uso de una FPGA es la habilidad de realizar todos los cálculos necesarios en los bloques de control en paralelo, reduciendo el tiempo de cálculo e incrementando la confiabilidad del sistema. Los modelos de simulación incluyen los tiempos de cálculo de la lógica interna, el comportamiento de las llaves, los parámetros de los componentes utilizados y los límites de saturación del controlador a fin de poder compararlos con los resultados experimentales.

4.1. Descripción del sistema

Se analiza un sistema compuesto de un convertidor MCSI, una fuente de corriente continua con arranque suave, un sistema de adquisición para realizar la medición de las corrientes internas, una FPGA, los capacitores de filtrado y la carga, en este caso una carga inductiva.

El sistema a controlar está compuesto del convertidor de la Fig. 3.13 conectado a una carga con $\cos \phi$ inductivo, el cual se observa en la Fig. 2.11, las cuales se detallan en el Cap. 3 y 2 respectivamente.

4.1.1. Modelo matemático

Como se observa en (3.4), la dinámica de las corrientes superiores (i_{u_x}) e inferiores (i_{d_x}) son diferentes ya que dependen del estado de las llaves y las tensiones en la carga. Debido a esto, un controlador clásico debería controlar los valores de las seis corrientes internas para producir el balance de las mismas. Sin embargo, si se realiza el balance de las corrientes promedio entre la corriente superior e inferior de cada rama se logra un resultado similar con menor complejidad.

Las corrientes internas promedio están definidas por

$$\bar{i}_x = \frac{i_{u_x} + i_{d_x}}{2} \quad x \in \{1, 2, 3\} \quad (4.1)$$

Por lo tanto, la dinámica resultante a controlar puede ser expresada como

$$\begin{bmatrix} \dot{\bar{i}}_1 \\ \dot{\bar{i}}_2 \\ \dot{\bar{i}}_3 \end{bmatrix} = \frac{1}{6L} \begin{bmatrix} -2 & 1 & 1 \\ 1 & -2 & 1 \\ 1 & 1 & -2 \end{bmatrix} \begin{bmatrix} v_1 \\ v_2 \\ v_3 \end{bmatrix} - \frac{r}{L} \begin{bmatrix} \bar{i}_1 \\ \bar{i}_2 \\ \bar{i}_3 \end{bmatrix} + \frac{r}{3L} \begin{bmatrix} 1 \\ 1 \\ 1 \end{bmatrix} i_{dc} \quad (4.2)$$

Donde las tensiones equivalentes de cada módulo, v_1 , v_2 y v_3 corresponden a

$$\begin{bmatrix} v_1 \\ v_2 \\ v_3 \end{bmatrix} = \begin{bmatrix} v_{ud1} \\ v_{ud2} \\ v_{ud3} \end{bmatrix} = \begin{bmatrix} v_{um1} \\ v_{um2} \\ v_{um3} \end{bmatrix} + \begin{bmatrix} v_{nd1} \\ v_{nd2} \\ v_{nd3} \end{bmatrix} \quad (4.3)$$

Dado que tanto v_1 , v_2 como v_3 , en (4.3), dependen del estado de las llaves, un cambio en el algoritmo de modulación puede ser utilizado para producir un cambio en las corrientes promedio de cada uno de los módulos.

4.1.2. Modulación

La modulación del MCSI se realiza utilizando un modulador derivado del utilizado previamente en la Sec. 3.2.1. El diagrama en bloques del modulador se observa en la Fig. 4.1. La diferencia con el detallado anteriormente radica en que las amplitudes de las portadoras triangulares de los módulos 2 y 3 son afectadas proporcionalmente por los factores que provienen del controlador (f_{ma_2} y f_{ma_3}). Cuando el controlador se encuentra desactivado, ambos factores obtienen el valor unitario y bajo estas condiciones la salida se comporta como un modulador SPWM.

4.1.3. Controlador

Como se mencionó anteriormente, una de las mayores desventajas de las topologías multinivel es que las corrientes promedio de cada uno de los módulos ($\bar{i}_{1,2,3}$) pueden ser diferentes. Esto puede ser causado por cargas no lineales, imperfecciones en el algoritmo de modulación, características diferentes de los semiconductores utilizados para realizar las llaves, variaciones de los parámetros de los componentes pasivos del sistema o desbalances en la tensiones de línea.

Se propone un algoritmo capaz de realizar el balance de las corrientes internas, basado en el

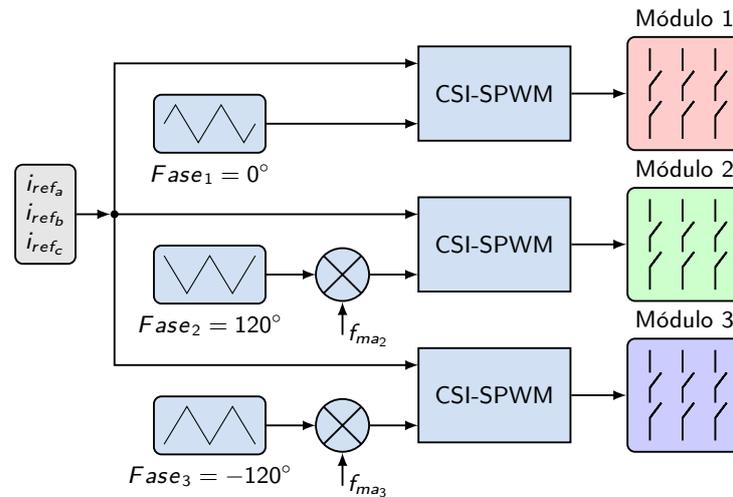


FIGURA 4.1: Esquema del Modulador

método presentado en [66]. Este método consiste en realizar pequeños cambios en las portadoras de la modulación PSC-SPWM, lo cual se realiza modificando ligeramente la amplitud de las portadoras triangulares de los módulos 2 y 3, a fin de balancear las corrientes internas. El objetivo de este controlador es mantener el balance solamente del promedio entre las corrientes superiores (i_{u_x}) y las inferiores (i_{d_x}) de cada módulo. El valor de la corriente superior y la inferior de un módulo, junto con su valor medio se muestran en la Fig. 4.2. En el trazo superior se observa la corriente superior (i_u), en el del medio la corriente inferior (i_d) y en el inferior, la corriente promedio del mismo módulo (\bar{i}). Es posible observar que las formas de onda de las corrientes poseen dos partes bien

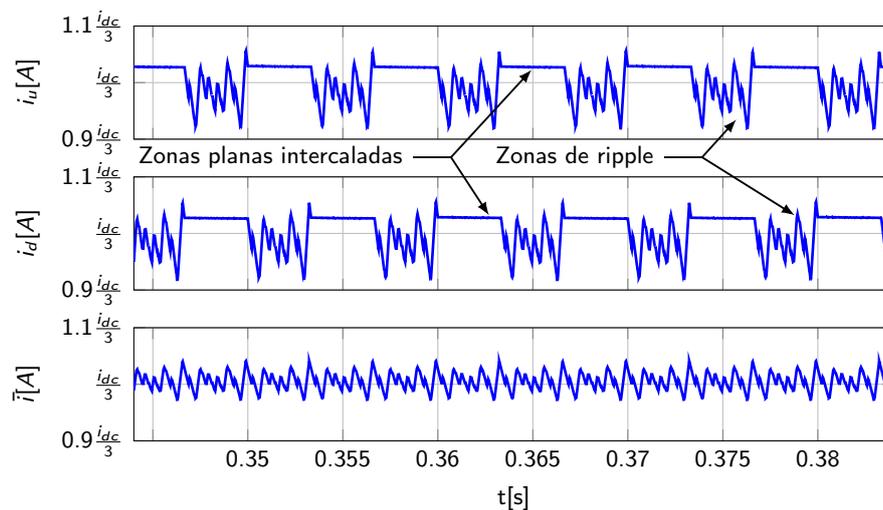


FIGURA 4.2: Corrientes internas de un módulo de un MCSI

diferenciadas: una zona plana y una zona con variaciones de alta frecuencia. En cada una de estas zonas se observan diferentes valores medios, los cuales dependen de la amplitud y fase y relativa entre las portadoras y las referencias de la modulación, junto con el valor del índice de modulación m_a . La corriente media definida en (4.1), posee menores variaciones que cada una de las corrientes

que la definen y su valor medio puede ser obtenido mediante el uso de un filtro pasabajos. De (3.6) se deduce que un cambio en las portadoras de la señal SPWM provoca un cambio en la conmutación de las llaves y por lo tanto, un cambio en las tensiones reflejadas en cada módulo (v_{un1} , v_{un2} , v_{un3} , v_{nd1} , v_{nd2} y v_{nd3}). Las entradas del sistema detallado en (4.2) dependen de estas tensiones y por lo tanto es posible modificar las corrientes promedio de cada módulo modificando la forma de realizar la modulación del convertidor.

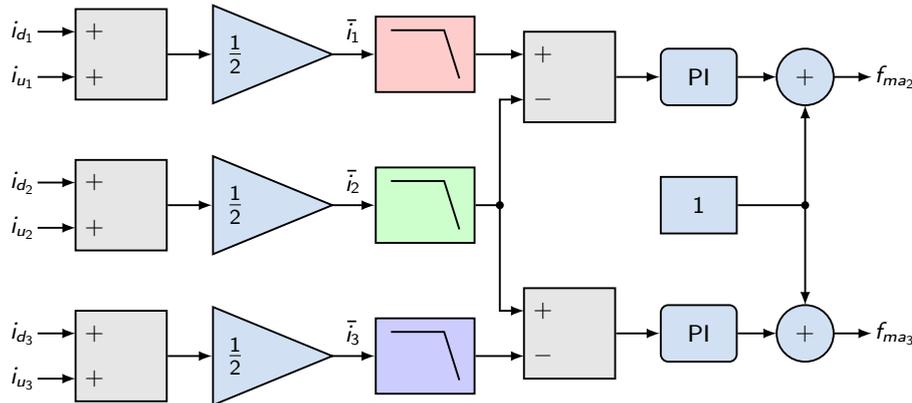


FIGURA 4.3: Controlador de balance de corrientes propuesto

El diagrama general del algoritmo propuesto se observa en la Fig. 4.3. El controlador se implementó utilizando dos controladores del tipo Proporcional e Integrativo (PI).

A través de múltiples simulaciones se determinó la correlación entre las portadoras SPWM de cada uno de los módulos con las corrientes promedio del convertidor. Una variación en la portadora del segundo módulo se corresponde con cambios en las corrientes \bar{i}_1 y \bar{i}_2 . En cambio, una variación en la portadora del tercer módulo, produce una variación en \bar{i}_2 y \bar{i}_3 . Considerando este comportamiento, se implementó la señal de error del primer PI como la diferencia entre \bar{i}_1 y \bar{i}_2 mientras que la señal de error del segundo se toma como la diferencia entre \bar{i}_2 y \bar{i}_3 . A fin de rechazar las altas frecuencias de conmutación del convertidor y controlar únicamente el promedio de las corrientes se introduce un filtro pasabajos. Dado que el objetivo de este controlador es introducir pequeños cambios en las amplitudes de las portadoras triangulares, se utiliza una saturación de tan solo $\pm 6\%$ del valor máximo posible de m_a a la salida de los controladores PI limitando la acción del controlador sobre la modulación PWM. Luego, se le adiciona 1 a las salidas de ambos PI para crear un factor de escala para ser aplicado, multiplicación mediante, a las señales portadoras de los módulos 2 y 3. Ambas señales (f_{ma2} y f_{ma3}) ingresan al sistema de modulación que se observa en la Fig. 4.1. La frecuencia de las portadoras triangulares no es afectada ya que este controlador solo modifica las amplitudes en forma proporcional. Por tal motivo, tanto la frecuencia media de conmutación como las pérdidas por conmutación del convertidor no cambian.

4.2. Resultados de simulación

Tanto en el diseño, como en la simulación y en la implementación, se utiliza System Generator for DSP™, una herramienta desarrollada por Xilinx™ para implementar y simular los algoritmos,

sin necesidad de escribir código HDL, junto con las herramientas utilizadas en la Sec. 2.8. El uso de esta herramienta permite un rápido desarrollo y la verificación de la lógica de modulación y los algoritmos de control en un mismo entorno de desarrollo, reduciendo los tiempos de desarrollo e implementación del sistema.

Se realizaron extensas simulaciones utilizando los parámetros que se muestran en la Tabla 4.1. El valor elegido para el ancho de banda del filtro digital pasabajos, utilizado para suavizar el promedio de las corrientes, es de 155Hz , mientras que el índice de modulación $m_a = 0.9$. El controlador se diseñó en tiempo discreto con un tiempo de muestreo $T_s = 1\mu\text{s}$.

TABLA 4.1: Parámetros del Sistema

Parámetro	Valor
i_{dc}	10A
Frecuencia de Línea	50Hz
Inductores de balance (L, r)	80mH, 0.75 Ω
Capacitores de Filtrado (C_f)	4.7 μF
Índice de modulación en frecuencia (m_f)	21
Frecuencia de portadoras triangulares	1050Hz
Carga (R_L, L_L)	16 Ω , 9mH

La Fig. 4.4 muestra la respuesta antes y después de la habilitación del controlador. Se observan las corrientes internas promedio filtradas ($\bar{i}_{1,2,3}$), las corrientes sin filtrar y las señales de salida del controlador (f_{ma_2} y f_{ma_3}). Con el controlador deshabilitado, los factores de escala permanecen en el valor unitario y las corrientes internas poseen una diferencia de aproximadamente 100mA. En

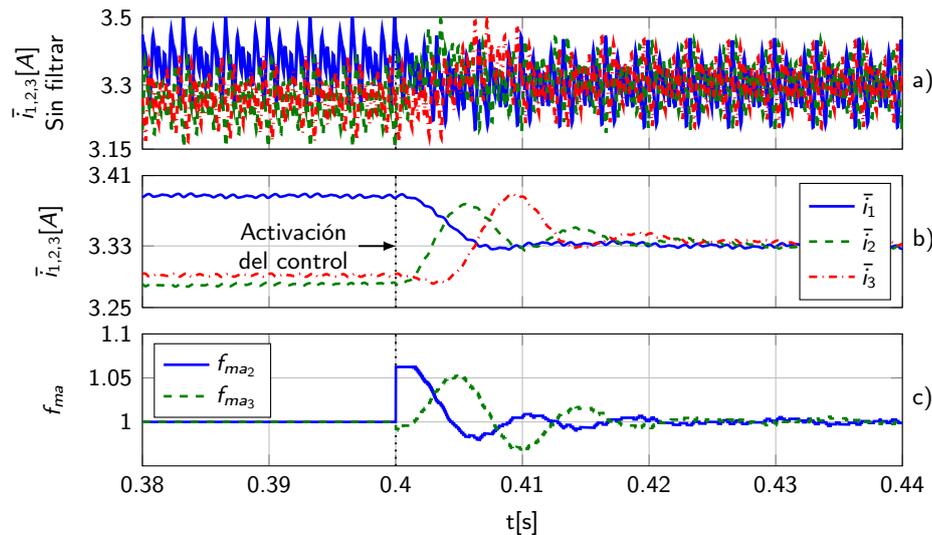


FIGURA 4.4: Simulación del controlador de balance propuesto, variables internas

el instante de tiempo $t = 0.4\text{s}$, el controlador se habilita y las corrientes promedio convergen aproximadamente a 3.33A en un tiempo inferior a 30ms. Las corrientes promedio filtradas ($\bar{i}_{1,2,3}$)

se observan en la Fig. 4.4b y se utilizan como entrada de los controladores digitales. Las salidas de control que multiplican a la amplitud de las portadoras triangulares se observan en la Fig. 4.4c.

La Fig. 4.5 muestra algunas de las variables de salida del sistema e incluye a las tensiones de fase ($v_{a,b,c}$), la tensión de línea v_{ab} , la corriente i_a y la corriente de salida del convertidor sin filtrar (i_{inv_a}). La corriente de salida para la fase a (i_a), la cual se observa en la Fig. 4.5c, es la corriente de salida del convertidor (i_{inv_a}), afectada por los capacitores de filtrado (C_f). Es posible observar que todas las variables de salida permanecen prácticamente sin cambios luego de habilitar el controlador. La tensión de línea (v_{ab}) se observa en la Fig. 4.5b y está afectada principalmente por el quinto armónico y por los armónicos de altas frecuencias provocados por la conmutación de las llaves.

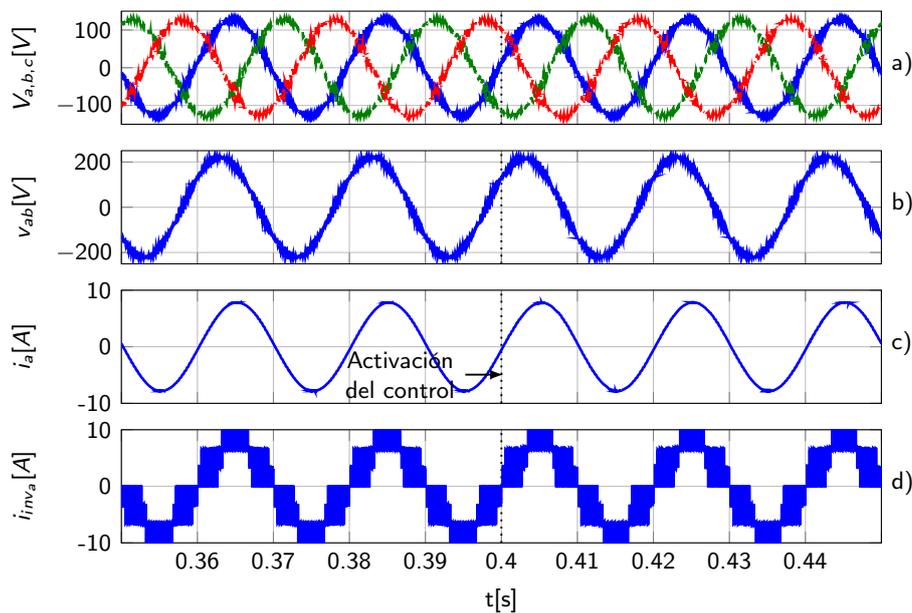
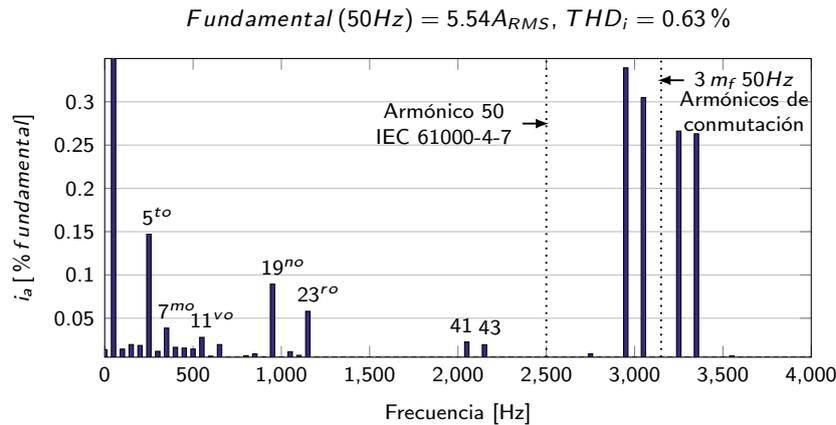


FIGURA 4.5: Simulación del controlador propuesto - variables de salida

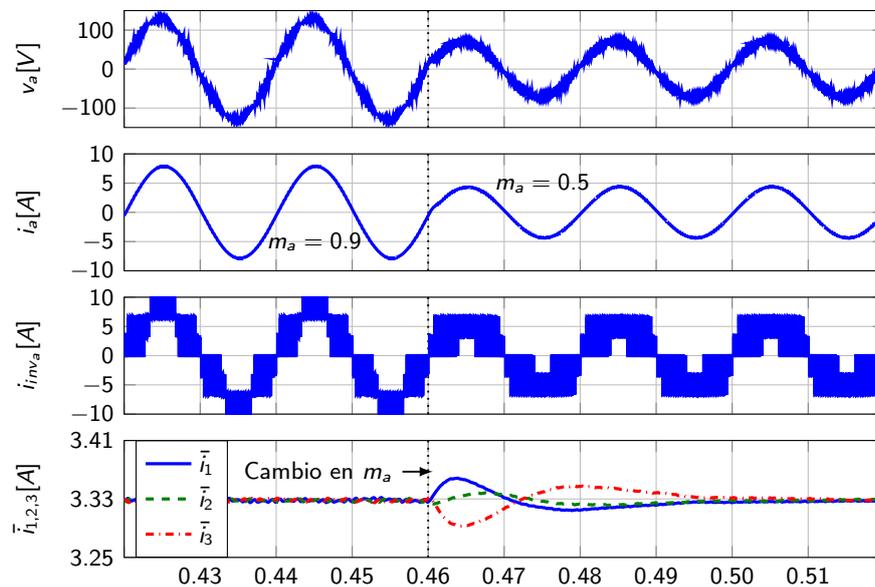
Como se observa en la Fig. 4.6, la corriente de salida i_a presenta bajo contenido armónico y por lo tanto una baja THD de 0.64% aún con el controlador habilitado. La principal diferencia con el espectro teórico para un modulador SPWM es la presencia de armónicos de baja frecuencia, inferiores al 0.025% del armónico fundamental de corriente. Estos armónicos de bajo orden son causados debido a los efectos de cuantización en la modulación y el algoritmo de control.

Las principales componentes del espectro de i_a también son causadas por el quinto armónico y los armónicos de conmutación de alta frecuencia. Dado que el MCSI está compuesto de tres módulos idénticos y puede producir siete niveles de corriente diferentes a la salida, las componentes de conmutación están centradas a una frecuencia tres veces superior a la frecuencia de conmutación de las llaves, es decir, $3m_f 50Hz$, donde m_f es el índice de modulación en frecuencia. Por lo tanto, las componentes armónicas correspondiente a la conmutación de las llaves se encuentran centradas en $3150Hz$ bajo estas condiciones.

La Fig. 4.7 muestra la respuesta del sistema ante un escalón descendente de m_a , se observa la tensión de fase v_a , la corriente de fase i_a , la corriente de salida del convertidor i_{inv_a} y las corrientes

FIGURA 4.6: THD de la corriente de salida simulada i_a con el control habilitado

internas promedio $\bar{i}_{1,2,3}$. En el instante de tiempo $t = 0.46s$ el valor de m_a se modifica desde 0.9 a 0.5 y el controlador es capaz de obtener el balance de las corrientes internas con un tiempo de establecimiento reducido, inferior a $40ms$. Este cambio de m_a genera una reducción en el número de niveles de corriente a la salida del MCSI. Además, produce un cambio instantáneo en las corrientes y tensiones medidas en la carga. El ripple que se introduce en las corrientes internas promedio durante el transitorio es inferior al 2.5 %.

FIGURA 4.7: Simulación de controlador propuesto con $m_a = 0.5$

4.3. Resultados experimentales

Un sistema de adquisición a medida fue diseñado y construido para realizar las mediciones de las corrientes internas del MCSI. Las corrientes son medidas utilizando sensores de efecto hall, ACS714. Se utiliza un convertor analógico digital de 4 canales, capaz de realizar muestras hasta 1 MSps,

para adquirir la salida de los sensores. La salida del convertor se transfiere mediante una interfáz de periféricos serie (SPI), utilizando aisladores digitales y convertidores de señal diferencial de baja tensión (LVDS) para mejorar el rechazo al ruido en modo común (CMMR) en la comunicación con la FPGA. Las características de este sistema de adquisición se detallan en el Apéndice A.

Los algoritmos de control junto con la modulación SPWM y la lógica de soporte se implementaron en una FPGA de Xilinx, Zynq-7000 AP SoC XC7Z020. Se utilizaron 1763 LUT, 4 bloques de procesamiento digital de señales (DSP) y 5 bloques de memoria de acceso aleatorio (BRAM). Los recursos utilizados representan menos del 4% de la capacidad total de la FPGA.

El sistema experimental, el cual se compone de un MCSI, una fuente de corriente de DC, diversos tipos de carga, un medidor de calidad de energía eléctrica, una FPGA y los sistemas de adquisición, se muestra en la Fig. 4.8. Los parámetros del sistema utilizados son exactamente los mismos que fueron utilizados para realizar las simulaciones.

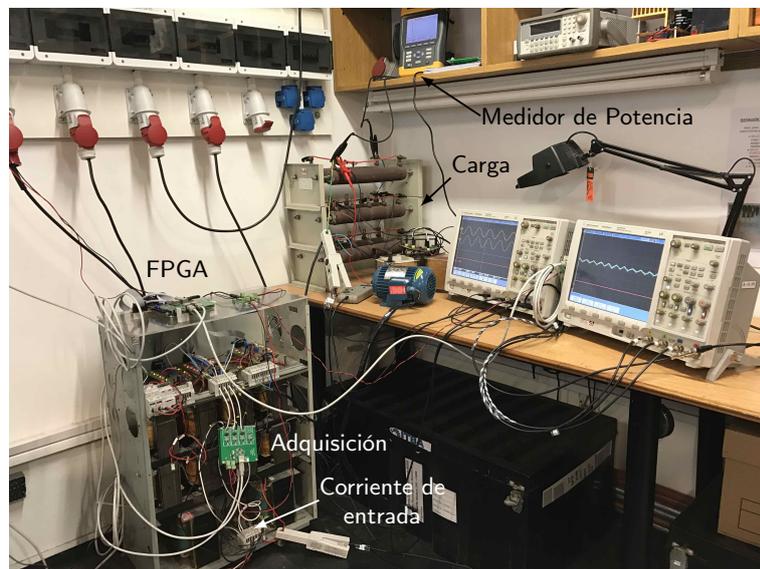


FIGURA 4.8: Sistema experimental

En la Fig. 4.9 se observan las corrientes internas filtradas de cada módulo ($\bar{i}_{1,2,3}$), antes y después de la activación del controlador. Los trazos superiores corresponden a las corrientes internas promedio $\bar{i}_{1,2,3}$ con una escala de $50mA/div$ y el trazo inferior representa la señal de habilitación del controlador. El ripple se debe principalmente al ripple, de aproximadamente 2%, que posee la fuente de corriente que alimenta al convertidor, el cual se traslada directamente a las corrientes internas. Cuando el controlador está deshabilitado, las corrientes internas tienen una diferencia de $80mA$. Luego de habilitar el controlador, las corrientes internas de cada módulo convergen a $3.33A$ en un tiempo inferior a $50ms$, en concordancia con los resultados de simulación obtenidos previamente.

En la Fig. 4.10, el controlador se habilita y se deshabilita nuevamente pasados $230ms$. Los trazos superiores corresponden a las corrientes internas promedio $\bar{i}_{1,2,3}$ con una escala de $50mA/div$ mientras que el trazo inferior muestra la señal de habilitación del controlador. Luego de habilitarlo, las corrientes internas convergen hacia un mismo valor y cuando se deshabilita nuevamente

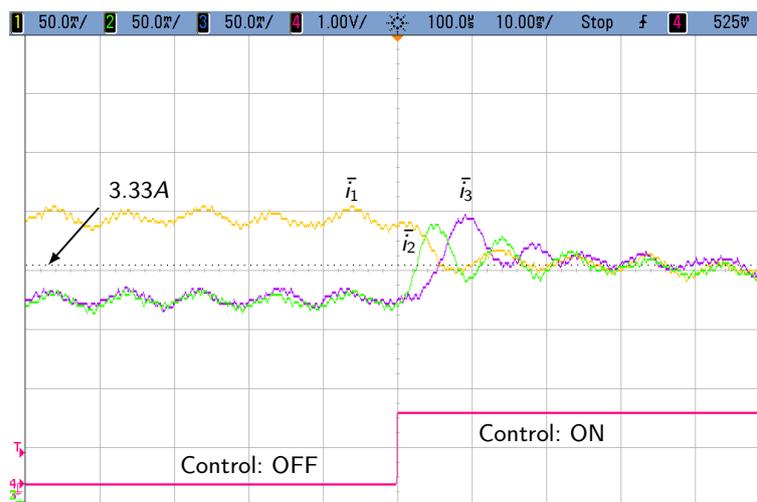


FIGURA 4.9: Corrientes internas con y sin el controlador activado

retornan al valor original con un tiempo de establecimiento superior. El incremento en el tiempo de establecimiento se debe a la respuesta a lazo abierto del sistema que depende solamente de la topología y los parámetros del sistema.



FIGURA 4.10: Escalón en la señal de habilitación del control. Corrientes internas promedio con y sin el control habilitado

La Fig. 4.11 muestra la tensión v_a , la corriente i_a y la corriente de entrada (i_{dc}), junto con la señal de habilitación del control. Los trazos de arriba hacia abajo representan: tensión de salida v_a [V], escala de 200V/div; corriente de salida i_a [A], escala de 10A/div; corriente de entrada I_{dc} [A], escala de 5A/div y por último, la señal de habilitación del controlador. Ambas formas de onda (v_a e i_a) presentan una baja distorsión armónica, debido a las características multinivel del convertidor junto con la alta frecuencia de conmutación equivalente del mismo. No se aprecian diferencias en las formas de onda con el controlador habilitado o deshabilitado. La variación de los factores de escala ($f_{ma_{2,3}}$) luego de la habilitación del controlador, se muestran en la Fig. 4.12, donde la escala de los factores f_{ma_2} y f_{ma_3} es de 0.02/div. Se observa una buena correlación entre

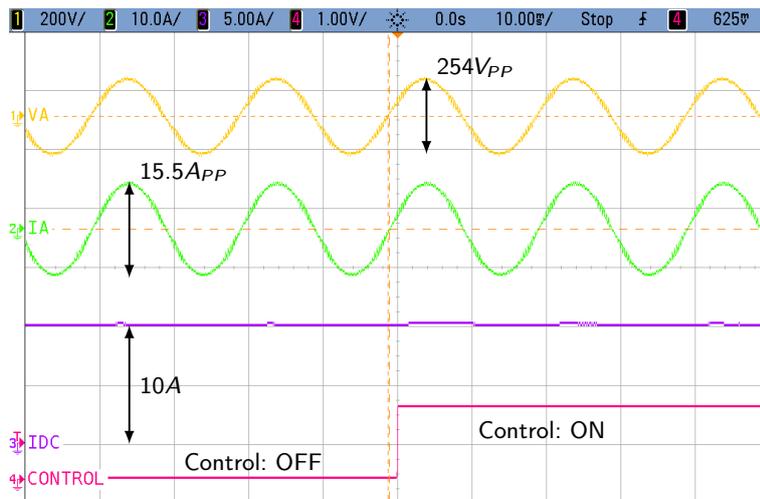


FIGURA 4.11: Tensiones y corrientes con y sin control habilitado

los resultados experimentales y los correspondientes a las simulaciones.

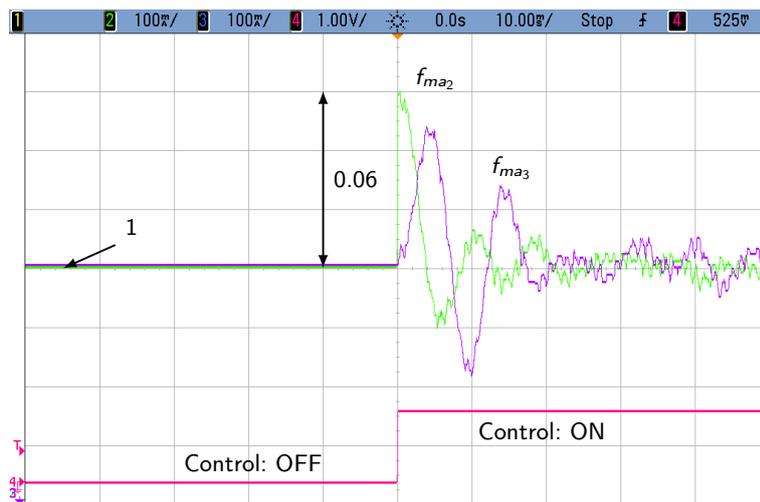


FIGURA 4.12: Variación de factores $f_{ma_{2,3}}$ con y sin control habilitado

El espectro de las formas de onda de salida para la fase a (v_a y i_a) se observan en las Fig. 4.13 y Fig. 4.14 respectivamente. Los primeros 50 armónicos fueron medidos utilizando un medidor de calidad de energía eléctrica, Fluke 435 Series II, de acuerdo con la normativa IEC 61000-4-7. La principal diferencia respecto de la simulación, es la aparición de un tercer armónico y un incremento de aproximadamente 0.1% en la mayoría de los armónicos. El tercer armónico se debe principalmente a que la fuente de corriente utilizada para alimentar al MCSI tiene ripple a dicha frecuencia y se traslada directamente a la salida del convertidor. Las diferencias en las potencias de los armónicos se deben a los retardos introducidos por los semiconductores utilizados para la realización de las llaves, la precisión y resolución del medidor de energía utilizado, y a pequeños errores introducidos en la implementación del algoritmo en la FPGA.

La THD de corriente es de 0.3% cuando el controlador está deshabilitado y se incrementa a 0.4% cuando se habilita al mismo. El mismo comportamiento se observa en la THD de tensión

que se incrementa a 0.6% cuando se habilita al controlador. Los resultados son excelentes aún con el controlador activo y los valores de THD se encuentran por debajo del 3% establecido por la normativa IEC 61000-4-7 y IEEE Standard 519.

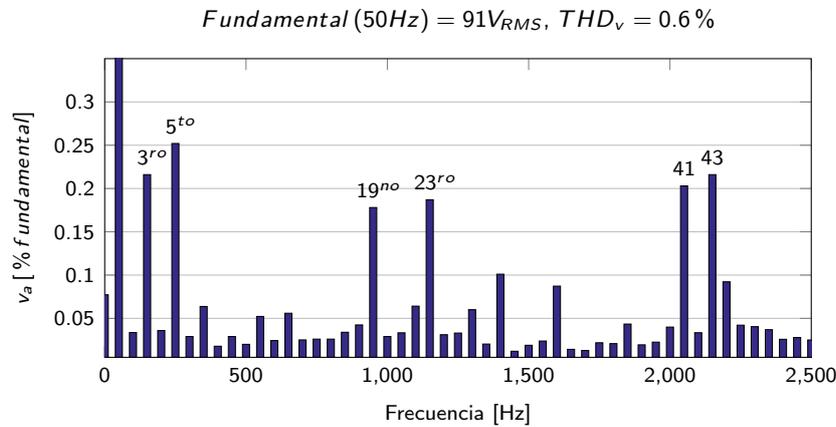


FIGURA 4.13: Mediciones de THD de la tensión de salida v_a con el control de habilitado

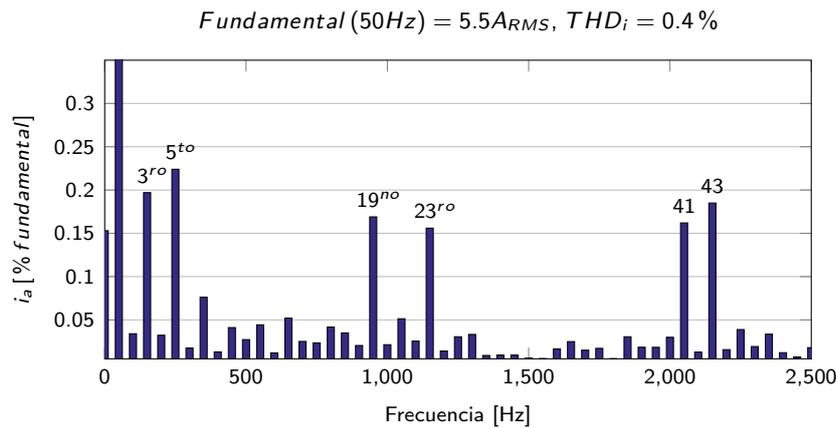


FIGURA 4.14: Mediciones de THD de la corriente de salida i_a con el control habilitado

4.4. Conclusiones

Se presentó una técnica que permite mantener el balance de las corrientes internas de un MCSI simétrico. El control requiere poco esfuerzo computacional y por lo tanto un área pequeña de utilización en la FPGA, aunque requiere de la medición de todas las corrientes internas. El control introduce una pequeña variación en la amplitud de las portadoras triangulares, sin afectar las pérdidas por conmutación e incrementa levemente, en menos de 0.1%, la THD a la salida del convertidor. El controlador fue diseñado y evaluado tanto mediante simulaciones como utilizando los resultados experimentales obtenidos en un prototipo de convertidor MCSI de 7 niveles. Tanto las simulaciones como los resultados experimentales muestran un excelente comportamiento.

Esta solución se puede ampliar fácilmente ya que solamente agrega un controlador PI por cada módulo adicional que se desee controlar. El controlador propuesto puede ser utilizado en conver-

tidores industriales ya que es capaz de soportar perturbaciones y desbalances de los componentes sin afectar las corrientes internas del MCSI, incrementado así la confiabilidad del sistema.

Capítulo 5

Control Predictivo

Dentro de las técnicas complejas de control que incluyen una solución integrada para la modulación de un convertidor, presentadas en la sección 2.3, se encuentra el control predictivo basado en modelo. En particular, la técnica denominada control predictivo basado en modelo de conjunto finito de estados es frecuentemente utilizada en convertidores electrónicos de potencia debido a que justamente se basan en poseer una cantidad finita y discreta de estados de conmutación de sus llaves.

Entre las principales características del FCS-MPC se halla el hecho de poder tener diversos objetivos de control, la posibilidad de incluir el control de variables internas en conjunto con el control de las formas de onda de salida del convertidor e incluir restricciones de funcionamiento del convertidor, todo en el propio algoritmo de control. En su versión más simple, no requiere de un modulador externo para el funcionamiento del convertidor, siendo la estrategia de control la encargada de encontrar el mejor estado de conmutación de las llaves del convertidor en cada instante de tiempo.

El concepto de funcionamiento del FCS-MPC es relativamente simple. Se basa en predecir el estado futuro de una planta, en un instante de tiempo determinado, utilizando su modelo matemático y mediciones realizadas sobre la misma, utilizando las diversas combinaciones posibles de las llaves del convertidor. Luego, el controlador selecciona aquella combinación que mejor aproxime a futuro a un objetivo de control previamente establecido.

En este capítulo se detallan las nociones básicas de funcionamiento del control FCS-MPC y se evalúa su aplicación a los convertidores fuente de corriente realizando un control de la tensión medida sobre la carga. Se demuestra el funcionamiento en un convertidor CSI, un convertidor MCSI simétrico de 7 niveles y un convertidor MCSI asimétrico también de 7 niveles. Se presentan las simulaciones de los métodos analizados bajo condiciones de funcionamiento similares y se comparan sus características respecto de los resultados obtenidos en los capítulos precedentes.

5.1. Nociones básicas

El control FCS-MPC se basa en predecir el comportamiento futuro de la planta y en base a las diferentes proyecciones seleccionar la opción que mejor cumpla los requerimientos preestablecidos.

El controlador utiliza el modelo matemático del sistema para predecir las variables de estado en un instante futuro para cada uno de los diferentes estados válidos de las llaves del convertidor,

utilizando mediciones realizadas en el sistema. Luego, se utilizan estas predicciones para encontrar el estado de conmutación de las llaves que mejor cumplirá con los objetivos de control preestablecidos mediante el uso de una función de costo. Es decir que en cada instante de tiempo k , para cada uno de los j estados válidos, $s_k^1, s_k^2, \dots, s_k^j \in \mathbf{S}$, donde \mathbf{S} representa al conjunto de estados válidos del sistema, se calculan los j posibles vectores de estado en el instante futuro $k+n$, x_{k+n}^j y se selecciona el estado s^{opt} , el cual minimiza a la función de costo en el instante k , J_k .

En la Fig. 5.1 se muestra un diagrama en bloques del control FCS-MPC en tiempo discreto. Donde x_k^* corresponde al vector de referencias y x_k a las variables de estado del sistema derivadas

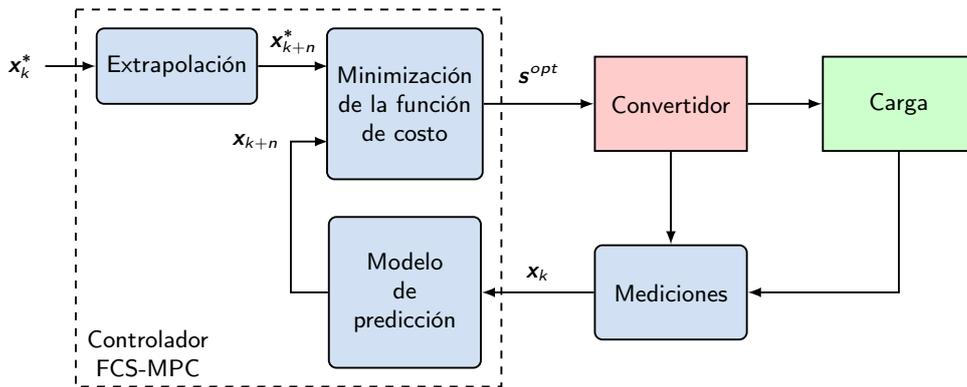


FIGURA 5.1: Diagrama en bloques controlador FCS-MPC

a partir de las mediciones realizadas.

Para cada instante de tiempo k , utilizando las mediciones derivadas del convertidor y la carga, se calculan las variables de estado del sistema x_k para el mismo instante de tiempo. Con ellas se derivan las posibles predicciones a futuro para cada uno de los estados posibles de las llaves del convertidor, es decir, se calculan los vectores x_{k+n}^j para el instante de tiempo $k+n$. Utilizando esta información, mediante la utilización de una función de costo, se selecciona aquella que mejor se aproxima a las referencias en el instante $k+n$ obtenidas a partir de las referencias en el instante k extrapoladas al instante $k+n$.

En general el valor de n que se utiliza para realizar la predicción es de tan solo 1 muestra ($n=1$), es decir que se realiza únicamente la predicción al próximo instante de tiempo. Esto se debe a que la cantidad de predicciones a realizar crece exponencialmente con el horizonte de predicción n y por lo tanto de igual manera crece la capacidad de cómputo requerida para implementar al controlador.

A modo de ejemplo, si asumimos un hipotético convertidor con tan solo 3 estados posibles, s_k^1, s_k^2 y s_k^3 , una única variable de estado x_k y una referencia escalar constante x^* , el controlador seleccionará aquel estado que mejor cumpla los objetivos de control, los cuales se ejemplifican en la Fig. 5.2. En esta figura se observa que para un instante de tiempo cualquiera (t_k), los tres estados posibles del sistema lo harían evolucionar a los estados $x_{k+1}^{1,2,3}$. Dado que el estado s_k^1 , lleva al sistema al punto denominado x_{k+1}^1 y este estado es el que produce una respuesta que mejor se aproxima a x_{k+1}^* , el controlador seleccionará al mismo y por tal motivo se muestra en línea sólida en la figura. Si se repite el proceso nuevamente, las posibles evoluciones del sistema para

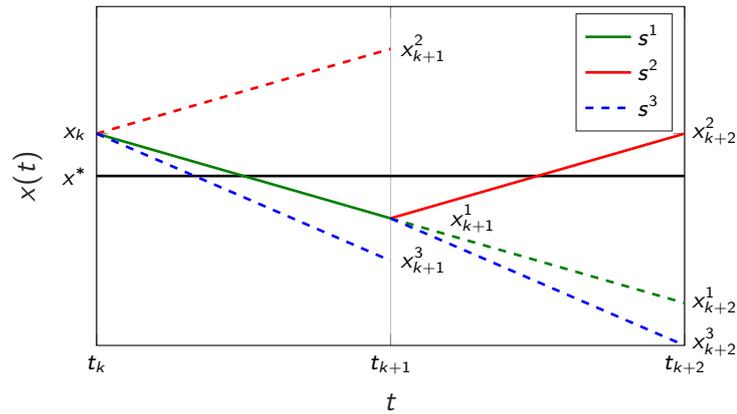


FIGURA 5.2: Ejemplo control FCS-MPC

el instante $k + 2$ corresponden a los puntos denominados $x_{k+2}^{1,2,3}$. En estas condiciones, el estado s^2 aplicado en el instante t_{k+1} (s_{k+1}^2) es el que produce la respuesta que mejor se aproxima a la referencia y por lo tanto será seleccionado por el controlador en el instante $k + 1$. Este proceso puede ser repetido indefinidamente y el controlador seleccionará en cada instante de tiempo el estado óptimo de conmutación de las llaves.

El control FCS-MPC tradicionalmente se realiza en una plataforma digital, ya sea basada en un microcontrolador o en una FPGA y es por esto que las técnicas de control presentes en la literatura requieren del modelo discreto del sistema para realizar una predicción de las variables de estado del mismo, para cada uno de los posibles estados de las llaves del convertidor [95]. Por lo tanto, para implementar esta clase de controladores es necesario contar con un modelo de predicción discreto de la planta, un sistema de extrapolación para las referencias a futuro y una función de costo la cual debe ser minimizada por el controlador, en cada instante de tiempo.

5.1.1. Modelo de predicción discreto

El núcleo del controlador es el modelo de predicción y considerando que el controlador suele ser implementado en una plataforma digital, es necesario obtener una aproximación del modelo de predicción del sistema en tiempo discreto a fin utilizarlo en el controlador. Para obtener el modelo discreto de predicción, generalmente se utiliza la aproximación hacia adelante de Euler, ya que el periodo de muestreo suele ser órdenes de magnitud inferior a la dinámica del sistema y por lo tanto con una simple aproximación como esta es suficiente.

Se considera un modelo genérico de un sistema, el cual se representa en el espacio de variables de estado de la siguiente forma,

$$\dot{\mathbf{x}}(t) = \mathbf{A} \mathbf{x}(t) + \mathbf{B} \mathbf{u}(t) \quad (5.1)$$

Donde las matrices \mathbf{A} y \mathbf{B} representan los parámetros del convertidor y la carga y los vectores $\mathbf{x}(t)$ y $\mathbf{u}(t)$ corresponden al vector de estados y de entrada respectivamente.

En los convertidores de potencia $\mathbf{u}(t)$ suele ser función del estado de las llaves del convertidor y de otras variables del sistema.

La aproximación hacia adelante de Euler define la derivada temporal de un vector genérico \mathbf{x} como

$$\dot{\mathbf{x}} = \frac{\mathbf{x}_{k+1} - \mathbf{x}_k}{T_s} \quad (5.2)$$

Donde T_s es el periodo de muestreo, en este caso el periodo de muestreo del control predictivo. Substituyendo (5.2) en (5.1) se obtiene

$$\frac{\mathbf{x}_{k+1} - \mathbf{x}_k}{T_s} = \mathbf{A} \mathbf{x}_k + \mathbf{B} \mathbf{u}_k \quad (5.3)$$

La cual puede ser reagrupada como

$$\mathbf{x}_{k+1} = (\mathbf{I} + \mathbf{A} T_s) \mathbf{x}_k + \mathbf{B} T_s \mathbf{u}_k \quad (5.4)$$

Dependiendo de la plataforma a utilizar y/o de la forma de realizar el cálculo, puede ser conveniente representar (5.4) como,

$$\mathbf{x}_{k+1} = \mathbf{x}_k + \mathbf{A} T_s \mathbf{x}_k + \mathbf{B} T_s \mathbf{u}_k \quad (5.5)$$

Utilizando (5.4) o (5.5) es posible calcular las predicciones a futuro de las variables de estado (\mathbf{x}_{k+1}^j) para todas las posibles entradas del sistema (\mathbf{u}_k^j), las cuales dependen del estado de las llaves (\mathbf{s}_k^j) en cada instante k . En caso de requerir la predicción en el instante de tiempo $k + 2$, se puede aplicar nuevamente estas ecuaciones. Cabe destacar que para el instante $k + 1$ existen j combinaciones para evaluar mientras que para el instante $k + 2$ existen j^2 combinaciones y así sucesivamente.

5.1.2. Función de costo

Las predicciones del sistema son evaluadas en cada instante mediante una función de costo que define los objetivos de control y por lo tanto, el comportamiento del sistema. En forma genérica, se la puede definir como una función no lineal de la referencia, de las predicciones de las variables del sistema y de la/las secuencias de entrada,

$$\mathbf{J}_k = \mathbf{f}(\mathbf{x}_k^*, \dots, \mathbf{x}_{k+n}^*, \mathbf{x}_k, \mathbf{u}_k, \dots, \mathbf{u}_{k+n}) \quad (5.6)$$

La función \mathbf{J}_k debe ser definida positiva y creciente a medida que el comportamiento del sistema se aleja de las condiciones esperadas. La entrada que minimiza \mathbf{J}_k corresponde al estado óptimo del controlador bajo esas condiciones

$$\mathbf{u}_k^{opt} = \arg \min_{\mathbf{u}} \mathbf{J}_k \quad (5.7)$$

Y finalmente la selección de \mathbf{u}_k^{opt} corresponde a un estado de conmutación de las llaves \mathbf{s}_k^{opt} .

La función de costo puede incluir múltiples objetivos de control y diversas restricciones de funcionamiento, por ejemplo, el seguimiento de diversas referencias, limitaciones propias de funcionamiento del convertidor, reducción de la cantidad de conmutaciones de las llaves, etc [96].

Múltiples objetivos de control

Como se mencionó anteriormente, es posible incluir múltiples objetivos de control dentro de la función de costo. Generalizando es posible definir una función de costo genérica como

$$J_k = \sum_i \lambda_i f_i(\mathbf{x}_k^*, \dots, \mathbf{x}_{k+n}^*, \mathbf{x}_k, \mathbf{u}_k, \dots, \mathbf{u}_{k+n}) \quad (5.8)$$

Donde cada λ_i representa el factor de peso asociado a la función de costo f_i . Estos factores de peso se eligen empíricamente a fin de afectar de mayor o menor manera el costo total en función de una función de costo particular.

Seguimiento de referencias

Cada uno de los objetivos de control suele representar el seguimiento de una referencia externa, constante o variable en el tiempo. Dada una variable de estado en el instante $k + n$ (x_{k+n}), la implementación de una función de costo particular para la referencia de una variable puede representarse como una función definida positiva cuyo valor aumente cuando más se aparte de la diferencia con su referencia (x_{k+n}^*).

En la literatura se encuentran diversas formas de representar dichas funciones, las cuales se representan en la Tabla 5.1. De los métodos detallados, el método del valor absoluto mide el error

TABLA 5.1: Seguimiento de referencias

Método	Ecuación
Valor Absoluto	$ x_{k+n}^* - x_{k+n} $
Error Cuadrático	$(x_{k+n}^* - x_{k+n})^2$
Exponencial	$e^{ x_{k+n}^* - x_{k+n} }$
Integral	$\frac{ x_{k+n-1}^* - x_{k+n-1} + x_{k+n}^* - x_{k+n} }{2}$

entre la referencia y la variable a controlar. El error cuadrático proporciona un mayor crecimiento a medida que la referencia se aleja de la variable, de forma similar que el método exponencial. En cambio, el costo integral considera la trayectoria del error entre los instantes de tiempo $k + n - 1$ y $k + n$ y minimiza el error medio entre dichos instantes. Este último método permite un mejor seguimiento de las referencias y proporciona menor error en estado estacionario, sin embargo, la complejidad de cálculo de este método es superior al resto.

Restricciones

También es posible implementar restricciones dentro de una función de costo simplemente haciendo que el costo tienda a ∞ o a un valor sustancialmente grande cuando se cumple una condición determinada y a un valor nulo en la condición contraria. De esta forma un estado que

incumpla la restricción no será seleccionado por el controlador ya que no minimizará la función de costo.

5.1.3. Extrapolación de las referencias

Los valores de las referencias se necesitan en el instante $k + n$, pero en la mayoría de las aplicaciones, los mismos son proporcionados para el instante k . Si se asume una referencia constante es lógico asumir que las referencias a futuro serán similares a las actuales. En cambio, si las referencias son sinusoidales, como puede ser una referencia de tensión y/o corriente para un sistema de potencia de AC, es necesario extrapolar las mismas a instantes futuros. Una alternativa posible es utilizar la aproximación de 4to. orden de Lagrange para obtener la referencia x_{k+1}^* , la cual está dada por

$$x_{k+1}^* = 4x_k^* - 6x_{k-1}^* + 4x_{k-2}^* - x_{k-3}^* \quad (5.9)$$

Si es necesario obtener las referencias en el instante $k + 2$ se aplica nuevamente y se obtiene,

$$x_{k+2}^* = 10x_k^* - 20x_{k-1}^* + 15x_{k-2}^* - 4x_{k-3}^* \quad (5.10)$$

y así sucesivamente, dependiendo del valor de n . De acuerdo a la literatura actual, esta estimación puede ser utilizada en un amplio rango de frecuencias de x^* [97]. Si las referencias son señales sinusoidales de frecuencia de línea y el tiempo de muestreo es suficientemente pequeño, no es necesario realizar la estimación de los valores futuros de las referencias ya que es factible asumir que las referencias permanecerán prácticamente constantes entre dos periodos de muestreo. A modo de ejemplo, si $T_s = 20\mu s$, para una frecuencia de línea de $50Hz$, la diferencia de fase entre dos muestras consecutivas es 0.36° .

5.1.4. Implementación real

La estrategia de control detallada asume que los cálculos de las predicciones y la optimización de la función de costo se realiza en tiempo nulo o despreciable. Esto no es posible en un sistema real ya que dicho cálculo requiere un costo computacional y por lo tanto se necesitará un tiempo determinado para realizarlo. Además, el tiempo de cálculo crece linealmente con la cantidad de estados de las llaves del convertidor y exponencialmente en función del horizonte de predicción. Por tal motivo la mayoría de los controladores FCS-MPC presentes en la literatura utilizan un horizonte de predicción bajo, generalmente $n = 1$.

Para considerar el retardo de cálculo del controlador, se asume que los estados óptimos que se obtienen en el instante k , se aplicarán recién en el instante $k + 1$. Por este motivo es necesario realizar la predicción de las variables de estado para el instante $k + 1$, utilizando las mediciones realizadas y la salida previa del controlador, para posteriormente realizar las predicciones para el instante $k + 2$ y la optimización de la función de costo, considerando los diferentes estados posibles y válidos del convertidor. Lo expuesto anteriormente impone necesariamente la restricción de que todos los cálculos necesarios deben realizarse en un tiempo inferior a T_s .

5.2. Control predictivo de un convertidor fuente de corriente

A modo de ejemplificar el uso del FCS-MPC en un convertidor fuente de corriente, se evaluará su aplicación realizando un control de tensión en la carga del sistema que se observa en la Fig. 5.3, compuesto por un convertidor con fuente de corriente real y la carga correspondiente a la Fig. 2.11, con $\alpha = \beta = \gamma = 1$.

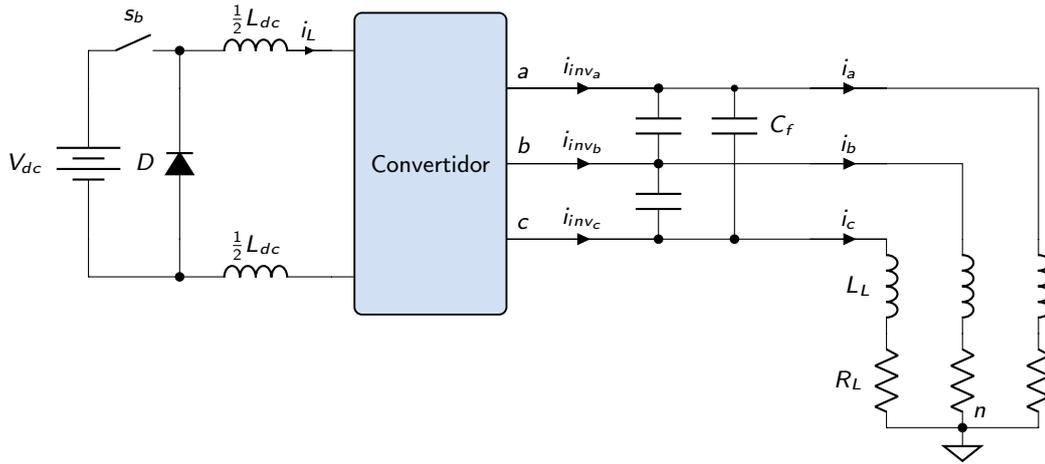


FIGURA 5.3: FCS-MPC, control de la tensión de salida en un convertidor fuente de corriente

Se analizan tres casos diferentes, utilizando los siguientes convertidores:

- un convertidor CSI, correspondiente a la Fig. 2.10,
- un convertidor MCSI simétrico de 7 niveles, que se observa en la Fig. 3.14, y
- un convertidor MCSI asimétrico también 7 niveles, el cual se muestra en la Fig. 3.16.

En todos los casos se detalla la función de costo y se realizan las simulaciones bajo condiciones de funcionamiento similares a fin de poder comparar las características de cada convertidor entre ellos y además comparar los resultados con los obtenidos en los capítulos previos.

5.2.1. Modelo de predicción de la carga

Aplicando (5.4) a (2.34), se obtiene la representación discreta en variables de estados del subsistema correspondiente a la carga. El modelo resultante es

$$\begin{bmatrix} v_a \\ v_b \\ v_c \\ i_a \\ i_b \\ i_c \end{bmatrix}_{k+1} = \begin{bmatrix} 1 & 0 & 0 & -k_{15} & 0 & 0 \\ 0 & 1 & 0 & 0 & -k_{15} & 0 \\ 0 & 0 & 1 & 0 & 0 & -k_{15} \\ k_{16} & 0 & 0 & k_{17} & 0 & 0 \\ 0 & k_{16} & 0 & 0 & k_{17} & 0 \\ 0 & 0 & k_{16} & 0 & 0 & k_{17} \end{bmatrix} \begin{bmatrix} v_a \\ v_b \\ v_c \\ i_a \\ i_b \\ i_c \end{bmatrix}_k + k_{15} \begin{bmatrix} i_{inv_a} \\ i_{inv_b} \\ i_{inv_c} \\ 0 \\ 0 \\ 0 \end{bmatrix}_k \quad (5.11)$$

donde,

$$k_{15} = \frac{T_s}{3C_f} \quad k_{16} = \frac{T_s}{L_L} \quad k_{17} = 1 - T_s \frac{R_L}{L_L} \quad (5.12)$$

Las variables de estado de este subsistema bajo estas condiciones son las tensiones en los capacitores de filtrado (v_{a_k} , v_{b_k} y v_{c_k}) y las corrientes en la carga (i_{a_k} , i_{b_k} y i_{c_k}). Las entradas del modelo son el estado de las llaves y la corriente i_L , las cuales están implícitas en la definición de $i_{inv_{a,b,c}}$. Puede observarse que las tensiones en los capacitores de filtrado y por lo tanto en la carga RL varían un instante de tiempo después que las corrientes de salida del convertidor modifican su estado.

Debido a que la tensión en los capacitores depende de la corriente de salida del convertidor tipo Buck, es necesario obtener la representación discreta en variables de estado de cada uno de los convertidores a controlar.

5.2.2. Modelo de predicción del convertidor

Para cada uno de los convertidores a controlar es necesario obtener una representación discreta en variables de estado de los mismos, aplicando (5.4) o (5.5) a las correspondientes ecuaciones y evaluando las ecuaciones que determinan las corrientes de salida del convertidor en tiempo discreto.

A continuación se detallan cada uno de los modelos para cada uno de los convertidores a analizar, y utilizando los mismos junto con el conjunto de mediciones que se obtiene en cada instante de tiempo k se obtienen las predicciones de los valores de tensión a la salida del convertidor y las corrientes internas para el instante $k + 2$, aplicando las ecuaciones definidas en cada modelo dos veces sucesivas. Para considerar el retardo de cálculo del controlador, se asume que los estados óptimos que se obtienen en el instante k , se aplicarán recién en el instante $k + 1$. Cabe destacar que si bien la predicción se realiza para el instante de predicción $k + 2$, el horizonte de predicción sigue siendo unitario, ya que la evolución del sistema del instante k al $k + 1$ está dada por la salida del controlador definida en el instante $k - 1$. Por lo tanto la predicción se realiza desde un instante de tiempo conocido $k + 1$ al instante posterior.

CSI

Se presenta un nuevo conjunto de ecuaciones, en tiempo discreto, que define el comportamiento del convertidor tipo Buck, las cuales se obtienen aplicando (5.4) a (2.21) y evaluando (2.6) en tiempo discreto,

$$v_{csi_k} = \mathbf{s}^T \mathbf{v}_k = (s_{1_k} - s_{4_k})v_{a_k} + (s_{2_k} - s_{5_k})v_{b_k} + (s_{3_k} - s_{6_k})v_{c_k} \quad (5.13)$$

$$i_{L_{k+1}} = \left(1 - \frac{r_L}{L}\right) i_{L_k} - \frac{T_s}{L} v_{csi_k} + \frac{T_s}{L} V_{dc} s_{b_k} \quad (5.14)$$

Como existen 9 estados posibles para el CSI y 2 estados para el convertidos tipo Buck, el controlador deberá tener en cuenta un total de 18 estados posibles en cada instante de predicción y seleccionar aquel que resulte en la acción de control óptima.

MCSI simétrico de 7 niveles

De forma análoga, aplicando (5.5) en (3.14), se obtiene el modelo discreto en variables de estados del sistema,

$$\begin{bmatrix} \dot{i}_{u1} \\ \dot{i}_{u2} \\ \dot{i}_{u3} \\ \dot{i}_{d1} \\ \dot{i}_{d2} \\ \dot{i}_{d3} \end{bmatrix}_{k+1} = \begin{bmatrix} \dot{i}_{u1} \\ \dot{i}_{u2} \\ \dot{i}_{u3} \\ \dot{i}_{d1} \\ \dot{i}_{d2} \\ \dot{i}_{d3} \end{bmatrix}_k + \frac{k_8 T_s}{3} \begin{bmatrix} -k_9 & k_{10} & k_{10} & -1 & -1 & -1 \\ k_{10} & -k_9 & k_{10} & -1 & -1 & -1 \\ k_{10} & k_{10} & -k_9 & -1 & -1 & -1 \\ -1 & -1 & -1 & -k_9 & k_{10} & k_{10} \\ -1 & -1 & -1 & k_{10} & -k_9 & k_{10} \\ -1 & -1 & -1 & k_{10} & k_{10} & -k_9 \end{bmatrix} \begin{bmatrix} v_{un1} \\ v_{un2} \\ v_{un3} \\ v_{nd1} \\ v_{nd2} \\ v_{nd3} \end{bmatrix}_k + k_8 T_s s_b \begin{bmatrix} 1 \\ 1 \\ 1 \\ 1 \\ 1 \\ 1 \end{bmatrix} V_{dc} \quad (5.15)$$

En este caso, existen 1458 combinaciones posibles de los estados válidos de las llaves, ya que existen 729 combinaciones posibles de estados del convertidor MCSI y 2 estados de la llave s_b de la fuente de corriente. Los requerimientos de cálculo se ven incrementados 81 veces respecto de los que son necesarios realizar para un CSI.

En cada instante de muestreo k se obtiene un nuevo conjunto de mediciones del sistema, v_{a,b,c_k} , i_{a,b,c_k} , $i_{u1,2,3_k}$ y $i_{d1,2,3_k}$. Basándose en las mediciones en el instante k y en la salida del controlador obtenida en el instante previo se calculan las predicciones para el instante $k + 1$. En este proceso únicamente interviene la combinación de llaves obtenida en el instante $k - 1$ por el controlador predictivo utilizado. Una vez obtenidas las predicciones para el instante $k + 1$ se aplican nuevamente las ecuaciones correspondientes al modelo del sistema modificando los subíndices $k + 1$ por $k + 2$ y k por $k + 1$. De esta forma, se obtienen las predicciones en el instante $k + 2$ de cada una de las combinaciones válidas para las 19 llaves del sistema.

MCSI asimétrico de 7 niveles

Para este caso, el modelo se obtiene aplicando (5.5) a (3.23), la representación discreta del modelo queda definida por,

$$\begin{bmatrix} \dot{i}_{u1} \\ \dot{i}_{u2} \\ \dot{i}_{d1} \\ \dot{i}_{d2} \end{bmatrix}_{k+1} = \begin{bmatrix} \dot{i}_{u1} \\ \dot{i}_{u2} \\ \dot{i}_{d1} \\ \dot{i}_{d2} \end{bmatrix}_k + \frac{k_{11} T_s}{3} \begin{bmatrix} -k_{12} & k_{13} & -1 & -2 \\ k_{13} & -k_{14} & -2 & -4 \\ -1 & -2 & -k_{12} & k_{13} \\ -2 & -4 & k_{13} & -k_{14} \end{bmatrix} \begin{bmatrix} v_{un1} \\ v_{un2} \\ v_{nd1} \\ v_{nd2} \end{bmatrix}_k + k_{11} T_s s_b \begin{bmatrix} 1 \\ 2 \\ 1 \\ 2 \end{bmatrix} V_{dc} \quad (5.16)$$

El controlador debe tener en cuenta las 162 combinaciones posibles de los estados de las llaves ya que existen 81 combinaciones pertenecientes al convertidor y 2 estados de la llave s_b de la fuente de corriente. Utilizando los cálculos de las secciones precedentes, se obtienen las predicciones en el instante $k + 2$ para cada una de las combinaciones válidas de las 13 llaves del sistema.

5.2.3. Optimización de la función de costos

Luego de obtener las predicciones de los valores en el instante $k + 2$, los mismos se utilizan para evaluar una función de costos que contempla los diferentes objetivos de control. Estos objetivos

pueden separarse en dos tipos, primarios y secundarios. Dentro de los objetivos primarios del controlador se encuentra el seguimiento de las referencias de tensión en la carga y el seguimiento de las referencias internas de corriente del convertidor. En este caso, los objetivos secundarios corresponden a minimizar la frecuencia de conmutación de las llaves del convertidor y la frecuencia de conmutación de la llave de la fuente de corriente. A fin de asegurar que los objetivos primarios ejerzan mayor presión sobre el controlador que los objetivos secundarios, se utiliza una función de costo del tipo error cuadrático para los objetivos primarios y una función de costo del tipo error absoluto para los secundarios. Además se seleccionan empíricamente, mediante simulaciones, los factores de peso asociados a cada función de costo a fin de cumplir con esta diferenciación entre objetivos primarios y secundarios.

Costo asociado a las referencias de tensión en la carga

El principal término, el cual está relacionado con las tensiones de salida del convertidor, se define como la suma de los errores cuadráticos de las tensiones de salida respecto de las referencias solicitadas,

$$c_{v_{ref}} = \lambda_{v_{ref}} \left[\left(v_{a_{k+2}}^* - v_{a_{k+2}} \right)^2 + \left(v_{b_{k+2}}^* - v_{b_{k+2}} \right)^2 + \left(v_{c_{k+2}}^* - v_{c_{k+2}} \right)^2 \right] \quad (5.17)$$

Donde $\lambda_{v_{ref}}$ se utiliza para normalizar el costo del seguimiento de las referencias de tensión y está definido por

$$\lambda_{v_{ref}} = \frac{1}{e_{v_{ref}}^2} \quad (5.18)$$

De esta forma, un error igual a $e_{v_{ref}}$ en una sola de las tensiones de salida determina que el costo total asociado sea igual al valor unitario.

Costo asociado a las referencias internas de corriente

Este término será dependiente del convertidor utilizado y se basará en la suma de los errores cuadráticos de las referencias internas de corriente para cada una de las corrientes internas en cada caso, en forma genérica puede definirse como

$$c_{i_{ref}} = \lambda_{i_{ref}} \sum_j (i_j^* - i_{j_{k+2}})^2 \quad (5.19)$$

Dado que se desea que las corrientes internas de cada convertidor posean un valor constante o una referencia externa que varíe lentamente, no es necesario extrapolar a futuro las referencias y resulta suficiente asumir que las referencias en el estado $k + 2$ serán similares a las mismas en el estado k .

El coeficiente de peso ($\lambda_{i_{ref}}$) está asociado al error que se acepta en las corrientes internas de cada convertidor y se utiliza para normalizar el costo del seguimiento de las referencias de corriente, estando definido por

$$\lambda_{i_{ref}} = \frac{1}{e_{i_{ref}}^2} \quad (5.20)$$

Por lo tanto, un error igual a $e_{i_{ref}}$ en una sola de las corrientes internas genera un costo asociado unitario.

Costo asociado a la conmutación de las llaves del convertidor

La cantidad de conmutaciones de un instante de tiempo al siguiente de un convertidor multinivel genérico de n módulos puede definirse como

$$N_{sw} = \sum_{x=1}^n \sum_{i=1}^6 |s_{i_{x_{k+2}}} - s_{i_{x_{k+1}}}| \quad (5.21)$$

Por lo tanto, el costo asociado a la conmutación de las llaves se define como

$$c_{sw} = \lambda_{sw} N_{sw} \quad (5.22)$$

Costo asociado a la conmutación de la llave del convertidor tipo Buck

El costo asociado a la conmutación de la llave del convertidor de la fuente de corriente (c_{buck}) se define de forma que el mismo adopte el valor nulo si la llave s_b no cambia de estado o λ_{buck} en caso contrario. Bajo estas condiciones el costo queda definido como

$$c_{buck} = \lambda_{buck} |s_{b_{k+2}} - s_{b_{k+1}}| \quad (5.23)$$

Función de costo global

La función de costo global se define como la suma de todos los términos previamente definidos en (5.17), (5.19), (5.22) y (5.23), y resulta

$$c_{global} = c_{v_{ref}} + c_{i_{ref}} + c_{sw} + c_{buck} \quad (5.24)$$

La combinación de estado de las llaves que minimiza (5.24) es seleccionada por el controlador y será aplicada en el instante de tiempo $k + 1$.

5.2.4. Parámetros de simulación

Se realizan simulaciones correspondientes a la estrategia de control de tensión en la carga descrita anteriormente para los tres convertidores. El control FCS-MPC selecciona el estado óptimo de cada una de las llaves del convertidor y de la llave del convertidor tipo Buck para seguir las referencias de tensión y de corriente mientras que minimiza la cantidad de conmutaciones de todas las llaves involucradas.

Los factores de peso se seleccionan de forma que la cantidad de conmutaciones de cada llave sea similar entre los diferentes casos y comparables con los resultados obtenidos con modulación SPWM. Los parámetros comunes utilizados en todas las simulaciones se detallan en la Tabla 5.2, mientras que los particulares para cada caso se detallan en forma separada a continuación.

TABLA 5.2: Parámetros utilizados en el control predictivo

Parámetro	Descripción	Valor
v_{ref}^*	Tensión pico de referencia	216V
i_{ref}^*	Corriente de referencia	10A
T_s	Periodo de muestreo	20 μ s
$e_{v_{ref}}$	Error de tensión	1 % v_{ref}
$e_{i_{ref}}$	Error de corriente de entrada	5 % i_{ref}

CSI

Los valores adoptados para λ_{sw} y λ_{buck} son 4 y 0.2 respectivamente. El costo asociado a las corrientes internas se define como

$$c_{i_{ref}} = \lambda_{i_{ref}} (i_{ref}^* - i_{L_{k+2}})^2 \quad (5.25)$$

MCSI simétrico de 7 niveles

Considerando que las corrientes $i_{u_{1,2,3}}$ e $i_{d_{1,2,3}}$ deben ser iguales entre ellas e iguales a $\frac{i_{ref}^*}{3}$, el término de la función de costo asociado a las corrientes de referencia resulta,

$$c_{i_{ref}} = \lambda_{i_{ref}} \sum_{x=1}^3 \left[\left(\frac{i_{ref}^*}{3} - i_{u_{xk+2}} \right)^2 + \left(\frac{i_{ref}^*}{3} - i_{d_{xk+2}} \right)^2 \right] \quad (5.26)$$

Para este caso se utiliza $\lambda_{sw} = 0.25$ y $\lambda_{buck} = 0.1$.

MCSI asimétrico de 7 niveles

En este caso, el término de la función de costo asociado a las corrientes internas denota la característica asimétrica del convertidor y resulta

$$c_{i_{ref}} = \lambda_{i_{ref}} \left[\left(\frac{i_{ref}^*}{3} - i_{u_{1k+2}} \right)^2 + \left(\frac{i_{ref}^*}{3} - i_{d_{1k+2}} \right)^2 + \left(\frac{2}{3} i_{ref}^* - i_{u_{2k+2}} \right)^2 + \left(\frac{2}{3} i_{ref}^* - i_{d_{2k+2}} \right)^2 \right] \quad (5.27)$$

Mientras que se utiliza el valor de 0.75 para λ_{sw} y un valor de 0.2 para λ_{buck} .

5.2.5. Simulación

Para cada una de las tres topologías detalladas se realiza una simulación con características similares. En todos los casos, los convertidores comienzan la simulación desenergizados. En el instante de tiempo $t = 0.16s$ se realiza un escalón en las referencias de tensión. Luego en el instante $t = 0.28s$ se realiza un escalón descendente en la referencia de corriente principal del convertidor. Las mediciones de THD, incluyen a todos los armónicos presentes y se realizan en el ciclo que comienza en $t = 0.14s$.

A continuación, se presentan los resultados de simulación para cada una de las topologías.

CSI

En la Fig. 5.4 se observa la respuesta del sistema utilizando un convertidor CSI con fuente de corriente real ante un escalón en las referencias de tensión. De arriba hacia abajo se muestra: las tensiones de fase del convertidor $v_{a,b,c}$ superpuestas sobre las referencias en línea de puntos; la tensión de línea v_{ab} ; la corriente correspondiente a la fase a (i_a); la corriente de salida del convertidor para la fase a (i_{inv_a}) y finalmente la corriente de entrada al convertidor (i_L) en azul, superpuesta con la correspondiente referencia de corriente en magenta.

El ripple en la corriente de entrada al convertidor es levemente inferior que el que se obtuvo utilizando una modulación SPWM en la Fig. 2.14 y se aprecia que la forma de onda de la corriente se encuentra centrada respecto de su propia referencia. Si bien la frecuencia media de conmutación

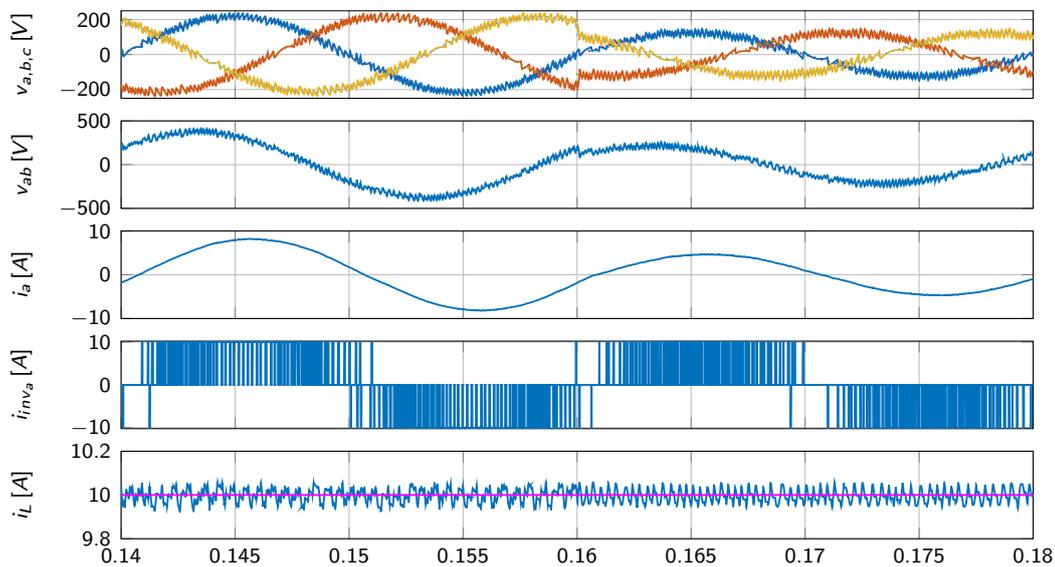


FIGURA 5.4: Simulación - CSI, Control Predictivo. Escalón en las referencias de tensión

de las llaves del convertidor posee valores similares a los obtenidos utilizando una modulación SPWM, la conmutación de las llaves presenta un comportamiento menos estable en el caso del control predictivo. El establecimiento de las tensiones en la carga, luego de un cambio abrupto en sus referencias, se obtiene rápidamente, sin que se observen sobrepicos ni comportamientos oscilatorios.

La THD de la corriente de salida (i_a) para las condiciones nominales se observa en la Fig. 5.5. En comparación con los resultados correspondientes al Cap. 2 utilizando modulación SPWM, el espectro de la corriente de salida se observa más parejo y distribuido en un mayor número de frecuencias, lo cual facilita el cumplimiento de las normas de compatibilidad electromagnética. Luego del escalón en las referencias de tensión, la THD correspondiente a la corriente de salida se incrementa de 0.95 % a 1.12 %.

En el instante de tiempo $t = 0.28s$ se introduce un escalón en la referencia de corriente de entrada de forma tal que el sistema termine funcionando con el mismo índice m utilizado en el arranque (debido a la menor referencia de salida y a la menor corriente de entrada). Los resultados se observan en la Fig. 5.6. Puede observarse que en este caso el controlador modifica suavemente

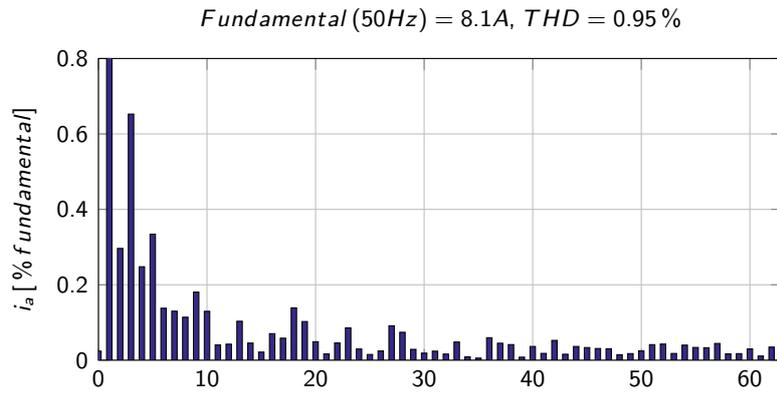


FIGURA 5.5: Simulación - CSI, Control Predictivo. THD i_a

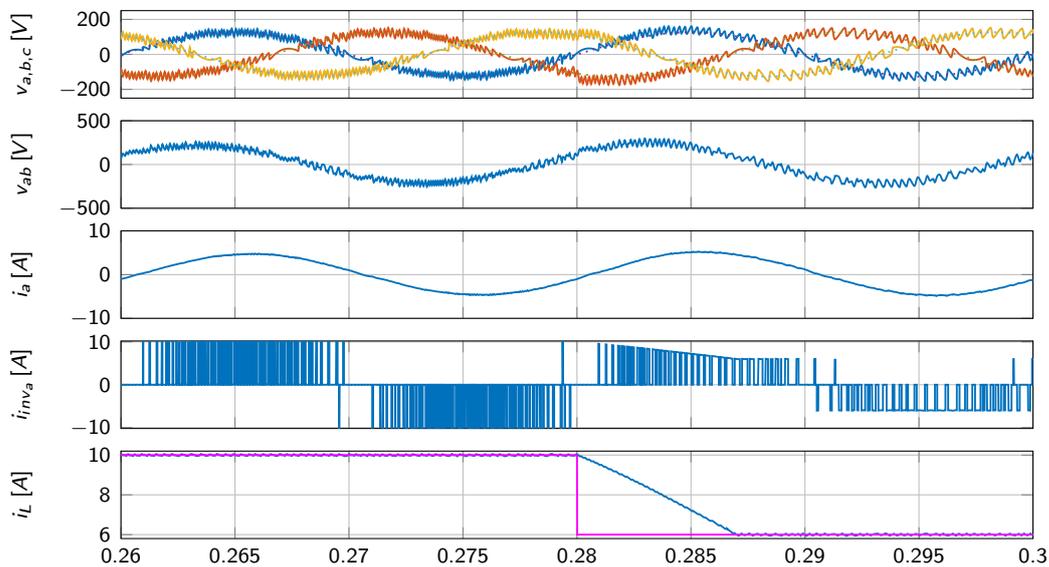


FIGURA 5.6: Simulación - CSI, Control Predictivo. Escalón en la referencia de corriente

la corriente de entrada del convertidor sin variar las tensiones de fase. La pendiente de cambio de la corriente i_L se encuentra dominada por la dinámica interna del sistema, en este caso por las inductancias L_{dc} , junto con el factor de peso seleccionado para el seguimiento de las corrientes internas (λ_{buck}).

MCSI simétrico de 7 niveles

Se realizan las mismas simulaciones utilizando un convertidor simétrico de 7 niveles con fuente de corriente real. En la Fig. 5.7, se observa la respuesta del MCSI simétrico ante un escalón en su referencia de tensión. En comparación con la Fig. 3.17, realizada bajo las mismas condiciones con modulación SPWM, se observa que las condiciones estacionarias luego de un cambio en las referencias de tensión se obtienen prácticamente instantáneamente, sin observarse transitorios oscilatorios ni sobrepicos en las formas de onda. En comparación con una modulación SPWM, el control predictivo basado en modelo responde más rápido y elimina completamente las oscilaciones en las formas de onda de salida. Al reducir las referencias de tensión, el convertidor utiliza menos

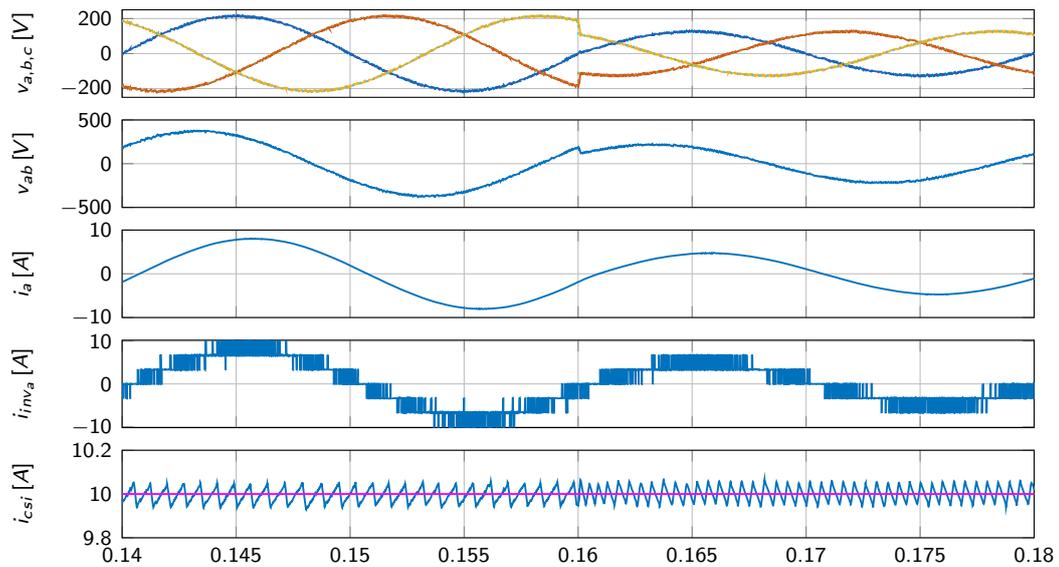


FIGURA 5.7: Simulación - MCSI simétrico, Control Predictivo. Escalón en las referencias de tensión

niveles que los disponibles ya que el valor configurado para la corriente interna no permite otra solución. Se observa además un leve incremento en el ripple de la corriente (i_L) junto con una disminución en la frecuencia de conmutación, respecto de la modulación tradicional, sin afectar significativamente las formas de onda de salida.

La respuesta ante un escalón en la referencia de corriente de entrada del convertidor se observa la Fig. 5.8. En este caso, la tasa de variación de la corriente i_L es menor que para el caso de un

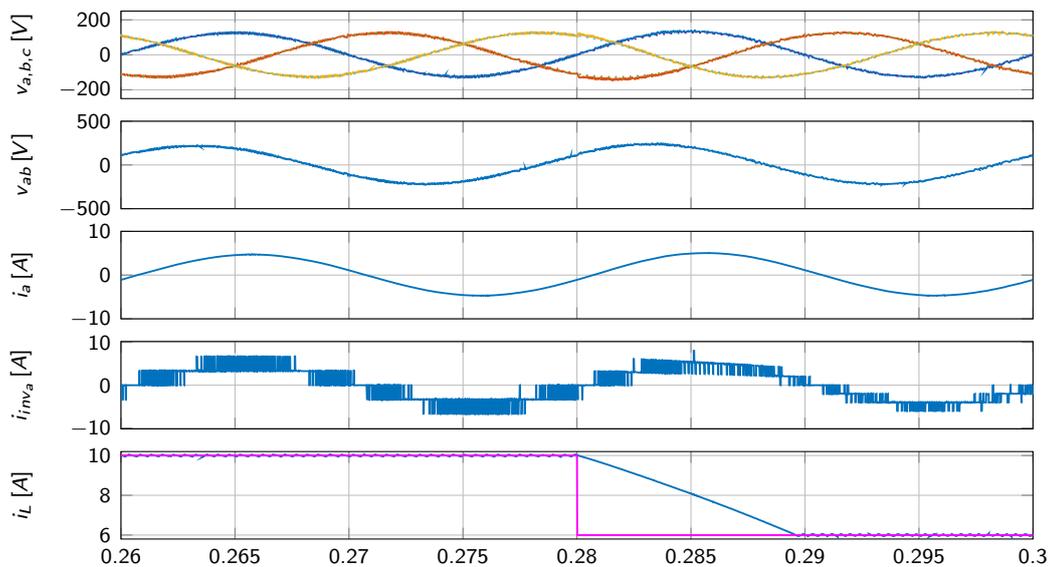


FIGURA 5.8: Simulación - MCSI simétrico, Control Predictivo. Escalón en la referencia de corriente

convertidor CSI ya que la misma se encuentra influenciada tanto por las inductancias L_{dc} como por las inductancias divisoras (L) en conjunto con su correspondiente factor de peso.

En la Fig. 5.9 se muestra la THD de la corriente i_a para las condiciones nominales. Puede observarse que las formas de onda de salida poseen una THD inferior que en el caso correspondiente al CSI de forma análoga a los resultados obtenidos anteriormente para una modulación SPWM, ya que a mayor cantidad de niveles, menor es la THD en las formas de onda de salida.

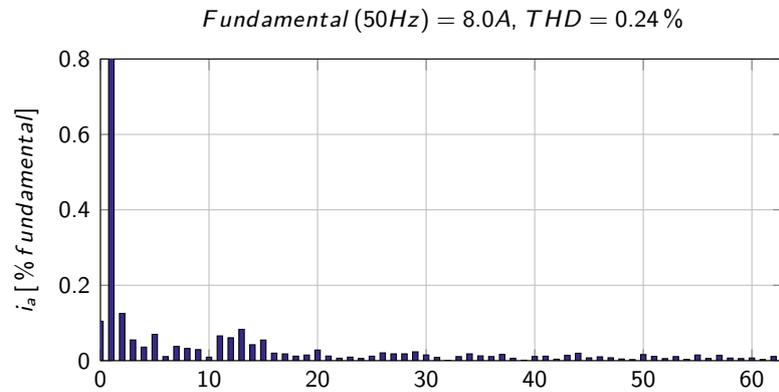


FIGURA 5.9: Simulación - MCSI simétrico, Control Predictivo. THD i_a

MCSI asimétrico de 7 niveles

Nuevamente, se realizan las mismas simulaciones utilizando un convertidor multinivel asimétrico de 7 niveles con fuente de corriente real. Los resultados obtenidos en el dominio del tiempo se observan en las Figs. 5.10 y 5.11, en las que se observa la respuesta del sistema luego de una escalón en las referencias de tensión y en las de corriente respectivamente.

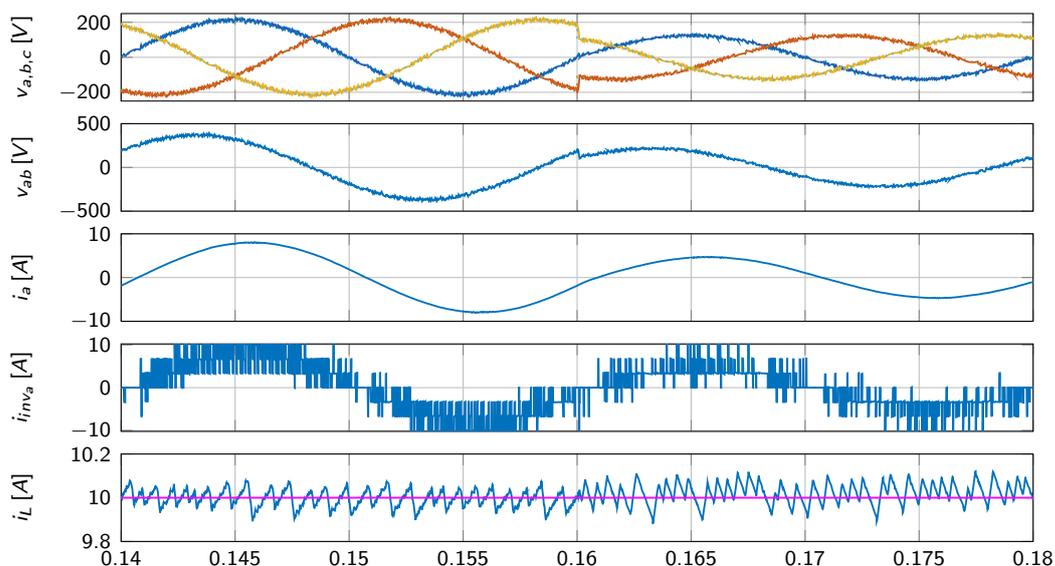


FIGURA 5.10: Simulación - MCSI asimétrico, Control Predictivo. Escalón en las referencias de tensión

Al igual que en los casos anteriores, los resultados de simulación muestran similitudes con los obtenidos anteriormente para el mismo convertidor utilizando modulación SPWM en la Fig.

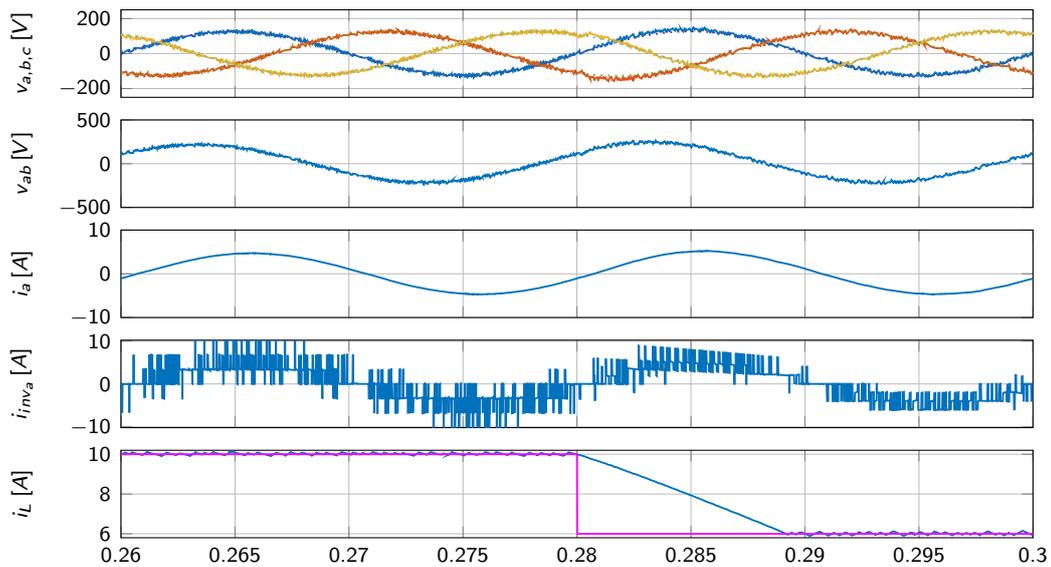


FIGURA 5.11: Simulación - MCSI asimétrico, Control Predictivo. Escalón en la referencia de corriente

3.18. Frente a un cambio abrupto en las referencias de tensión el controlador responde correcta y rápidamente, sin oscilaciones ni sobrepicos, a diferencia del caso con modulación SPWM. Sin embargo, un cambio abrupto en la referencia interna de corriente de entrada se establece lentamente ya que la dinámica interna del convertidor no permite un cambio abrupto de la misma. No obstante, las formas de salida siguen sus respectivas referencias sin alteraciones aún durante este transitorio.

La THD de la corriente de salida (i_a) se muestra en la Fig. 5.12. La THD obtenida es superior

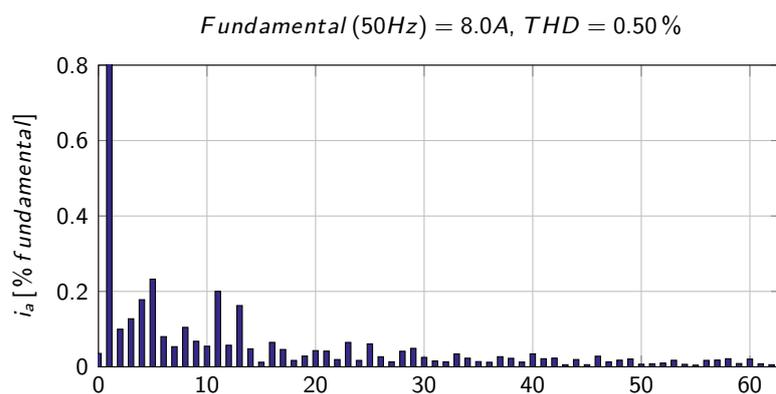


FIGURA 5.12: Simulación - MCSI asimétrico, Control Predictivo. THD i_a

a la obtenida con un convertidor multinivel simétrico, en concordancia con los resultados obtenidos previamente utilizando modulación SPWM en el Cap. 3. Por otro lado, en comparación con una modulación SPWM, la THD de salida se incrementa levemente. Sin embargo esta variación no es significativa.

5.3. Conclusiones

La técnica de FCS-MPC es apta para ser utilizada en el control de convertidores fuente de corriente, incluyendo el control de su fuente de corriente asociada, utilizando tanto MCSIs simétricos como asimétricos o un CSI.

Permiten el control de las características de salida del convertidor ya sean corrientes o tensiones de una forma eficaz y segura debido a la posibilidad de incluir en el mismo controlador restricciones de funcionamiento del convertidor y/o la carga.

La respuesta de los convertidores fuente de corriente ante cambios abruptos en las referencias de salida se obtiene rápidamente con tiempos de establecimiento reducidos, sin observarse comportamientos oscilatorios ni sobrepicos en las formas de onda.

Esta técnica permite el control de las corrientes internas del convertidor en el mismo controlador, lo cual permite corregir pequeños desbalances en ellas, sin necesidad de un control específico para ello como el desarrollado anteriormente en el Cap. 4.

Sin embargo, la complejidad de cálculo de esta estrategia de control es elevada y es necesario contar con las mediciones o estimaciones de prácticamente todas las variables internas del convertidor y de la carga, lo cual es una desventaja de este método.

Por otro lado, para todos los convertidores analizados, las THD de la corriente de salida se incrementan respecto de los análisis efectuados mediante el uso de la modulación SPWM. Sin embargo, estas variaciones no son significativas y los beneficios que acarrea el uso del control FCS-MPC son significativos frente a esta desventaja ya que es posible prescindir de un controlador para la fuente de corriente y de un mecanismo de balance para las corrientes internas en los casos que es necesario.

Capítulo 6

Sincronización con la Red Eléctrica

Para realizar la conexión de un convertidor electrónico de potencia a la red eléctrica es necesario conocer la frecuencia y la fase de las tensiones de red para poder controlar las formas de onda de salida del convertidor e intercambiar energía con la red en forma controlada y segura.

De los diversos algoritmos específicos para esta aplicación, el más sencillo es el denominado PLL de marco de referencia sincrónico (SRF-PLL). Si bien es simple, no es capaz de rechazar perturbaciones como distorsión armónica o desbalances, presentes en las tensiones de la red eléctrica. Por otro lado, la mayoría de los algoritmos que se encuentran disponibles en la literatura se expresan en tiempo continuo y es necesario adaptarlos para implementarlos en un sistema digital real. Dado que la velocidad y la precisión de los métodos de sincronización impactan directamente en el desempeño de los convertidores, los mismos se deben diseñar y verificar teniendo en cuenta todas las condiciones de funcionamiento posibles.

En este capítulo se presenta la implementación de un método de sincronización con la red eléctrica basado en el algoritmo denominado *Double Second Order Generalized Integrator PLL* (DSOGI-PLL), realizado en tiempo discreto y utilizando aritmética de punto fijo. Además, se analiza y simula el algoritmo digital propuesto, detallando el diagrama en bloques del método y la arquitectura implementada en la FPGA. La herramienta de diseño e implementación rápida de prototipos utilizada permite la implementación del algoritmo en la FPGA sin necesidad de usar un lenguaje descriptivo de hardware (HDL). Utilizar una FPGA, en lugar de los tradicionales microcontroladores o DSP, permite realizar los algoritmos de sincronización a alta velocidad, sin perturbar el cálculo del control, comunicaciones, sistemas de seguridad u otros, gracias a la inherente posibilidad de realizar tareas en forma simultánea de esta tecnología.

6.1. Algoritmo de sincronización DSOGI-PLL

En la Fig. 6.1 se muestra la estructura básica del algoritmo. El análisis del algoritmo se realiza separándolo en dos bloques: uno que realiza un pre-filtrado de las señales de entrada denominado *Double Second Order Generalized Integrator based on Quadrature Signal Generator* DSOGI-QSG y otro denominado SRF-PLL [52, 50].

En primer lugar, las tensiones de las tres fases son transformadas en un sistema de referencia estacionario utilizando la transformada $\alpha\beta$. La señal en $\alpha\beta$ se procesa por el filtro DSOGI para mejorar el desempeño del SRF-PLL frente a desbalances en las tensiones de red y/o en presencia

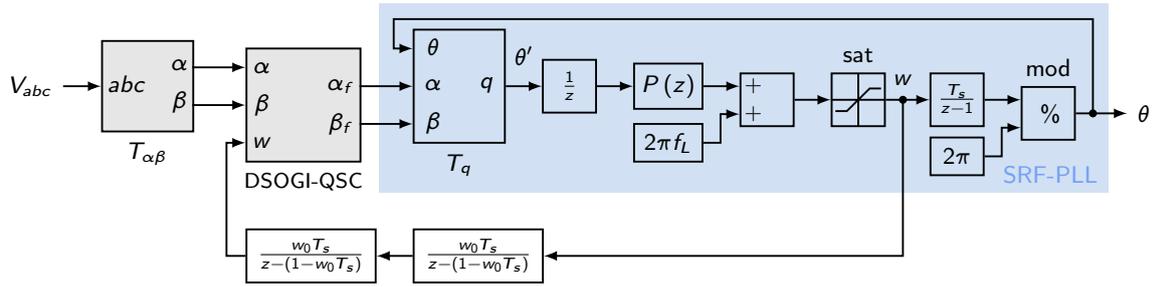


FIGURA 6.1: Diagrama en bloques del algoritmo DSOGI-PLL

de alta distorsión armónica [53]. En la Fig. 6.2 se presenta el diagrama en bloques del filtro DSOGI, cuyo principal objetivo es obtener una señal filtrada de la secuencia positiva mediante el uso de dos filtros *Second Order Generalized Integrator* (SOGI). Cada uno de estos filtros adaptativos

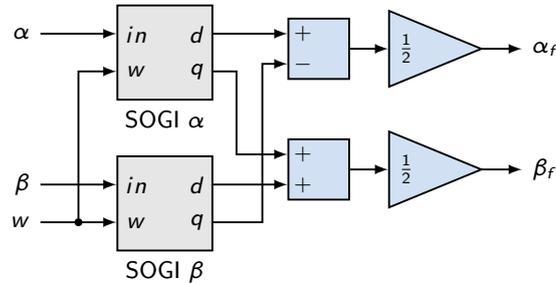


FIGURA 6.2: Diagrama del bloque DSOGI

funciona en forma resonante, sintonizados a la frecuencia de línea. La frecuencia de línea se obtiene del bloque SRF-PLL y es filtrada por razones de estabilidad del lazo de realimentación. Las transferencias para cada una de las salidas del filtro SOGI son,

$$H_d(s) = \frac{d}{in} = \frac{k w s}{s^2 + k w s + w^2} \quad H_q(s) = \frac{q}{in} = \frac{k w^2}{s^2 + k w s + w^2} \quad (6.1)$$

La salida $H_d(s)$ corresponde a un filtro pasabandas y $H_q(s)$ a un pasabajos. Si la entrada (in) es sinusoidal y la frecuencia angular (w) es la correcta, ambas salidas, d y q , estarán en cuadratura con fase 0° y -90° respectivamente.

Las señales de salida del bloque DSOGI (α_f y β_f), las cuales son entradas del bloque SRF-PLL, se obtienen del promedio en cuadratura de las señales previamente filtradas por los filtros SOGI.

El retardo y la saturación que se observan en la Fig. 6.1, se agregan al modelo ya que son necesarios para implementar el algoritmo en una FPGA y permiten que el modelo a simular se ajuste lo más posible a la implementación práctica. La transferencia a lazo abierto para el modelo de pequeña señal de la salida θ respecto de θ' en la Fig. 6.1 es,

$$G_{OL}(s) = \frac{\theta(s)}{\theta'(s)} = \hat{V} K_p \left(\frac{1}{s \frac{T_s}{2} + 1} \right) \frac{1}{s} \quad (6.2)$$

donde el retardo de conversión es modelado mediante un polo simple en $-\frac{2}{T_s}$, la constante \hat{V} es la

tensión pico de entrada y K_p es la constante del controlador proporcional (P), denominado $P(z)$ en la figura [98].

Tradicionalmente, el algoritmo SRF-PLL utilizado en la literatura lleva un control del tipo PI para ajustar la respuesta del sistema [52]. Sin embargo, con un simple controlador proporcional es posible obtener respuestas estables, con un tiempo de establecimiento acotado y mínimo costo computacional. Si bien la utilización de este controlador genera un error permanente a la rampa en régimen estacionario, este se puede acotar a un valor menor a 1 dígito menos significativo (LSB) de la señal de fase. Por estas razones se utiliza un controlador tipo P a fin de ajustar la respuesta del sistema a lazo cerrado.

6.2. Implementación

El sistema completo está compuesto por un bloque de adquisición y un DSOGI-PLL, implementado utilizando aritmética de punto fijo en una FPGA Zynq-7000 AP SoC XC7Z020 de Xilinx. Cuando es necesario sincronizarse con la frecuencia de línea, resulta esencial obtener una baja latencia para minimizar los errores por realimentación. Si se utilizan los filtros anti aliasing correspondientes, que introducen retardo, la única forma de minimizar la latencia es aumentando la frecuencia de muestreo. De esta forma es posible desplazar la frecuencia de corte de los filtros anti aliasing a frecuencias más elevadas y por lo tanto obtener un menor desplazamiento de fase en las frecuencias de interés.

La capacidad de procesamiento paralelo que ofrece hoy en día una FPGA, provee la posibilidad de adquirir datos y procesarlos utilizando una elevada tasa de muestreo, con bajo costo y manteniendo una gran confiabilidad.

Tanto en el diseño, como en la simulación y en la implementación, se utilizan las herramientas detalladas en la Sec. 4.2.

6.2.1. Bloque de adquisición

En la Fig. 6.3 se observa el bloque de adquisición. En este caso se utilizó una versión previa del sistema de que se detalla en el Apéndice A que mide las tres tensiones de fase de la red respecto del punto neutro. Este sistema permite frecuencias de muestreo superiores a 300kHz por canal y se

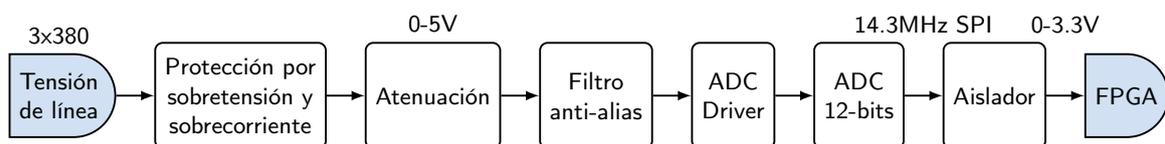


FIGURA 6.3: Diagrama esquemático del bloque de adquisición

basa en un único conversor analógico digital (ADC) integrado, de la empresa Texas Instruments, de 12 bits con interfaz serie de alta velocidad (ADC124S101).

Se obtiene protección contra sobretensiones en la línea utilizando varistores y fusibles debidamente dimensionados. La tensión de entrada se atenúa para obtener una señal en el rango de

0-5V. Esta señal es luego filtrada por un filtro pasabajos del tipo Butterworth de 3^{er} orden, con una frecuencia de corte de 7kHz, logrando un desfase de sólo 0.85° a la frecuencia de línea (f_L), en este caso, 50Hz. Una atenuación mayor a 74dB en la frecuencia de Nyquist, 147kHz, asegura la capacidad de utilizar los 12 bits disponibles del conversor ADC. El circuito integrado utilizado utiliza la topología de registro de aproximaciones sucesivas (SAR) y posee cuatro canales cuya frecuencia combinada de muestreo puede llegar hasta 1MHz. Se incorpora un driver por canal, de gran ancho de banda, cuyo objetivo es lograr cargar el capacitor de hold del ADC en un tiempo inferior a 210ns.

Se utiliza un bus SPI, el cual utiliza un reloj de 14.3MHz, como medio de comunicación entre el ADC y la FPGA, permitiendo seleccionar la frecuencia de muestreo, elegir el canal a convertir y la transferencia del dato adquirido. Debido a que todo el bloque de adquisición se alimenta de la red eléctrica sin ningún tipo de aislación, un aislador para la interfaz digital es esencial para evitar que cualquier falla en la red eléctrica se propague hacia la FPGA. De esta manera, la FPGA no se vería afectada en caso de ocurrir una falla catastrófica en el circuito de adquisición.

La simplicidad del sistema implementado provee una manera confiable de adquirir las tensiones de fase de la red eléctrica con baja latencia. La elevada frecuencia de muestreo utilizada permite medir más de 20 armónicos sin distorsión.

6.2.2. Lógica de la FPGA

En la Fig. 6.4 se observa el modelo en bloques Simulink del algoritmo implementado. Cabe destacar que se utilizan únicamente componentes del toolbox de Xilinx, ya que de esta manera se puede implementar al modelo directamente en la FPGA, sin introducir cambios adicionales.

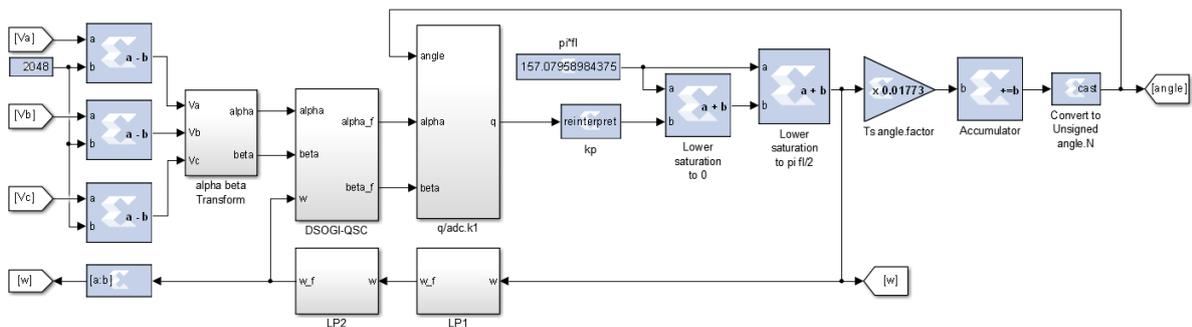


FIGURA 6.4: Implementación - Diagrama bloques del algoritmo DSOGI-PLL

La adquisición de las tensiones de las tres fases se realiza a una frecuencia de 294kHz. El código correspondiente a la adquisición de datos se realizó utilizando código de MATLAB, con tipo de datos de 12 bits no signados, ya que la herramienta utilizada genera el código HDL correspondiente en forma automática.

Dado que el conversor ADC proporciona un tipo de datos no signado, se realiza una resta para convertir estos valores a su equivalente signado, centrados en el valor 0. De esta manera +400/−400V a la entrada se convierten en los valores digitales 0x7FF/0x800 en la FPGA.

La transformada $\alpha\beta$ se utiliza implementando (2.8) operando sobre las variables adquiridas y

omitiendo la variable γ . La implementación del bloque que realiza la transformada $\alpha\beta$ se muestra en la Fig. 6.5. Para evitar la propagación de errores numéricos, la salida de la transformada está compuesta por un total de 14 bits, del tipo signado, con un bit de punto fijo. Bajo estas condiciones, la notación que corresponde al estándar que utiliza la herramienta de Xilinx es Fix_14_1.

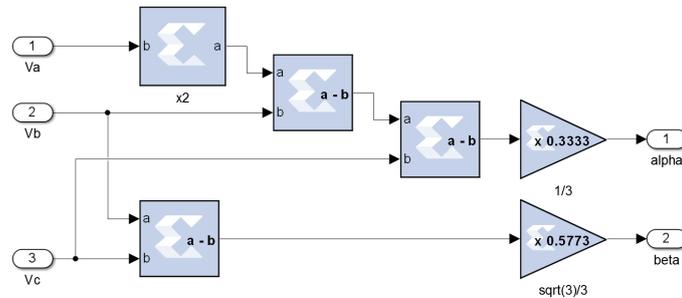


FIGURA 6.5: Implementación - Transformada $\alpha\beta$

En la Fig. 6.6 se presenta el diagrama en bloques del filtro DSOGI. Como se mencionó anteriormente, se necesitan dos filtros SOGI para realizar el algoritmo.

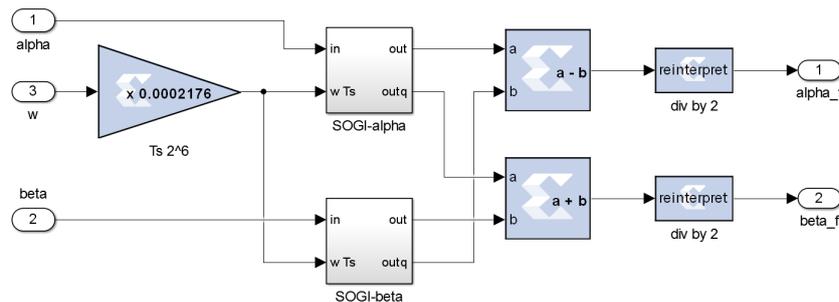


FIGURA 6.6: Implementación - Filtro DSOGI

El diagrama en bloques correspondiente a la implementación de cada uno de los filtros SOGI se muestra en la Fig. 6.7, donde la señal correspondiente a la frecuencia es multiplicada por el periodo de muestreo y desplazada 6 bits para escalar el resultado y hacer uso completo del rango dinámico. La arquitectura diseñada utiliza multiplicadores y acumuladores dedicados en la FPGA ya que su uso a través de las herramientas de Xilinx está fuertemente optimizado. De esta manera se desarrolla la aproximación de la diferencia progresiva que se encuentra en los filtros SOGI con alta resolución y bajo retardo. El truncado permite reducir el número de multiplicadores por hardware utilizados en los lugares donde no es necesario contar con una alta resolución. Los bloques que reinterpretan no tienen costo adicional de hardware ya que su única función es correr el punto fijo, es decir que sólo modifican la interpretación lógica de los datos. El tipo de datos utilizado para ambas salidas es Fix_17_4.

En la Fig. 6.8 se muestra el diagrama esquemático de la transformada Q. Las funciones matemáticas seno y coseno son implementadas mediante una LUT realizada utilizando una memoria de acceso aleatorio (RAM) de doble entrada. Para la RAM se utiliza un tamaño de palabra de 18 bits fraccionales. La constante $adc.k = 2^{12}/(2 \times 400)$ es el factor de conversión de la salida del ADC a valores de tensión y se incluye dentro de la tabla con el fin de maximizar el rango

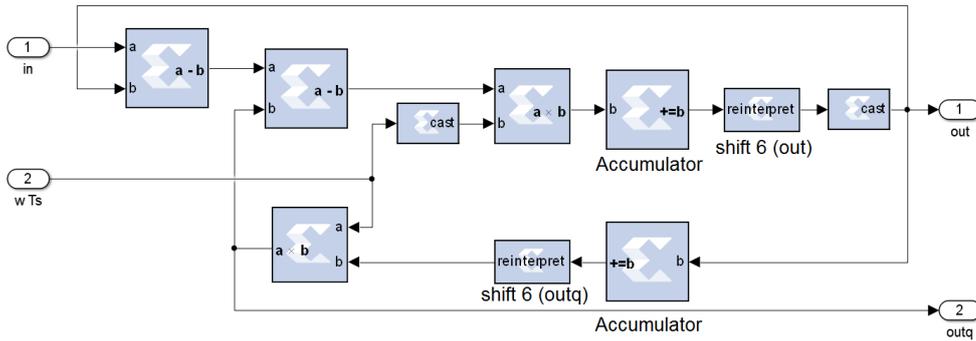


FIGURA 6.7: Implementación - Filtro SOGI

dinámico y minimizar la utilización de recursos. Debido a que la memoria RAM tiene un retardo mínimo de 1 ciclo, se agregan retardos unitarios para equalizar los otros caminos. Solo se utilizan dos multiplicadores integrados de 18x25 bits. La implementación aprovecha la simetría de cuarto de onda de las funciones seno y coseno y por lo tanto la tabla utilizada tiene una longitud de tan solo $2^{13} + 1$ palabras.

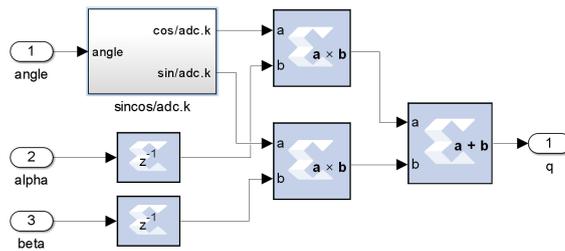


FIGURA 6.8: Implementación - Transformada Q

Se opta por una ganancia proporcional (k_p) de 64 para poder implementar la multiplicación mediante un bloque *reinterpret* del Xilinx Toolbox, el cual sólo modifica la interpretación lógica de la palabra binaria en función de la cantidad de bits fraccionarios, sin costo alguno de hardware dado que correr el punto fijo 6 bits hacia la derecha es equivalente a multiplicar por 64.

Se utilizan 22 bits no signados con diez bits fraccionarios para la frecuencia angular w , UFix_22_10. De esta forma el valor máximo de w es 2^{12} con un error de cuantización de aproximadamente 1.5×10^{-4} , suficiente para los usos estipulados. El mínimo valor de frecuencia se logra recortando a cero el primer sumador de πf_L para luego sumarle πf_L nuevamente, de esta manera el valor mínimo de w es $2\pi \frac{f_L}{2}$ y el valor máximo se encuentra definido por el tipo de datos utilizado. Además, esta configuración genera una referencia de frecuencia f_L en caso de ausencia de señales de tensión de entrada, permitiendo un funcionamiento autónomo. Luego, se realiza la integración utilizando la transformada *forward* y finalmente el ángulo se trunca a UFix_15_0 para realizar el lazo de realimentación.

El filtro pasabajos se construye utilizando dos etapas de primer orden, discretizadas con la transformada *forward*, equivalente a una única etapa de segundo orden con $\xi = 1$. Uno de los coeficientes del filtro de respuesta finita al impulso (FIR) es $w_0 T_s = 2^{-8}$ y se implementa sim-

plemente corriendo el punto 8 bits hacia la izquierda, tal como se muestra en la Fig. 6.9 para minimizar la cantidad de recursos utilizados.

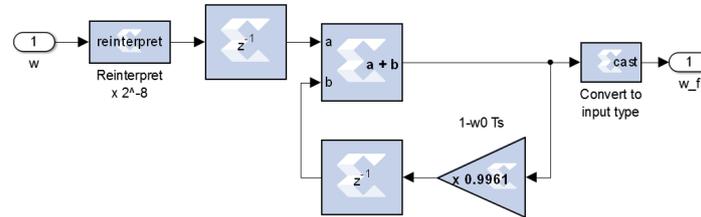


FIGURA 6.9: Implementación - Filtro pasabajos de primer orden

6.2.3. Banco de pruebas

Para validar el sistema es necesario generar tensiones representativas de la red eléctrica y también generar distorsiones en las tensiones, superiores a las que puedan existir en la red. Por tal motivo, se utilizan dos fuentes diferentes, las cuales se observan en la Fig. 6.10. Estas fuentes se

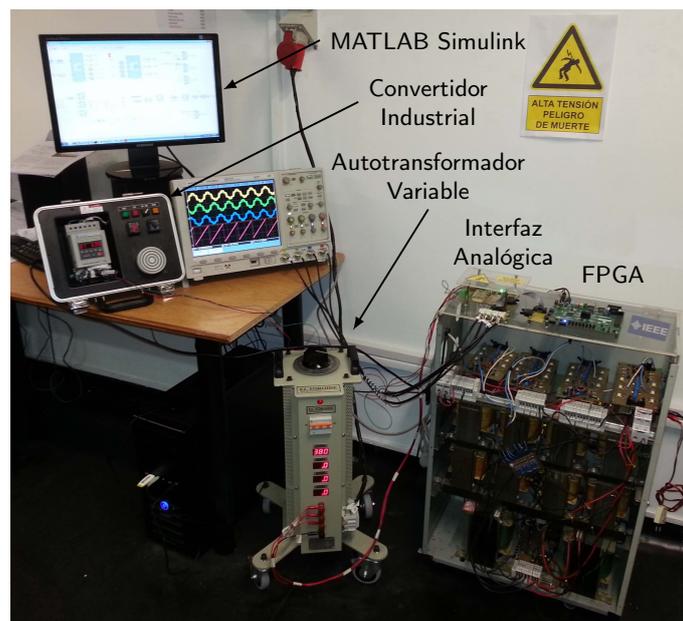


FIGURA 6.10: Imagen del sistema bajo prueba

realizan de la siguiente forma:

- conectando directamente a la red con un autotransformador variable: de esta forma es posible modificar la amplitud de las tensiones de entrada, operando sobre la red eléctrica existente, con moderado contenido armónico, y
- utilizando un convertidor trifásico de Rockwell Automation: con el fin de generar las tensiones de entrada a diferentes frecuencias, con un contenido armónico elevado y ruido de alta frecuencia debido a las conmutaciones inherentes del convertidor.

En ambos casos se utiliza el conversor digital analógico (DAC) que se detalla en el Apéndice A, con fondo de escala de 2.5V y resolución de 12 bits, para monitorear en tiempo real en un osciloscopio las señales internas de la FPGA.

6.3. Resultados

Para verificar el correcto funcionamiento del sistema se realizaron varios experimentos utilizando el banco de pruebas detallado. En los experimentos se evalúa la respuesta del sistema frente a diversas condiciones de distorsión armónica, falla en una o varias fases de la red y también el funcionamiento del algoritmo de sincronización a una frecuencia diferente de la predeterminada.

6.3.1. Escalón de fase y frecuencia

Para ensayar el comportamiento del sistema en un amplio rango de frecuencias y con alta distorsión se generan 60Hz mediante el convertidor de Rockwell Automation, utilizando las salidas del convertidor como fuente de tensión de frecuencia y amplitud variable. Los resultados se observan en la Fig. 6.11. En el trazo superior se muestra la tensión en la fase a (v_{an}), adquirida por la FPGA mientras que el trazo del medio corresponde a la señal sin filtrar, medida utilizando una punta aislada de tensión con ancho de banda suficiente. El trazo inferior representa el ángulo θ generado por el algoritmo. Puede observarse que la distorsión presente en v_{an} posee un ancho de banda superior a la del filtro anti aliasing utilizado en el circuito de adquisición, por lo que el algoritmo deberá ser capaz de rechazar la distorsión restante. La señal θ permanece prácticamente sin variaciones, siguiendo al armónico fundamental de la entrada, a pesar de la alta distorsión presente en la tensión de línea.



FIGURA 6.11: Comportamiento robusto frente a alta distorsión

6.3.2. Desbalance importante, ausencia de señal en una fase

La Fig. 6.12 muestra la respuesta del algoritmo a la condición de falla en una sola fase, en presencia de fuerte distorsión armónica. Esta condición es simulada forzando al valor cero al canal del ADC correspondiente. En este caso, las señales de entrada al sistema son generadas también utilizando el convertidor industrial configurado a 60Hz. No se observan diferencias significativas

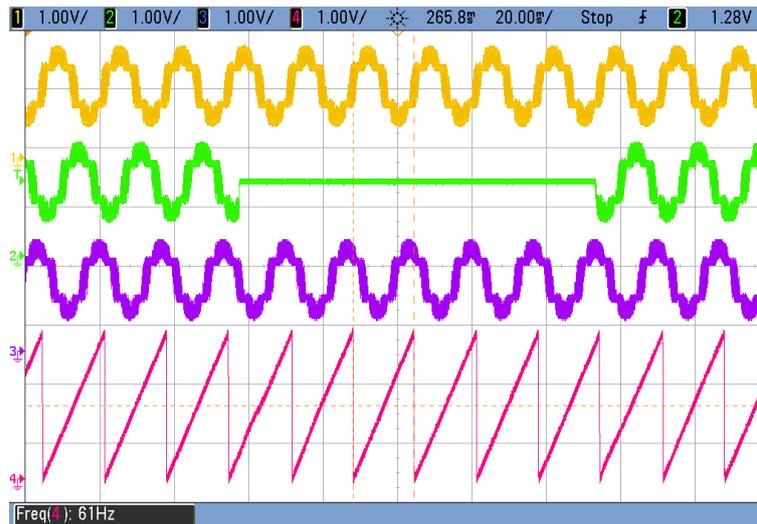


FIGURA 6.12: Respuesta a hueco de tensión en una fase

en la señal de fase durante este evento de falla.

6.3.3. Funcionamiento autónomo, sin alimentación

La respuesta del sistema frente a una falla de desconexión en sus tres fases se verifica experimentalmente desconectando la entrada del sistema de adquisición. Los resultados de simulación se observan en la Fig. 6.13, donde el trazo superior corresponde a la tensión de entrada, v_{an} y v_{bn} .

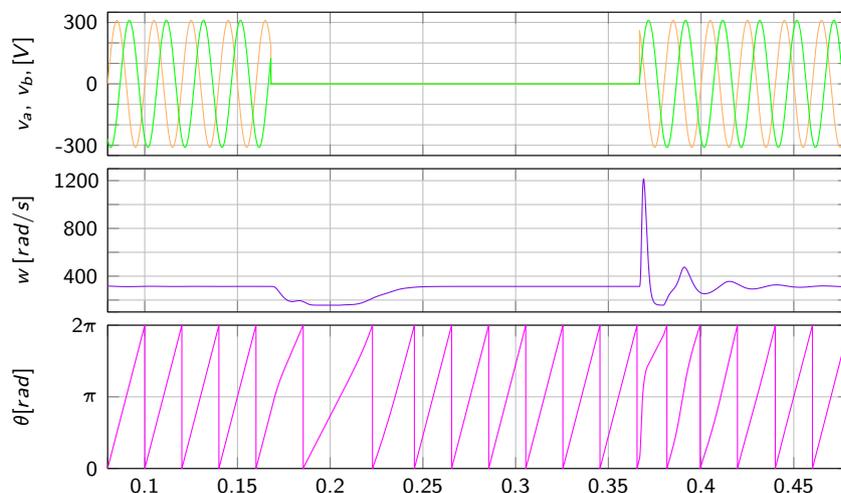


FIGURA 6.13: Simulación - Hueco de tensión en tres fases

el medio a la frecuencia angular w y el inferior al ángulo θ .

Como la frecuencia de referencia interna del algoritmo se configuró en $f_L = 50\text{Hz}$, ante ausencia de las señales de entrada el sistema, luego de un periodo de establecimiento, continúa generando una referencia de igual frecuencia. De esta forma, un convertidor electrónico que utilice este algoritmo como referencia podrá alimentar una carga cuando se detecte un hueco de tensión en la línea.

Al reestablecerse la tensión de entrada, el algoritmo vuelve a estimar correctamente la fase con un tiempo de establecimiento inferior a dos ciclos.

Las mismas condiciones se reproducen en el sistema experimental y se obtienen los resultados que se observan en la Fig. 6.14.

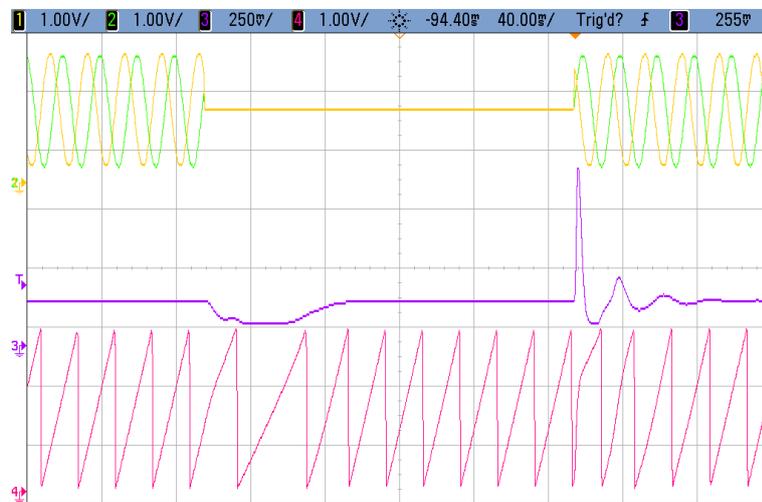


FIGURA 6.14: Medición - Hueco de tensión en tres fases

Se observa una alta correlación entre los resultados de simulación y los experimentales.

6.3.4. Arranque luego de un hueco de tensión a diferente frecuencia

Los resultados de simulación correspondientes a este caso se observan en la parte superior de la Fig. 6.15 y los resultados experimentales en la inferior. En ambos casos, el trazo superior corresponde a la tensión de entrada, v_{an} y v_{bn} , el medio a la frecuencia angular w y el inferior al ángulo θ .

Al comienzo de este experimento, el sistema se encuentra generando 50Hz de forma autónoma debido a la ausencia total de las señales de entrada, posteriormente se conecta una alimentación de frecuencia superior a la nominal, 60Hz , en la entrada. Luego de un tiempo de establecimiento de aproximadamente tres ciclos, la frecuencia se estabiliza y el correspondiente ángulo se genera con mínimo error.

También se observa una excelente correlación entre los resultados de simulación y los experimentales.

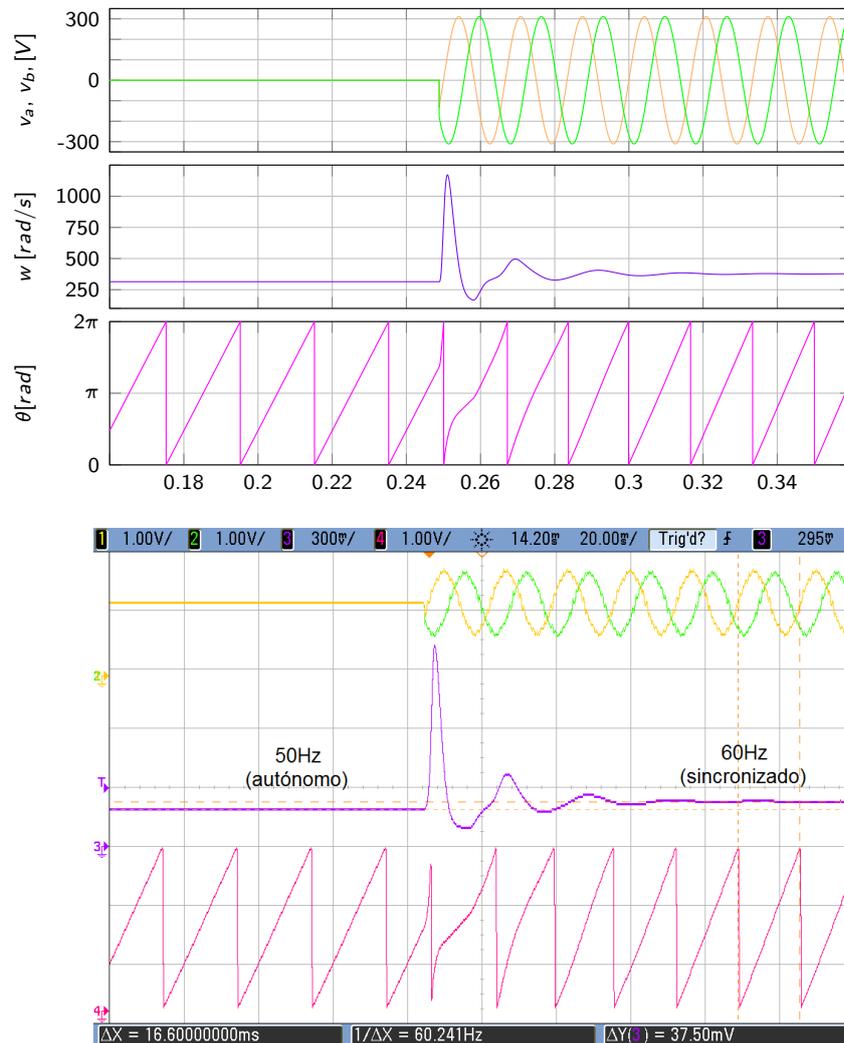


FIGURA 6.15: Sincronización a 60Hz, luego de funcionar en forma autónoma a 50Hz, arriba: simulación, abajo: medición

6.4. Conclusiones

En este capítulo se presentó una eficiente implementación del tradicional algoritmo DSOGI-PLL, utilizando aritmética de punto fijo en una FPGA. Se detalló el proceso necesario para la implementación de los algoritmos en un sistema discreto real, partiendo del algoritmo teórico en espacio continuo. Tanto los resultados de simulación como los experimentales muestran un correcto desempeño, con reducidos tiempos de respuesta, mínimo error en estado estacionario y bajo ruido.

El sistema presentado permite retardos de cálculo extremadamente bajos, inferiores a $200ns$, aún utilizando una FPGA de bajo costo, por lo que la respuesta dinámica está limitada únicamente por la velocidad del conversor ADC, $294kSps$ en este caso. Para la implementación del algoritmo se utilizaron 414 Flip-Flop (FF), 1452 LUT, 4 BRAM y 8 multiplicadores, los cuales combinados representan menos del 3% de los recursos disponibles en la FPGA utilizada.

El algoritmo de sincronización analizado puede ser utilizado con cualquier topología de con-

vertidores, en diversas aplicaciones, ya sea en la interconexión de fuentes basadas en energías alternativas a la red eléctrica, en filtros activos, en compensación de armónicos y en compensación del factor de potencia, entre otras aplicaciones.

Capítulo 7

Interfaz con una Celda de Combustible

En los últimos años, mayor cantidad y variedad de fuentes de energías renovables fueron y están siendo incorporadas a la matriz eléctrica. Las características de generación propias de las fuentes de energías renovables requieren el uso de convertidores electrónicos para realizar la interfaz con la red eléctrica, exigiendo cada vez mejores y mayores prestaciones a los convertidores.

Una fuente de energía renovable viable para la generación eléctrica es el hidrógeno. El hidrógeno en estado natural es un gas no contaminante para el medio ambiente y además los desechos resultantes de las reacciones que permiten generar energía eléctrica basados en hidrógeno, utilizando celdas de combustible, son principalmente agua y calor, inocuos para el medio ambiente. Este tipo de tecnologías puede utilizarse tanto para generación eléctrica como para almacenamiento, ya que el proceso inverso, generar hidrógeno a partir de una fuente de energía también es posible, y eficiente si se genera directamente a altas presiones.

Como en la mayoría de las formas de generación de energía a partir de fuentes renovables, al utilizar celdas de combustible basadas en hidrógeno, es necesario trabajar en el punto de generación de máxima potencia a fin de maximizar la eficiencia de todo el sistema. El punto de máxima potencia en una celda de combustible basada en hidrógeno depende fundamentalmente de la temperatura y de la presión del gas dentro de la celda, ambas afectadas por cuestiones externas al sistema eléctrico. Por lo tanto, un convertidor electrónico deberá proporcionar un método para controlar tanto la corriente extraída de la celda de combustible como la tensión de trabajo, a fin de mantener a la celda funcionando en el punto de máxima potencia.

En este capítulo, se detalla un método de conexión entre una celda de combustible basada en hidrógeno y la red eléctrica, utilizando una única etapa que se implementa mediante un MCSI. Utilizar un MCSI permite prescindir de una etapa elevadora de tensión adicional dado que los convertidores fuente de corriente requieren una menor tensión de entrada que los convertidores de tensión. La sincronización del convertidor con la red eléctrica se realiza utilizando el DSOGI-PLL detallado en el Cap. 6. Tanto el control de la corriente inyectada a la red eléctrica como el seguimiento del punto de máxima potencia (MPPT) se obtienen controlando únicamente las referencias del convertidor. Esta solución de una única etapa reduce la complejidad y las pérdidas del sistema, aumentando su eficiencia y confiabilidad. Además, el método propuesto permite la compensación de armónicos y/o del factor de potencia en el punto de conexión del convertidor.

7.1. Descripción del sistema

Un convertidor MCSI se utiliza para inyectar la energía que provee una celda de combustible de intercambio de protones iónicos (PEM) a una red eléctrica trifásica de $3 \times 190V_{LL}$. En la Fig. 7.1 se muestra el diagrama en bloques del sistema.

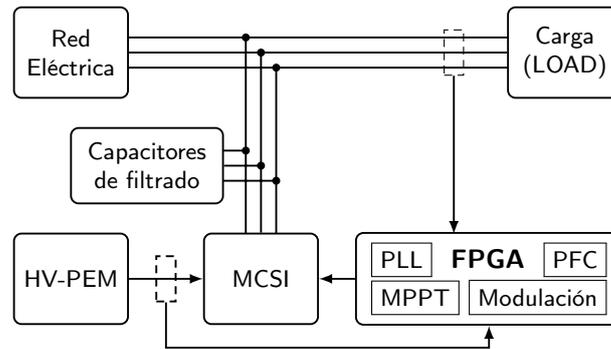


FIGURA 7.1: Diagrama en bloques del sistema

Bajo estas condiciones, utilizar un MCSI provee tres ventajas que resultan fundamentales:

- requiere de inductores de acoplamiento con la red eléctrica de baja inductancia, en determinados casos puede ser conectado directamente a la red eléctrica sin utilizar inductores de acoplamiento, considerando a la impedancia de línea como inductor de acoplamiento,
- permite que la corriente de salida de la celda de combustible sea prácticamente constante, ya que este tipo de convertidores MCSI incluyen un inductor de gran valor conectado en serie con la alimentación de DC y por lo tanto la corriente de entrada al mismo posee un ripple bajo, y
- requiere una celda de combustible de menor tensión en comparación con la requerida por un convertidor de tensión.

A la salida del convertidor se coloca un pequeño banco de capacitores trifásicos, denominados capacitores de filtrado, para suavizar las corrientes de conmutación y además, eliminar posibles sobretensiones debido a las inductancias parásitas en los caminos de la corriente [18].

Los algoritmos de control y modulación del MCSI se implementan en una FPGA como así también los sistemas de adquisición y procesamiento de datos. Un controlador simple basado en la transformada de Park, también denominada transformada $dq0$, controla la corriente de salida del MCSI y es suficiente para compensar tanto el factor de potencia como los armónicos producidos por la carga en la red eléctrica [89]. Un controlador MPPT selecciona el valor de trabajo de la potencia activa. En caso de ser requerido, un controlador externo puede disminuir la potencia entregada a la red eléctrica a un nivel adecuado.

En la Fig. 7.2 se muestra un diagrama esquemático simplificado del sistema. Este sistema está basado en el convertidor de la Fig 3.14, en el cual permanentemente $s_b = 1$ y por lo tanto, se eliminan los semiconductores redundantes bajo estas condiciones. El convertidor está conectado a

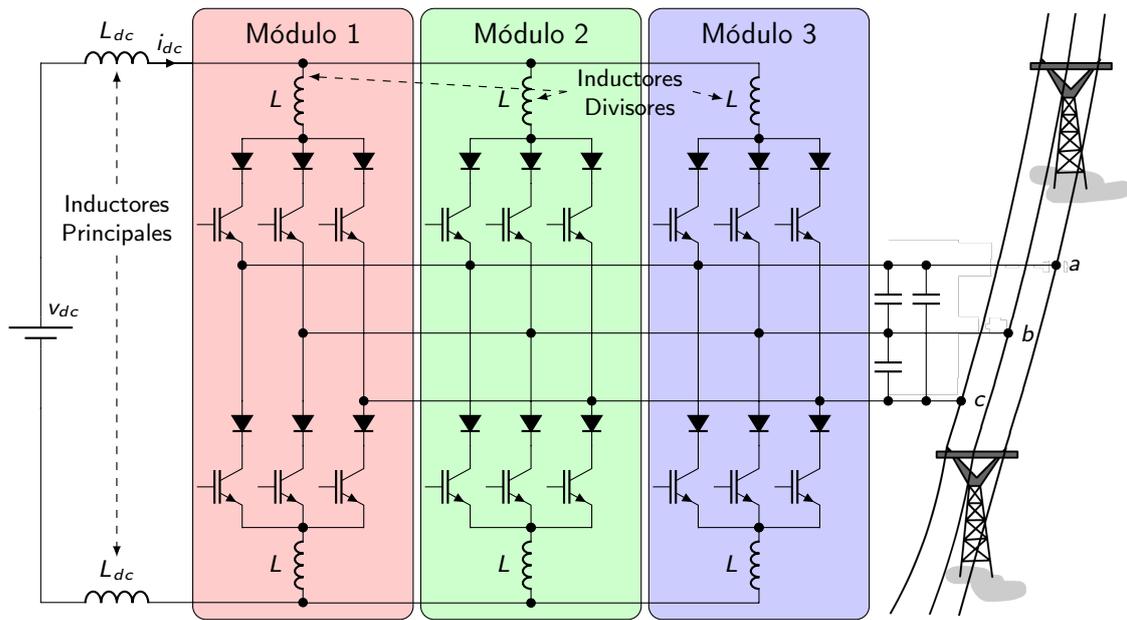


FIGURA 7.2: Diagrama esquemático del MCSI

la carga de la Fig 2.12 donde las inductancias L_f y sus resistencia de pérdida r_f corresponden a la impedancia de línea de la red eléctrica en el punto de conexión. La modulación del convertidor se realiza utilizando la técnica PSC-SPWM [18, 67], detallada anteriormente en el Cap. 3.

La tensión mínima que requiere el MCSI para poder inyectar corriente a la red eléctrica se obtiene igualando las potencias de entrada y salida del convertidor en condiciones ideales y resulta,

$$v_{dc_{min}} = \frac{3\sqrt{3}}{2\sqrt{2}} m_a V_{fase} \cos(\theta) \quad (7.1)$$

donde V_{fase} es la tensión de fase en valores RMS, m_a es el índice de modulación del convertidor en el rango $[0 : 1]$ y θ es la diferencia de fase entre la tensión de la red y la corriente inyectada por el convertidor. Por lo tanto, la tensión de la celda de combustible (v_{dc}) debe ser superior a $v_{dc_{min}}$ a fin de poder entregar energía a la red eléctrica.

7.1.1. Celda de combustible

Una celda de combustible es un dispositivo electromecánico que convierte energía química en eléctrica por medio de una reacción química en un electrolito, generando agua y calor como residuos [37]. En el sistema propuesto se utiliza una celda de combustible PEM dado que se encuentran disponibles comercialmente. Existen en el mercado diversos fabricantes y varios modelos disponibles de celdas PEM, desde algunos muy simples capaces de entregar potencias muy bajas hasta sistemas de grandes potencias.

El sistema fue diseñado para una celda PEM de alta tensión con las características de tensión y potencia vs. corriente que se muestran en la Fig. 7.3. En la figura, se observan tres zonas bien diferenciadas: la zona de activación, la zona de comportamiento óhmico y la de decaimiento. La máxima eficiencia de la celda se obtiene operando en la zona de comportamiento óhmico, en

la cual también se encuentra el punto de máxima potencia [99]. La característica de tensión en función de la corriente para esta celda en particular presenta un único punto de máxima potencia y corresponde a la potencia nominal de la celda. La potencia nominal de la celda analizada es de 1kW y el punto de operación nominal corresponde a 180V, 5.55A. La eficiencia máxima de la celda es de 40 %.

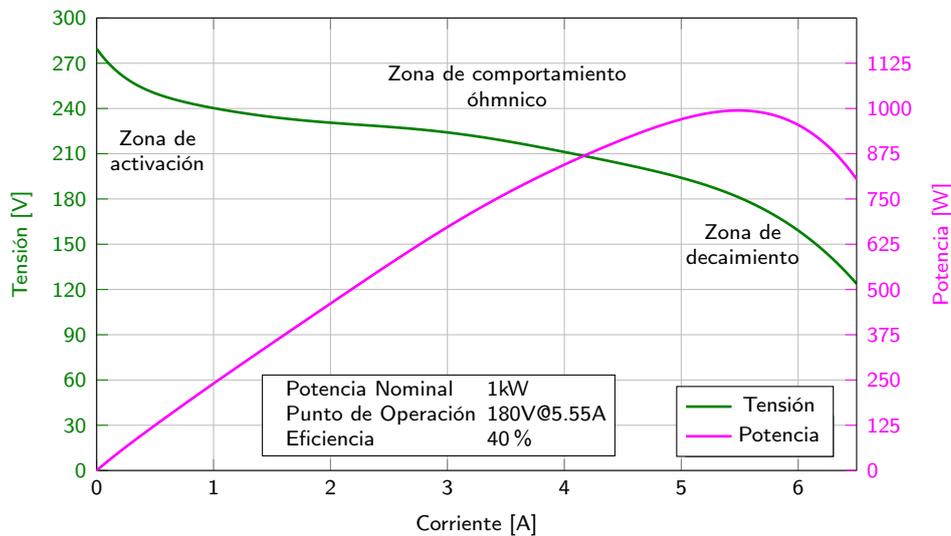


FIGURA 7.3: Especificaciones de tensión y corriente de la celda de combustible

Varios modelos dinámicos de celdas PEM fueron propuestos en la literatura [100, 101], dado que este capítulo se centra en la integración de una celda de combustible con la red eléctrica y no en la evolución de los parámetros internos de la misma, se utiliza un modelo simple con las características V-I de la celda y una dinámica de primer orden. De esta forma es posible reducir drásticamente los tiempos requeridos para realizar las simulaciones, sin afectar el comportamiento general del modelo ni su precisión. Para seleccionar un punto de operación deseado es necesario utilizar un convertidor de potencia que contemple las características no lineales que relacionan la tensión y la corriente que la celda puede entregar.

7.1.2. Control

El sistema de control debe cumplir cinco diferentes funciones, las cuales deben estar coordinadas entre ellas,

- seleccionar la corriente que entrega la celda de combustible a fin de posicionarse en el punto de máxima potencia de la celda (algoritmo MPPT),
- sincronizar al MCSI con la red eléctrica,
- generar las señales de referencia utilizadas por la modulación del convertidor (i_{ref}),
- ajustar la potencia activa entregada a la red, y

- compensar la potencia reactiva y el contenido armónico presentes en el punto de conexión a la red eléctrica.

El esquema de modulación del MCSI, el control de compensación de factor de potencia y contenido armónico, el DSOGI-PLL y el MPPT se implementan en una FPGA de Xilinx. Para el diseño, la simulación y la implementación en la FPGA se utilizan las mismas herramientas detalladas anteriormente en la Sec. 4.2.

El diagrama esquemático de la estructura de control propuesta se observa en la Fig. 7.4. A fin de obtener la referencia de ángulo θ , a través del algoritmo PLL, primero la tensión de la red se transforma desde el espacio abc al $\alpha\beta 0$ utilizando la transformada de Clarke.

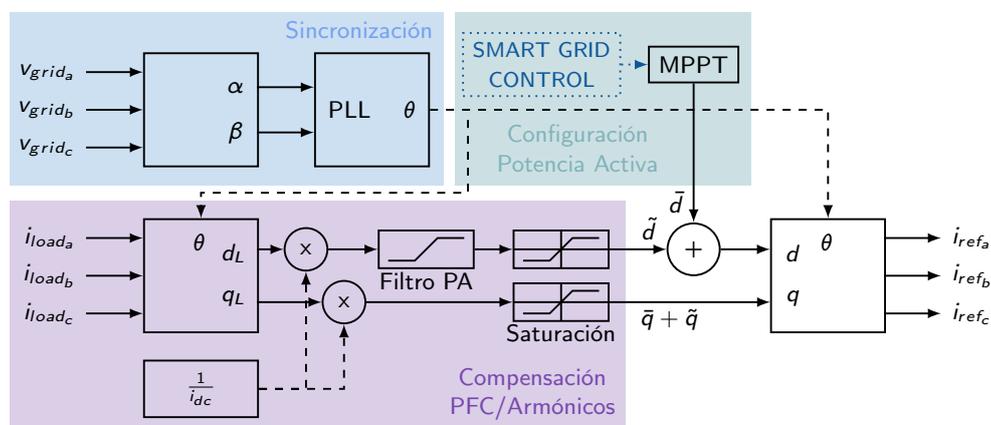


FIGURA 7.4: Esquema de Control.

El PLL está basado en la versión implementada en punto fijo del DSOGI-PLL detallada en el Cap. 6, ya que esta implementación es una buena alternativa que posee bajo tiempo de enganche, mínimo error en estado estacionario, alta inmunidad al ruido y utiliza pocos recursos de la FPGA [89]. Para realizar la transformación desde el marco referencia abc al marco de referencia $dq0$ y viceversa, se necesita de la referencia de fase θ . La corriente medida sobre la carga (i_{load}) se transforma al marco de referencia $dq0$ y se normaliza al valor unitario dividiendo el resultado de la transformación de Park por la corriente media en los inductores principales del MCSI. Esto permite que el algoritmo de modulación trabaje en una escala fija, en el rango $[0 : 1]$, resguardando recursos de la FPGA y maximizando la velocidad de cálculo. Las componentes transformadas al espacio $dq0$ de las corrientes de carga son, d_L , correspondiente a la parte activa de la corriente y q_L , correspondiente a la parte reactiva. Por lo tanto d_L y q_L son, en cierta forma, proporcionales a la potencia activa y reactiva respectivamente.

La componente de DC de la corriente d_L no es necesaria para la modulación del MCSI y se elimina utilizando un filtro pasaaltos. El valor medio de la referencia de corriente d (\bar{d}) se determina por el algoritmo MPPT o en su defecto por un controlador externo a la *smart grid*, a fin de controlar y/o limitar la potencia activa que se entrega a la red eléctrica. Las señales de corrientes se limitan al valor máximo que puede entregar el MCSI para impedir que el convertidor opere en la zona de sobremodulación durante transitorios abruptos. Esta saturación introduce una pequeña distorsión armónica en la corriente de salida, inferior a la que se obtendría al operar al convertidor en la zona

de sobremodulación.

Finalmente, estas señales son anti transformadas desde el marco de referencia $dq0$ al abc y se utilizan como referencias para la modulación SPWM del MCSI.

De esta forma, la potencia activa que el convertidor entrega a la red eléctrica está compuesta por la potencia activa de los armónicos presentes en la carga y por la potencia entregada por la celda de combustible [102]. El algoritmo MPPT controla la potencia activa entregada por la celda. En cambio, la potencia reactiva que consume la carga la proporciona el MCSI. De esta forma se logra la compensación tanto del factor de potencia como de los armónicos presentes en la red causados por la carga.

Para maximizar la potencia entregada a la red eléctrica y así optimizar la eficiencia total del sistema, el algoritmo MPPT modifica la referencia de potencia activa para alcanzar el punto de máxima potencia y seguirlo ante posibles variaciones. El algoritmo MPPT está implementado en la FPGA junto con sistemas de comunicación, lo que permite que un controlador externo a la micro red pueda ajustar la potencia activa entregada por el convertidor, y así obtener el punto de operación requerido por el sistema eléctrico, por ejemplo reduciendo la potencia activa momentáneamente en un sistema de generación distribuida cuando se detecta un cambio abrupto en el consumo. De esta forma es posible mejorar la respuesta dinámica de la red incrementando la calidad de la energía y la seguridad del sistema eléctrico.

Al momento del arranque del sistema, los inductores principales del convertidor (L_{dc}) y los divisores (L), se encuentran descargados. Para asegurar un arranque lento, el valor de \bar{d} se establece en su valor máximo ($\bar{d} = 1$) para generar la menor cantidad de estados cero del convertidor y así reducir la pendiente de la corriente en los inductores. A medida que las corrientes internas del MCSI aumentan, el MPPT modifica el valor de \bar{d} para alcanzar el punto de operación de máxima potencia de la celda.

En la Fig. 7.5 se muestra el diagrama de flujo del algoritmo MPPT basado en el algoritmo de Perturbar y Observar (PO) [103]. En cada instante de medición, se calcula la derivada tanto de la potencia como de la corriente entregada por la celda y basandose en el signo de estos resultados, el algoritmo aumenta o disminuye el valor de \bar{d} en un valor fijo ($\Delta\bar{d} = 0.001$), resultando en pasos equivalentes al 0.1 % de la corriente máxima que el convertidor puede entregar.

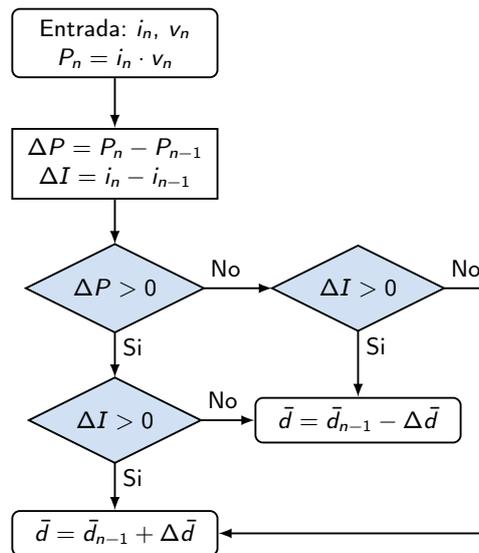


FIGURA 7.5: Algoritmo MPPT

7.2. Resultados de simulación

Las simulaciones se realizan mediante un modelo detallado hasta el nivel de los semiconductores, incluyendo la dinámica y las pérdidas de los componentes del sistema. De esta forma, los resultados de simulación tanto del arranque del sistema, del estado estacionario, la respuesta dinámica del mismo y la activación del control de factor de potencia, resultan realistas y se pueden comparar en forma directa con los resultados experimentales.

El modelo de simulación representa al sistema que se observa en la Fig. 7.1 y utiliza los parámetros detallados en la Tabla 7.1.

TABLA 7.1: Parámetros del Sistema

Parámetro	Valor
Tensión de fase de la red, v_{grid}	$110V_{rms}$
Frecuencia de Línea	$50Hz$
Inductores Principales (L_{dc})	$120mH$
Inductores Divisores (L)	$80mH$
Capacitores de Filtrado	$470nF$
Frecuencia de conmutación de los IGBT	$3150Hz$
Frecuencia de conmutación a la salida	$9450Hz$
Carga inductiva	$2kW, 200VAr$
Punto de operación de la Celda de H_2	$180V, 5.55A$

La simulación comienza con una etapa donde sólo se realiza el seguimiento de la tensión de fase de la red eléctrica, para permitirle al PLL estabilizarse, mientras que el MCSI permanece apagado, forzando la salida del MPPT a cero. De este modo, la celda de combustible comienza

sin entregar energía. En el instante de tiempo $t = 40ms$ se activa el algoritmo MPPT y por lo tanto las referencias del MCSI se incrementan. Luego de $120ms$, cuando $t = 160ms$, se activa el control de compensación de factor de potencia.

En la Fig. 7.6 se muestran las señales de referencia del MCSI y la tensión, corriente y potencia de la celda de combustible. Los primeros dos trazos superiores corresponden a la tensión y la corriente de la celda de combustible respectivamente. En el tercer trazo se observa la potencia entregada por la celda mientras que las señales que determinan las referencias del convertidor, \bar{d} y $\bar{q} + \tilde{q}$, se detallan en trazo inferior.

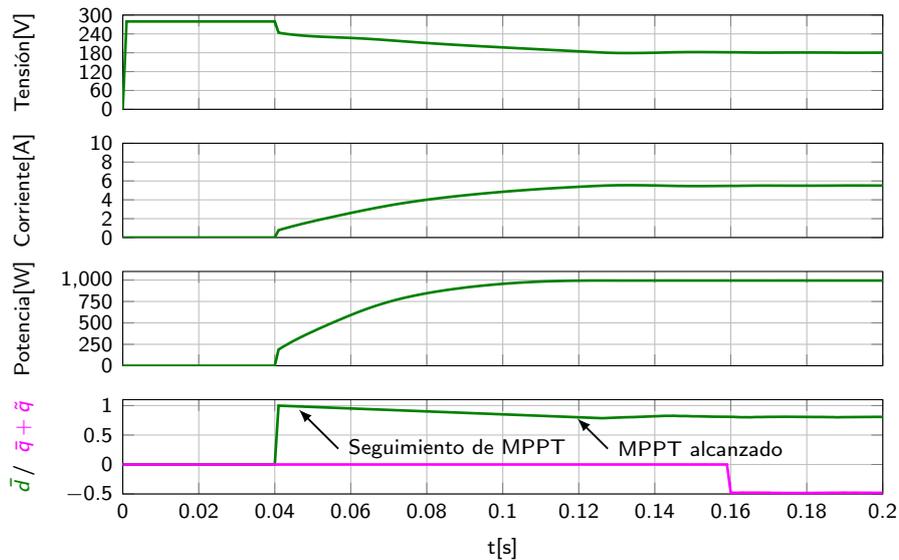


FIGURA 7.6: Tensión de la celda de combustible, corriente, potencia y componentes en cuadratura de la referencia del convertidor

El MPPT controla las referencias de potencia hasta llegar a un estado estacionario en el cual se obtiene la máxima potencia de la celda de combustible. Un mecanismo de arranque lento, fuerza un lento pero constante incremento en la potencia de salida, alcanzando el punto de máxima potencia aproximadamente $80ms$ luego de su activación. Como se observa en la Fig. 7.6, mientras el algoritmo MPPT se encuentra activo, luego de alcanzar el punto de máxima potencia, la potencia de salida de la celda posee un ripple insignificante causado por los pequeños cambios en la tensión y corriente generados por el algoritmo para calcular la derivada de la potencia sobre el punto actual de trabajo. Además, puede observarse que la celda provee hasta $1kW$ de potencia al MCSI con una rápida respuesta dinámica.

En la Fig. 7.7 se muestran los efectos que produce el arranque del MCSI en las tensiones y corrientes de la red eléctrica. En el trazo superior se observa la salida del PLL (θ). Durante el transitorio de arranque del algoritmo, existe una leve distorsión en la señal de fase durante el primer periodo, hasta que el PLL se engancha con la frecuencia de línea y su fase. El MCSI arranca en el instante $t = 40ms$, luego de que el PLL comienza a seguir la fase de la red correctamente. La rápida respuesta y alta precisión del DSOGI-PLL utilizado evita que errores de fase se propaguen hacia la modulación del convertidor, lo cual podría afectar negativamente en la THD de las formas

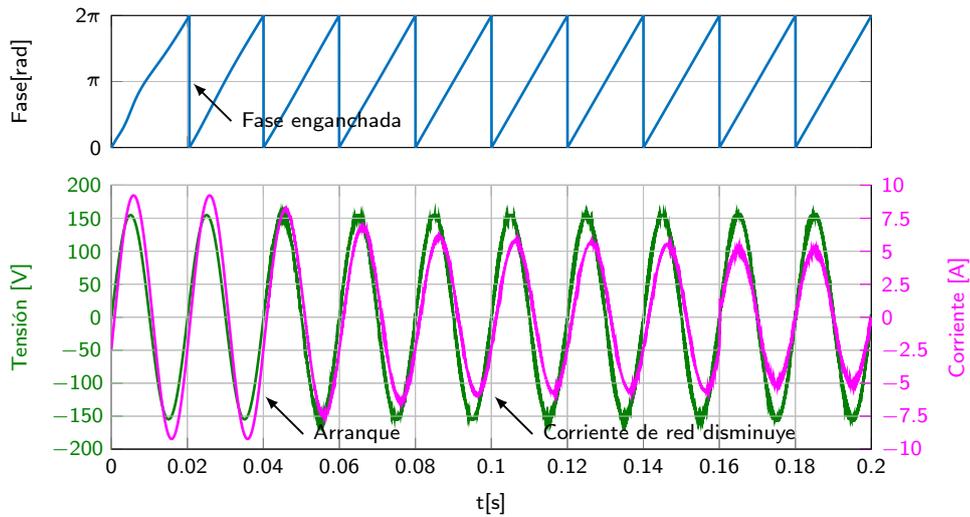


FIGURA 7.7: Tensión y corriente de la fase a de la red durante el encendido

de onda a la salida. En la parte inferior del gráfico se observa la tensión y la corriente de la fase a de la red eléctrica. La distorsión en la tensión de la red luego de que el convertidor comienza a inyectar corriente en el instante $t = 0.04s$ es prácticamente imperceptible y se encuentra por debajo de los límites impuestos por el IEEE Standard 519. La corriente disminuye cuando el MCSI arranca, alcanzando el estado estacionario cuando el control de MPPT se estabiliza. A partir de este instante, el MCSI se encuentra entregando toda la potencia requerida por la *smart grid*, la cual para esta simulación corresponde a la potencia máxima que puede entregar la celda de combustible.

En el instante de tiempo $t = 0.16s$, se activa el control de compensación del factor de potencia (PFC). La Fig. 7.8 muestra en detalle cómo se realiza la compensación en pocos milisegundos, debido a la rápida respuesta dinámica del convertidor MCSI. Las corrientes de la red se estabilizan

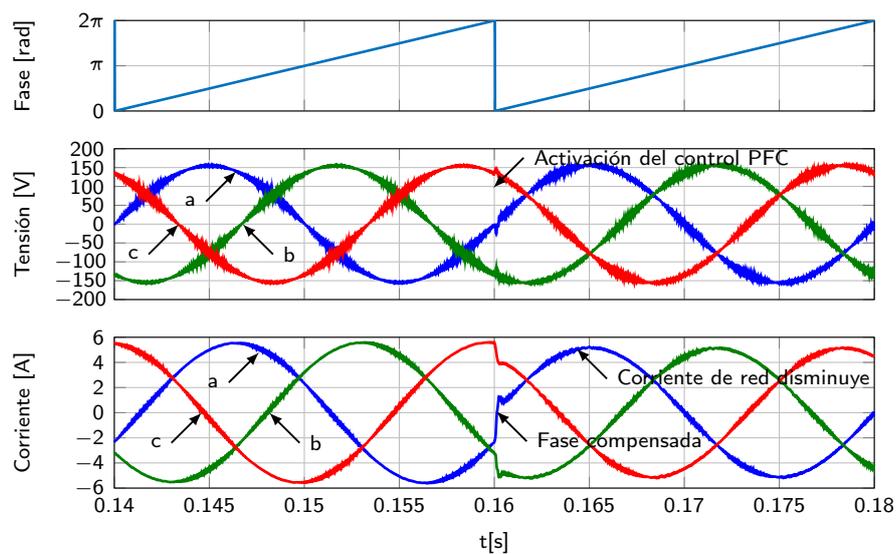


FIGURA 7.8: Detalle compensación del factor de potencia

y se observan en fase con las tensiones en menos de $2ms$. Cuando el factor de potencia es com-

pensado, la amplitud de las corrientes en la red se reducen, ya que la potencia reactiva requerida por la carga la entrega el MCSI en lugar de la red eléctrica.

Los gráficos que se muestran en las Fig. 7.9 y 7.10 corresponden a la THD de corriente y a la THD de tensión para la fase *a* de la red, respectivamente. Los resultados son altamente satisfactorios dado que la THD de corriente es 0.44 % y la correspondiente a la tensión es 0.71 %. Ambos valores se encuentran debajo del 3 % requerido por la norma IEC 61000-4-7 y el IEEE Standard 519. En ambos casos la distorsión es causada principalmente por los armónicos correspondientes a la conmutación de las llaves del convertidor. Dado que el MCSI está compuesto por tres módulos idénticos que en conjunto producen siete niveles de salida, las componentes de conmutación se encuentran a una frecuencia tres veces superior a la frecuencia de conmutación de las llaves, $3 m_f 50Hz$, donde el índice de modulación de frecuencia es $m_f = 63$. Por lo tanto, los armónicos de conmutación que se observan en el espectro de la corriente de salida del MCSI se encuentran centrados en $9450Hz$.

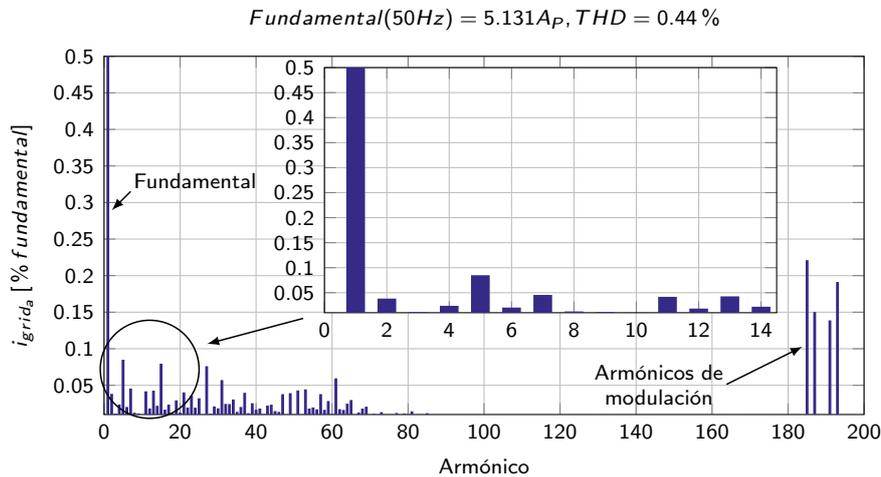


FIGURA 7.9: THD de corriente de la fase *a* de la red

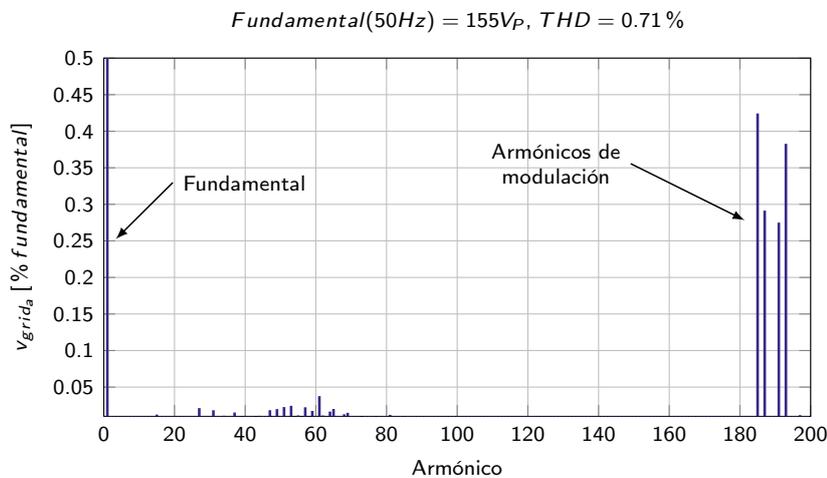


FIGURA 7.10: THD de tensión de la fase *a* de la red

7.3. Resultados experimentales

Se construyó el sistema experimental que se observa en la Fig. 7.11 para verificar el comportamiento real del sistema analizado. Un auto transformador variable se utiliza como fuente de la micro red para generar los $3 \times 190V_{LL}$. La celda de combustible utilizada en estos experimentos, que se encuentra disponible en nuestras instalaciones, es el modelo H-200 PEM (FCS-C200) de Horizon Fuel Cell Technologies. Esta modelo se compone de un arreglo de 40 celdas, capaz de entregar hasta 8.3A a 24V, proporcionando una potencia máxima de 199W. La carga total conectada a la

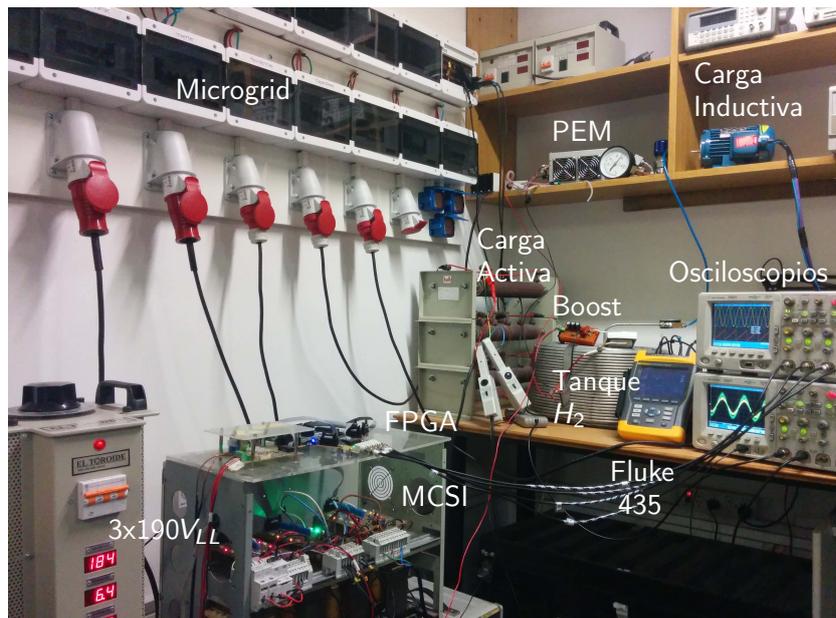


FIGURA 7.11: Configuración Experimental

micro red está compuesta por una resistencia trifásica de 121Ω conectada en estrella y un motor de inducción trifásico comercial. En conjunto, bajo las condiciones nominales de la red eléctrica, corresponden a una potencia activa de $300W$ y a una carga reactiva de $150VAr$.

La tensión nominal de la celda de combustible disponible es varias veces menor que la tensión requerida por el MCSI. Para emular el comportamiento de la celda de alta tensión utilizada en las simulaciones se utiliza un convertidor tipo Boost con una ganancia en tensión superior a siete veces. Para la construcción de este convertidor se utiliza una inductancia de $400\mu H$ y un capacitor de salida de $47\mu F$. La frecuencia de conmutación se establece en $20kHz$. Estos valores se seleccionaron para obtener un ripple de salida menor al 2%, manteniendo tanto las pérdidas por conmutación como las de conducción bajas y así maximizar la eficiencia del convertidor. El ciclo de trabajo del convertidor tipo Boost se fijó en 86.7% y bajo estas condiciones se logra una ganancia en tensión de 7.5 veces, convirtiendo los 24V de entrada a 180V a la salida.

Para medir la THD de la corriente de salida (i) y de la tensión de salida (v) se utiliza un medidor de calidad de energía eléctrica, Fluke 435. Tanto la THD de tensión como la de corriente, THD_v y THD_i respectivamente, se encuentran debajo de 0.6%. En la Fig. 7.12 se muestra el contenido armónico presente en ambas señales. Los resultados son similares a los obtenidos

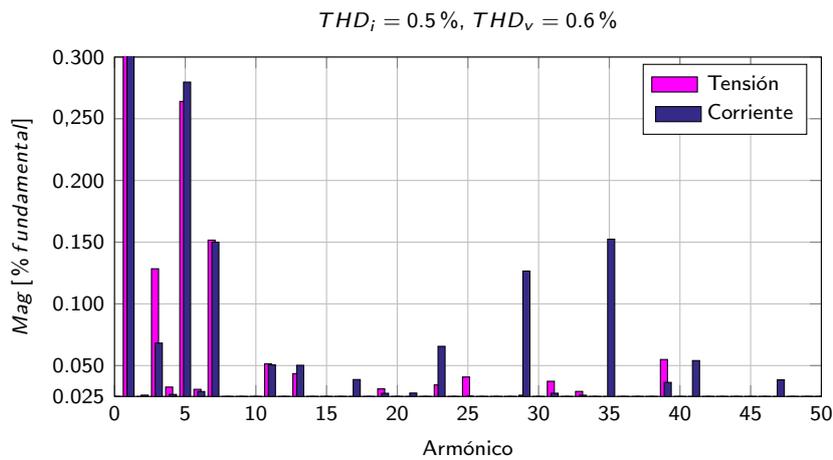


FIGURA 7.12: Medición de la THD de tensión y corriente de la red

mediante simulación y las pequeñas diferencias que se observan se deben a las características del sistema experimental construido.

Las mediciones correspondientes al arranque del sistema se observan en la Fig. 7.13. La fase de la tensión de red se denomina θ , la tensión de la fase a (v_{grid_a}) se observa en el trazo del medio, mientras que la corriente de salida del convertidor (i_{inv_a}) y la corriente de fase (i_{grid_a}) se presentan superpuestas en el trazo inferior. La señal θ se calcula mediante el algoritmo DSOGI-PLL

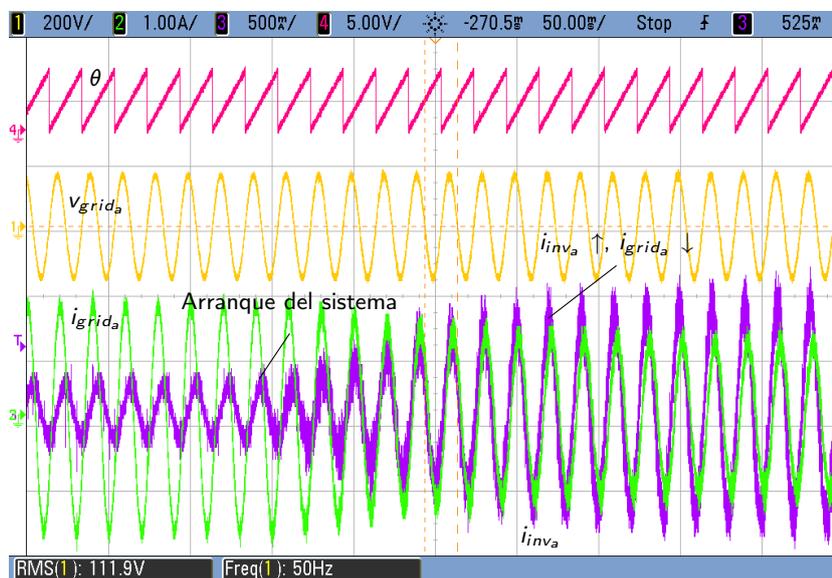


FIGURA 7.13: Arranque del sistema experimental

utilizando las mediciones de las tensiones de fase y se observan en el osciloscopio mediante el uso de un DAC conectado a la FPGA, cuyas características se detallan en el Apéndice A. Se observa que el MCSI se encuentra siguiendo correctamente la fase de la tensión correspondiente a la fase a de la red eléctrica (v_a). En el momento en el cual se produce el arranque del sistema se observa que la corriente de salida del convertidor (i_{inv_a}) se incrementa y por lo tanto, en forma simultánea, la corriente de la red (i_{grid_a}) disminuye.

La Fig. 7.14 muestra la tensión y la corriente de la red cuando el control de compensación del factor de potencia se activa. La señal de ángulo θ se encuentra en fase con la tensión aún cuando la corriente de la red (i_{grid_a}) varía, mostrando una excelente respuesta dinámica del algoritmo DSOGI-PLL. Sin compensación, i_{grid_a} atrasa a v_{grid_a} , mientras i_{grid_a} entra en fase con v_{grid_a} cuando el control de compensación se habilita. Además, se aprecia una disminución en la corriente i_{grid_a} cuando la potencia reactiva es compensada por el convertidor. La respuesta rápida del PFC está acorde a los resultados obtenidos mediante simulación.

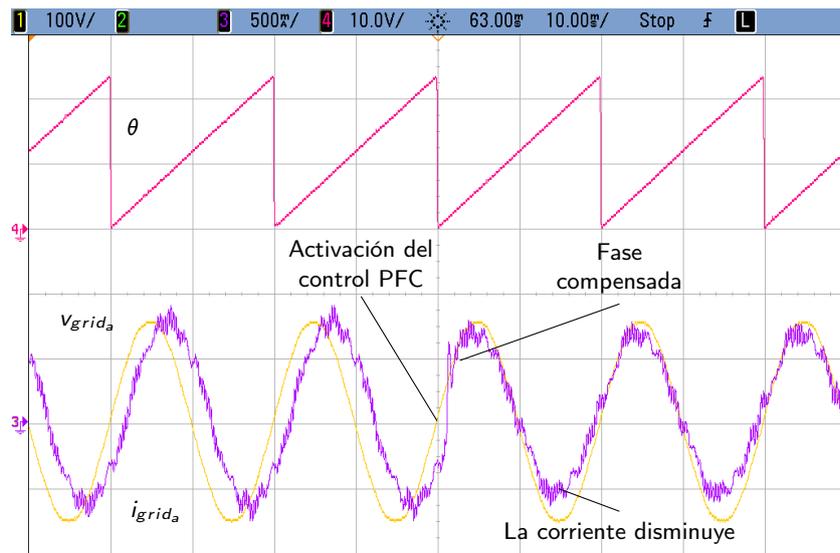


FIGURA 7.14: Compensación de factor de potencia

7.4. Conclusiones

Se presentó una forma para integrar energía desde una celda de combustible a la red eléctrica utilizando un MCSI, la cual permite mejorar la calidad de la energía eléctrica. El sistema para entregar energía a la red eléctrica, proveniente de una celda de combustible, utilizando un convertidor MCSI de 7 niveles simétrico fue diseñado, evaluado mediante simulaciones e implementado en un modelo a escala basado en una celda de combustible de 200W. El sistema muestra un excelente desempeño, tanto en los resultados de simulación como en los resultados experimentales obtenidos utilizando un prototipo de laboratorio. Las salidas del MCSI cumplen con las regulaciones vigentes para el contenido armónico en la red eléctrica, IEC 61000-4-7 y IEEE Standard 519. Los resultados experimentales demuestran que el prototipo analizado posee una buena correlación con los resultados obtenidos mediante simulación, lo que permite extrapolar los resultados a sistemas de mayor potencia. El sistema propuesto es apropiado para ser utilizado en sistemas de generación distribuida o en smart grids, ya que permite compensar el factor de potencia y cancelar distorsión armónica presente en las corrientes de la red eléctrica.

Además, este sistema de integración de energías puede ser utilizado para integrar otras fuentes de energías renovables como por ejemplo energía solar o energía eólica utilizando la misma topología, solo requiriendo mínimas modificaciones al sistema de control.

Capítulo 8

Conclusiones

Los convertidores multinivel ofrecen características que los hacen atractivos en una amplia variedad de aplicaciones. En particular los MCSI modulares, permiten controlar corrientes que exceden las limitaciones propias de cada módulo, debido justamente a la característica multinivel de los mismos, donde la corriente total del sistema es la suma de las corrientes de salida de cada uno de sus módulos. La topología analizada no tiene limitaciones en cuanto a la cantidad de niveles a generar, estando limitada simplemente por cuestiones de costo y por la complejidad total del sistema. Es posible generar una cantidad muy elevada de niveles siempre y cuando sea posible controlar los módulos que componen al convertidor en forma coordinada y con suficiente precisión. En caso que la tecnología de control no permita la resolución temporal suficiente para trabajar en forma coordinada, es posible extender las capacidades de corriente de todo el sistema agregando módulos en paralelo, que no requieren cálculo extra.

En esta tesis se analizó una topología modular de la familia de los MCSI y se generó el marco teórico de análisis necesario para el diseño, control y simulación de convertidores reales. Se aplicaron los conceptos teóricos para desarrollar un prototipo que permita conectar un tipo de fuente de energía alternativa con la red eléctrica, y se propuso su extensión a otros tipos de fuentes de energía. Se analizaron y aplicaron distintas técnicas de control a los diversos convertidores derivados a partir de la misma topología y se desarrolló la plataforma de adquisición de datos y control basada en FPGA para el desarrollo de las diferentes técnicas de control analizadas.

El estudio detallado de esta topología en conjunto con las aplicaciones detalladas permitió realizar aportes significativos en los siguientes temas:

Marco teórico

El marco teórico necesario para el diseño, modelado y simulación de los convertidores fuente de corriente ha sido desarrollado, analizado y descrito en detalle. Mediante la separación del sistema en dos diferentes subsistemas, el convertidor y a la carga, fue posible detallar mediante ejemplos, un método de modelado que es factible de utilizar en convertidores de mayor cantidad de módulos y niveles. De esta forma es posible analizar el comportamiento del convertidor y de sus variables internas de una forma simple y sistemática. Fueron analizadas diversas implementaciones de la fuente de corriente que alimenta a los convertidores como así también un conjunto de cargas que cubren un amplio rango de utilización del convertidor en variadas aplicaciones. A partir de los resultados obtenidos es posible dimensionar y/o evaluar los valores de los componentes pasivos que

integran los convertidores, además de permitir realizar simulaciones en forma eficiente en términos computacionales, utilizando solamente el modelo. Luego de analizar en detalle un CSI se extienden los resultados a los MCSI tanto simétricos como asimétricos, con fuente de corriente ideal o real, abarcando casi la totalidad de opciones de un convertidor de aplicación industrial. Los resultados pueden ser extrapolados fácilmente a convertidores de mayor cantidad de módulos y por lo tanto de niveles a la salida, lo cual permite la extensión de los resultados a convertidores de alta potencia o altas frecuencias de conmutación a la salida.

Modulación

La modulación SPWM para un CSI no es tan sencilla como la utilizada en los VSI debido a que requiere de una translación de los estados activos del VSI a los correspondientes al CSI y además necesita de una selección acorde del estado nulo de salida a utilizar, ya que los CSI poseen un estado nulo más que los VSI. En esta tesis se presenta una forma simple y novedosa de realizar la selección del estado cero óptimo que requiere tan solo de tres restas y lógica discreta para realizarlo. Se ha evaluado con éxito su implementación tanto en convertidores de un solo módulo como en convertidores multinivel en sus diversas variantes. A diferencia de los métodos existentes en la literatura, este método no requiere de referencias extras como por ejemplo la referencia angular de las corrientes de referencias. El método de modulación ha sido detallado exhaustivamente y el mismo no presenta fallas ante saltos abruptos de las condiciones de entrada, que pueden ocurrir por ejemplo al trabajar en lazo cerrado con un control externo al convertidor.

Plataforma de adquisición

Si bien el desarrollo de técnicas de electrónica digital no es parte del objetivo central del trabajo de investigación, fue necesario desarrollar una plataforma de adquisición de valores de tensiones y corrientes a alta frecuencia, con la correspondiente comunicación segura y robusta con la FPGA, para hacer posible la implementación de la estrategia de control en una FPGA de gama media. También fue necesario adaptar los algoritmos de control presentes en la literatura, para llevarlos del modo continuo teórico a un modo discreto en tiempo y valores, indispensable para su implementación en un controlador real. Para poder obtener los resultados experimentales de esta tesis, se ha diseñado y construido una plataforma digital basada en FPGA que permite no solo adquirir tensiones y corrientes a una alta velocidad de muestreo, sino que también permite realizar una visualización externa de parámetros de control en un osciloscopio en tiempo real mediante un DAC. La plataforma se ha desarrollada teniendo en cuenta conceptos necesarios para cualquier sistema industrial, siendo totalmente modular y robusta, lo que permite agregar o quitar señales de forma simple, conectando distintos módulos de sensado a la FPGA mediante cables Ethernet estándar a distancias de hasta 3m con un costo bajo y alta inmunidad al ruido electromagnético. Esta plataforma de bajo costo puede ser utilizada en diversos ámbitos tanto académicos como industriales y presenta un costo relativamente bajo frente a las opciones comerciales existentes.

Balance de las corrientes internas

Una de las problemáticas más analizadas de los convertidores multinivel en general es el balance de las variables internas de los convertidores. En el caso de los convertidores fuente de corriente es necesario controlar las corrientes internas de los mismos ya que si bien presentan un balance natural, es posible que se generen diferencias en las corrientes internas debido a pequeñas perturbaciones externas, tolerancias de los componentes o pequeños errores en la modulación. Estas diferencias, si bien no son sustanciales en condiciones controladas, perturban las formas de onda de salida impidiendo garantizar su convergencia y por lo tanto requieren utilizar algún mecanismo de control para el balance. En esta tesis se ha implementado un algoritmo de control para realizar el balance de las corrientes internas de un MCSI simétrico de 7 niveles, en una FPGA y en condiciones de laboratorio. Los resultados experimentales confirman los resultados obtenidos analíticamente. Los mecanismos de control basados en pequeñas diferencias introducidas en la modulación SPWM no presenta mayores desafíos en su implementación en una FPGA y utiliza muy pocos recursos. Los resultados aumentan la confiabilidad del sistema al ser capaz de soportar perturbaciones externas o internas sin agregar demasiada complejidad al sistema más allá de la necesidad de monitorear las corrientes del MCSI. Por lo tanto es una opción simple y efectiva para incrementar la confiabilidad de un MCSI.

Control predictivo basado en modelo

El control predictivo basado en modelo provee ventajas frente a los controles tradicionales ya que permite la inclusión de múltiples objetivos de control y restricciones dentro de un mismo controlador, permitiendo además eliminar por completo la etapa de modulación. Las técnicas basadas en FCS-MPC para ser utilizadas tanto con CSI como con MCSI simétricos y asimétricos fueron analizadas y evaluadas en detalle. Los resultados obtenidos demuestran que es factible utilizar estas técnicas para los convertidores fuente de corriente y que en algunos casos sus ventajas son considerables. Estas técnicas son ideales para ser implementadas en una FPGA ya que requieren grandes capacidades de procesamiento y pueden aprovechar alguna de las características importantes de las FPGA como por ejemplo la capacidad de las mismas de realizar cálculos en paralelo. Es posible evaluar un modelo con gran número de estados en tiempos reducidos y garantizar la operación del sistema cumpliendo con determinadas restricciones. En el caso de los convertidores multinivel también es posible realizar el control de las corrientes internas utilizando el mismo controlador y por lo tanto garantizar el cumplimiento de restricciones de diseño. Todas estas características permiten garantizar el funcionamiento del convertidor dentro de las características de diseño ante diversas condiciones externas, incrementando así la confiabilidad total del sistema. Por todo lo expuesto anteriormente el FCS-MPC resulta una opción atractiva para el control de un MCSI y garantiza el cumplimiento de las restricciones de diseño. Además, a diferencia de una modulación SPWM, elimina los sobrepicos y oscilaciones causados ante variaciones abruptas de las referencias del convertidor.

Sincronización con la red eléctrica

Se diseñó e implementó en una FPGA un método de sincronización con la red eléctrica basado en el algoritmo denominado DSOGI-PLL. Este método es capaz de utilizarse con diversas precisiones de salida y a diversas frecuencias de muestreo tanto en sistemas trifásicos como monofásicos, utilizando pocos recursos de la FPGA. Al estar implementado en la misma FPGA que el sistema de modulación y/o control del convertidor, es posible seleccionar la tasa de muestreo óptima que requiera el convertidor para su funcionamiento, optimizando los recursos de cómputo. Los cálculos pertinentes al PLL fueron realizados en tan solo $200ns$, valor que resulta varios órdenes de magnitud inferior a los alcanzados por un microcontrolador o DSP. La técnica analizada e implementada demostró ser eficaz, logrando un alto rechazo a las perturbaciones que pueden estar presentes en la red eléctrica, funcionando aún ante fallas en una o dos fases. Cabe destacar que este método puede ser utilizado con cualquier convertidor que requiera ser conectado a la red eléctrica, ya sea fuente de corriente o de cualquier otro tipo.

Interfaz con la red eléctrica

Las capacidades del convertidor MCSI de 7 niveles simétrico como interfaz entre una celda de combustible basada en hidrógeno y la red eléctrica fue analizada y los resultados experimentales fueron verificados sobre un prototipo a escala, implementando todos los algoritmos de control en una FPGA. Esta aplicación resulta interesante cuando la fuente de generación está concentrada en un solo dispositivo, debido a los menores requerimientos de tensión de los MCSI respecto de los MVSI. La obtención del punto de máxima potencia (MPPT) fue realizada íntegramente con el convertidor sin requerir de etapas auxiliares para ello, simplificando así el diseño y maximizando el rendimiento del sistema en su totalidad. El MPPT fue realizado utilizando el algoritmo PO, el cual se utiliza también para otros tipos de fuentes de energía alternativa, como por ejemplo energía fotovoltaica, permitiendo la extensión de los resultados en forma rápida y efectiva a otras tecnologías de energías renovables. Se obtuvieron resultados que cumplen las normativas vigentes en cuanto a THD y los resultados se pueden extrapolar a potencias elevadas. Por lo tanto es viable utilizar un MCSI como interfaz con la red eléctrica y celdas PEM y además, los requerimientos de tensión de entrada son inferiores en comparación a los MVSI.

Como conclusión final, se puede destacar que mediante la topología analizada es factible realizar formas de onda con bajas THD de salida, tanto en cargas estáticas como inyectando energía a la red eléctrica, de una forma confiable y segura, siendo los resultados escalables según los requerimientos y cumpliendo las normativas vigentes en cuanto a distorsión armónica.

Capítulo 9

Trabajos a Futuro

Esta tesis presenta las bases de análisis y diseño general para los convertidores fuente de corriente, detallando el caso particular de una topología modular, que por sus ventajas frente a otros MCSI y a los MVSI puede ser de gran interés en aplicaciones industriales. También es posible ampliar el horizonte de aplicaciones del Convertidor Multinivel Fuente de Corriente Modular a nuevas tecnologías y diferentes aplicaciones, tanto de alta potencia como de alta frecuencia (y baja potencia), así como también en aplicaciones que incluyan múltiples convertidores trabajando sobre la misma red. Por ello se plantean como posibles trabajos a futuros las siguientes líneas de investigación, algunas de las cuales ya han sido exploradas en forma preliminar y otras que requieren de un análisis de factibilidad detallado a fin de verificar su potencial aplicación.

Incorporación de nuevas tecnologías de llaves

Debido a la reciente aparición en forma comercial de nuevos semiconductores basados en carburo de silicio (SiC) y nitruro de galio (GaN), es necesario adaptar el diseño de los módulos a estas nuevas tecnologías. Las mismas están siendo utilizadas ya en convertidores VSI y Z-Source y es de especial interés su aplicación a los CSI y MCSI [104, 105]. Estos nuevos semiconductores presentan desafíos diferentes ya que los tiempos de conmutación se pueden reducir en varios órdenes de magnitud frente a los tiempos actuales, lo cual conlleva a la utilización de componentes pasivos de valores reducidos, y aumenta la eficiencia del sistema reduciendo las pérdidas. Sin embargo, en algunos casos estas tecnologías presentan características tales que dificultan su incorporación en un convertidor fuente de corriente. La más importante de estas características es que los tiempos de encendido de estas llaves son superiores a los tiempos de apagado, y por lo tanto, en caso de conmutar varias llaves al mismo tiempo, existiría un periodo de tiempo en el cual ninguna de ellas estaría conduciendo en forma completa. Esto viola las restricciones impuestas para el funcionamiento de estos convertidores, por lo que sería necesario utilizar técnicas de "tiempo muerto"(blanking time) como las desarrolladas para los VSI pero adaptadas a los CSI.

Control Predictivo

Una de las áreas de mayor crecimiento en el ámbito del control de convertidores es quizás el área pertinente al control predictivo basado en modelo, ya que en la actualidad presentan considerables ventajas frente a los algoritmos de control y modulación tradicionales. Existen en particular técnicas que trabajan a frecuencia de conmutación constante y permiten mejoras aún más

significativas [106, 107, 108]. Se propone continuar con la investigación en esta área implementando los algoritmos de control en una FPGA, lo cual genera desafíos importantes relacionados con la electrónica digital, como por ejemplo la implementación del algoritmo de predicción en tiempo real utilizando aritmética de punto fijo, de forma tal de poder lograr con pocos recursos capacidades de procesamiento elevadas.

Utilización de Super Conductores

Una de las principales causas de disminución en la eficiencia de los convertidores fuente de corriente está relacionada con las pérdidas por efecto Joule que se produce en las inductancias del convertidor. Esto puede ser minimizado utilizando inductores que estén realizados con elementos que presenten características de superconducción. Esto permitiría además eliminar prácticamente el ripple en las corrientes de entrada del convertidor comportándose casi idealmente. Se estima que a futuro estas tecnologías deberían estar lo suficientemente maduras como para ser utilizadas en prototipos de investigación, lo cual permitiría evaluar estos convertidores también en aplicaciones de almacenamiento energético donde se almacene energía en forma de corriente circulando por las inductancias. En aplicaciones donde se requieren mínimas pérdidas y muy alta potencia ya se utilizan con éxito tecnologías de materiales superconductores [109].

Interfaz con Energía Fotovoltáica

En el Cap. 7, se ha utilizado al convertidor MCSI simétrico de 7 niveles como interfaz entre la red eléctrica y una celda de combustible basada en hidrógeno para inyección de la energía generada en la red. Se estima que no debería haber inconvenientes a la hora de utilizar un MCSI como interfaz con energía fotovoltáica ya que estas energías comparten similitudes con las características de una celda de combustible. Por otro lado, los MCSI presentan como especial característica que requieren menor tensión de alimentación que los VSI y por lo tanto es posible realizar arreglos de menor cantidad de paneles, minimizando los problemas de desbalance en los arreglos de paneles fotovoltáicos. Esto debería resultar en una mejor utilización de los paneles ya que encontrar el punto de máxima potencia de una menor cantidad de paneles presenta menor complejidad y por lo tanto se observaría una mejora en la eficiencia de estos sistemas.

Tolerancia a Fallas

El MCSI simétrico permite la inclusión de un módulo extra para realizar tolerancia a fallas simples [67], lo cual lo hace especialmente atractivo para aplicaciones donde se requiera mayor confiabilidad. Para poder utilizar el método, es necesario detectar la falla en forma temprana tanto en los semiconductores del convertidor como fallas en los componentes pasivos que se utilizan en su construcción. Se han realizado estudios preliminares cuyos resultados han sido publicados en:

- [110] H. P. Polenta, P. Cossutta, and A. Ray, "Implementation of fault detection and prediction capabilities in a multilevel current source inverter," in *2014 IEEE Metrology for Aerospace (MetroAeroSpace)*, pp. 205–210, May 2014

Se espera a futuro poder realizar un prototipo que incluya el módulo de respaldo y los algoritmos necesarios para la detección de fallas implementados en una FPGA a fin de evaluar los requerimientos para su operación en forma segura. Esto permitiría extender el uso de los MCSI a aplicaciones industriales que requieran de muy alta confiabilidad.

Sistemas Monofásicos con Flujo de Potencia Constante

Se propuso la utilización de un CSI tradicional trifásico para ser utilizado en un sistema monofásico, para ello se conecta entre la fase extra un capacitor el cual permite que la potencia de entrada al CSI sea constante. Un sistema de modulación adaptado a estas condiciones ha sido propuesto y se desarrolló un completo análisis sobre como elegir adecuadamente el capacitor de almacenamiento. Estos resultados han sido publicados en:

- [111] P. Cossutta, M. P. Aguirre, A. Cao, S. Raffo, and M. I. Valla, "A novel modulation technique for single phase current source inverters with active buffering," in *2015 IEEE International Conference on Industrial Technology (ICIT)*, pp. 2036–2041, March 2015

Esta adaptación resulta interesante para interactuar con sistemas monofásicos que requieran un flujo de potencia constante entre dos fuentes, se propone implementar experimentalmente dicho método a fin de contrastar sus características frente a las opciones existentes para utilizarse como interfaz entre energías alternativas y la red eléctrica.

Apéndice A

Sistema de Adquisición de Datos

Todos los sistemas de modulación y control de este trabajo han sido realizados sobre una plataforma basada en una FPGA Zynq-7000 de la firma Xilinx™. El kit de desarrollo utilizado se muestra en la Fig. A.1. El mismo se denomina **ZedBoard** y utiliza el chip denominado XC7Z020-CLG484, el cual cuenta con una FPGA y 2 núcleos ARM®Cortex™-A9 MPCore™.

El kit posee diversos periféricos que pueden ser controlados por la FPGA como, por ejemplo: interfaz Ethernet, HDMI, VGA, USB 2.0, 8 llaves, 8 LED, pantalla OLED y otros. Además, cuenta con un puerto de expansión *FMC*, con 5 puertos *PMOD*, 4 de ellos, denominados *JA*, *JB*, *JC* y *JD* conectados a la FPGA del sistema en un chip (SoC) y el restante, *JE*, conectado al microcontrolador.

Los puertos *PMOD* que se encuentran conectados a la FPGA se utilizan para conectar hasta 4 módulos CSI a la FPGA para realizar un MCSI, mientras que el puerto de expansión *FMC* se utiliza para la comunicación con diversos periféricos externos. Debido a la dificultad de realizar una placa

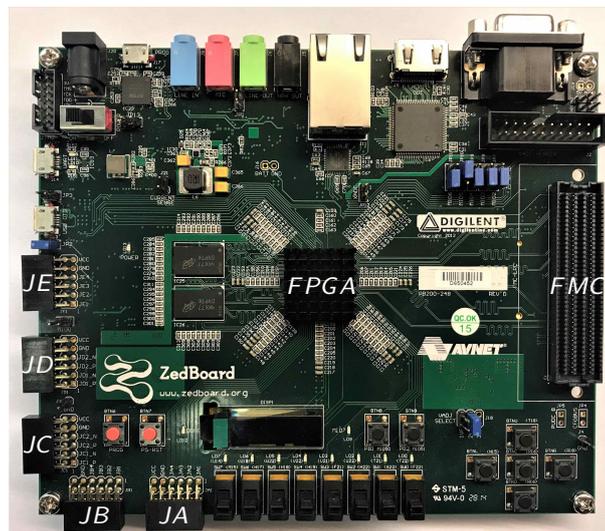


FIGURA A.1: Kit de desarrollo ZedBoard

de adaptación del puerto *FMC* a otros tipos de conectores, se adquirió una placa de adaptación de la firma **KAYA INSTRUMENTS**, la cual se observa en la Fig. A.2 y permite la conexión de las salidas de la FPGA de una forma más conveniente.

Los dispositivos que se requieren conectar a la FPGA son sistemas de adquisición de tensiones, de corrientes y sistemas de generación de señales de salida para la rápida visualización de señales

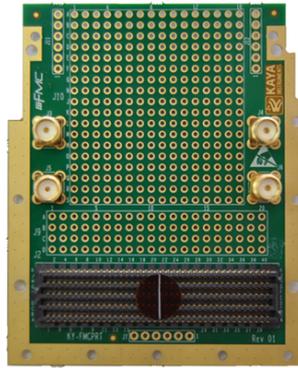


FIGURA A.2: Adaptador FMC

internas de la FPGA en un osciloscopio.

Los dispositivos ADC y DAC a conectar a la FPGA poseen comunicación SPI, las cuales no son viables en ambientes ruidosos y en longitudes superiores a los pocos centímetros. Por dicho motivo se utiliza una comunicación vía LVDS para cada una de las señales necesarias para el bus SPI, las cuales requieren de un par diferencial cada una. Un cable estándar que reúne los requisitos necesarios es el cable utilizado en redes Ethernet. Se utilizan cables CAT5 con blindaje para incrementar la relación señal a ruido de las comunicaciones y minimizar las interferencias del convertidor en las comunicaciones. Se diseñó una placa para adaptar las señales de la FPGA extraídas mediante el adaptador anteriormente mencionado a 10 puertos del tipo Ethernet con blindaje, con capacidad para manejar hasta 10 dispositivos diferentes. Un diagrama en bloques del adaptador diseñado se observa en la Fig. A.3. A fin de simplificar la utilización de la placa adaptadora, se estandarizó la nomenclatura de cada uno de los 4 pares diferenciales del cable Ethernet y a cada par diferencial a la salida de los conectores RJ45 se los denominó DA_x , DB_x , DC_x y DD_x , donde x corresponde al número de RJ45 utilizado. En cada una de las placas que se conectan mediante el cable Ethernet se les agregó la leyenda indicando que señales transporta cada uno de los pares a fin de facilitar la programación de la FPGA.

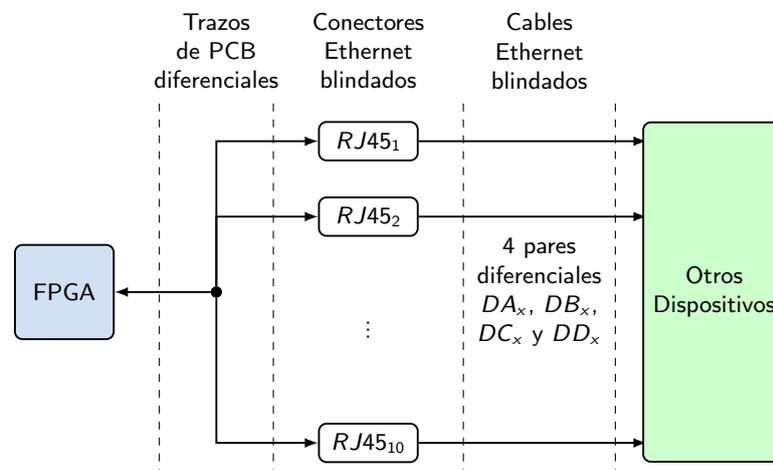


FIGURA A.3: Diagrama en bloques del adaptador FMC-Ethernet

El adaptador diseñado se observa en la Fig. A.4, montado en la FPGA. Durante el diseño del adaptador se empleó especial cuidado en mantener los pares diferenciales de la misma longitud para cada una de las salidas a fin de minimizar los retardos entre las diferentes señales de un mismo puerto y para mantener la integridad de las señales involucradas.

La alimentación tanto de la FPGA como de los módulos externos se definió en 12V y se diseñó una placa para poder distribuir las alimentaciones, la cual se encuentra montada a la derecha de la FPGA. Cada una de las salidas se encuentra filtrada con capacitores de desacople y protegida mediante el uso de un fusible reseteable.

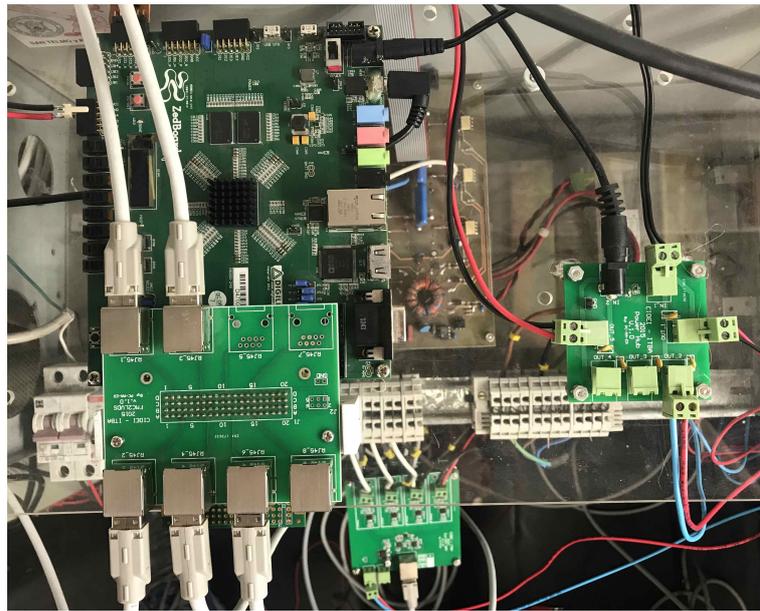


FIGURA A.4: Adaptador FMC-Ethernet

A.1. Medición de tensiones

Un diagrama en bloques del sistema de adquisición de tensiones se observa en la Fig. A.5. El integrado utilizado para la conversión AD es el ADC121S101 de [Texas Instrument](#), el cual permite una tasa de conversión de hasta 1MSps con salida SPI y 12bis de resolución. Dado que el bus SPI en este caso solo requiere 3 líneas de datos, es posible incluir dos conversores en la misma placa para optimizar el uso del cable Ethernet ya que ambos conversores comparten las líneas de CS y SCK y las otras dos líneas se utilizan para enviar el dato de salida de cada conversor, $DOUT_0$, $DOUT_1$.

El factor de escala es configurable mediante un simple divisor resistivo. El cálculo del mismo se realiza teniendo en cuenta que la tensión máxima a la salida del divisor resistivo debe ser igual a la tensión máxima de entrada del conversor y la ganancia está dada por

$$V_{out} = \frac{R_2}{R_1 + R_2} \Delta V_{max} = 5V \quad (\text{A.1})$$

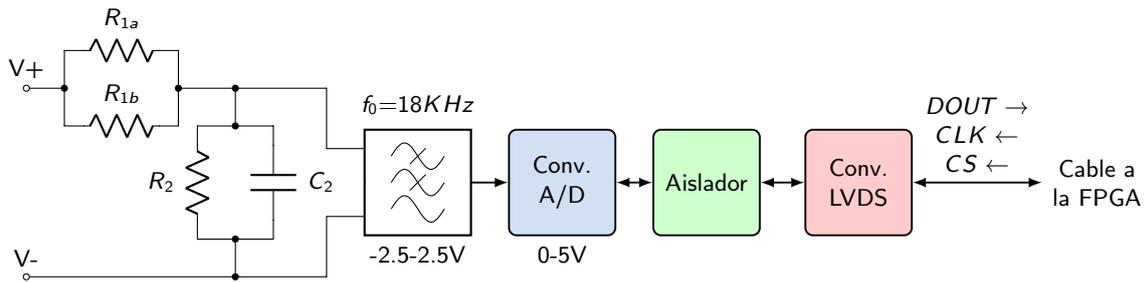


FIGURA A.5: Diagrama en bloques simplificado, medición de tensiones aisladas

donde R_1 es el valor equivalente de R_{1a} en paralelo con R_{1b} ,

$$R_1 = \frac{R_{1a}R_{1b}}{R_{1a} + R_{1b}} \quad (\text{A.2})$$

De esta forma se logra mayor flexibilidad a la hora de lograr los factores de escala necesarios para diversas aplicaciones, utilizando valores estándar de resistencias.

La transferencia total del filtro de primer orden que se conforma con el capacitor C_2 y las resistencias divisoras y es

$$H(s) = \frac{\frac{R_2}{R_1 + R_2}}{sC_2 \frac{R_1 R_2}{R_1 + R_2} + 1} \quad (\text{A.3})$$

El cual en conjunto con el posterior filtro de segundo orden con frecuencia de corte $f_0 = 18\text{KHz}$ conforman un filtro anti aliasing de 3er. orden. La Fig. A.6 muestra la placa de adquisición de tensiones desarrollada donde puede observarse en la zona cercana al conector Ethernet el detalle de los pares diferenciales utilizados para la comunicación SPI.



FIGURA A.6: Medición de tensiones de 2 canales

A.2. Medición de corrientes

La Fig. A.7 muestra la placa de adquisición de corriente construida. Es posible adquirir hasta 4 corrientes aisladas entre sí y de forma aislada de la FPGA. Se utiliza la línea de sensores ACS de sensores de corriente de efecto Hall de la firma [Allegro Microsystems](#), de encapsulado SOIC8 como por ejemplo los ACS714 y ACS724. Existe un amplio abanico de escalas tanto en sensores unidireccionales como bidireccionales con escalas máximas de hasta 30A. Posee dos métodos de conexión a la placa, una bornera a tornillos capaz de soportar hasta 10A o pads para soldado directo de cables diseñado para soportar hasta 30A. En este caso se cuenta con un único conversor



FIGURA A.7: Medición de corrientes de 4 canales

ADC para los 4 canales con una tasa combinada de muestreo máxima de 1MSps . Los sensores unidireccionales poseen una tensión de salida correspondiente a 0A en un valor igual a 0.5V mientras que los bidireccionales se encuentran centrados en 2.5V. Esto se traduce en los valores 410 y 2048 en la señal digitalizada a 12bits y por tal motivo al utilizar las señales es necesario realizar la resta correspondiente y ajustar de forma acorde la escala de las señales al utilizar las corrientes adquiridas.

El conversor requiere una línea de *CS*, una de *DIN* para poder seleccionar el canal a convertir y las señales de *CLK* y *DOUT*, con lo cual un solo cable Ethernet de conexión es suficiente y se optimiza el uso del cable al utilizar la totalidad de sus conductores.

A.3. Salida de datos

La placa de salida de datos permite generar señales en el rango 0 – 2.5V con 12bits de precisión, utilizando como conversor DA el integrado DAC124S085 de la firma [Texas Instrument](#), el cual dispone de conexión SPI, QSPI y MICROWIRE. El mismo permite alcanzar frecuencias de clock de hasta 40MHz y es capaz de actualizar sus cuatro salidas en forma simultánea con tasas de muestro superiores a los 500KHz . A la salida del DAC se utiliza un filtro RC, siguiendo las recomendaciones del fabricante, con el fin de adaptar impedancias y filtrar los posibles glitches que

se pueden generar a la salida.

Para evitar lazos de masa se diseñó a la misma para comunicarse en forma aislada con la FPGA. Se requieren 3 señales de conexión a la misma, SCK , $SYNC$ y DIN_0 . Al sobrar un par diferencial del cable Ethernet se diseñó de forma tal que permite apilar dos placas iguales y utilizar el par diferencial redundante como DIN_1 , mediante un jumper se envía las señales correspondientes a la placa superior a fin de generar un sistema de 8 salidas utilizando un solo cable Ethernet.

La placa diseñada configurada para 4 canales se observa en la Fig. A.8.

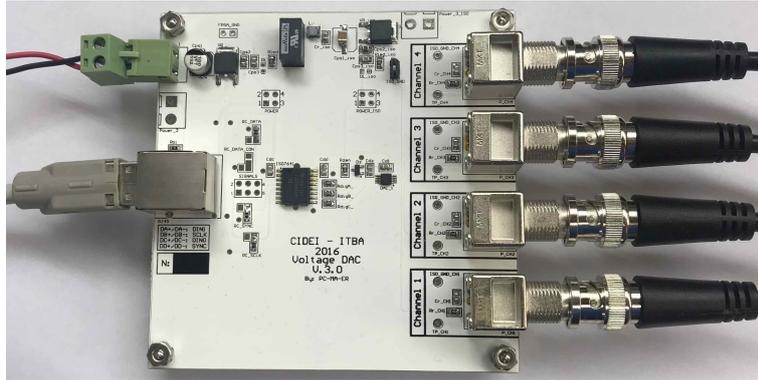


FIGURA A.8: Generación de tensiones de 4 canales

Apéndice B

Convertidor Fuente de Tensión

En la Fig. B.1 se muestra el convertidor fuente de tensión ideal. Las llaves del puente deben ser capaces de conducir en inversa, esto normalmente se realiza utilizando un diodo externo en antiparalelo o mediante el diodo intrínseco presente en la mayoría de los semiconductores utilizados para realizar las llaves. Las llaves inferiores de cada una de las piernas del convertidor se activan con la señal de mando complementaria a la llave superior de la misma pierna. Por lo tanto, para controlar al mismo, solo son necesarias tres señales de control, g_1 , g_2 y g_3 y dado que existen 3 llaves a controlar, el VSI posee únicamente 2^3 estados posibles. De los 8 estados posibles, dos de ellos producen tensión nula a la salida, estos estados corresponden a $g_{123} = 000$ y a $g_{123} = 111$.

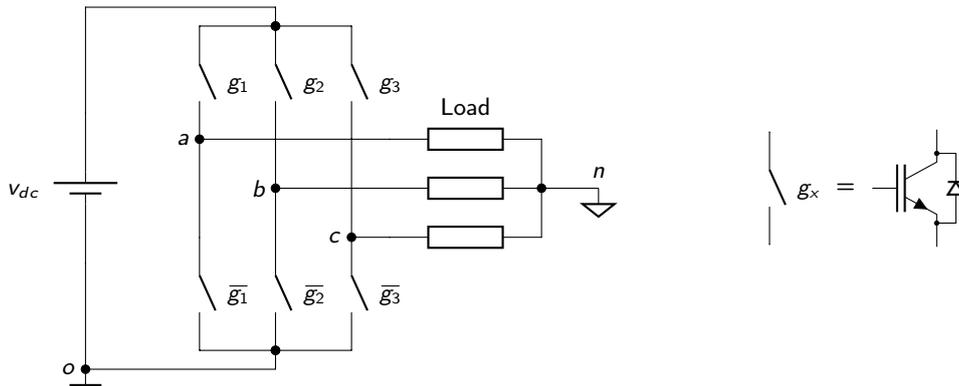


FIGURA B.1: Convertidor Fuente de Tensión

La tensión de salida en cada una de las ramas del convertidor respecto del nodo denominado o en la figura es

$$\begin{bmatrix} V_{ao} \\ V_{bo} \\ V_{co} \end{bmatrix} = \mathbf{g} v_{dc} \quad (\text{B.1})$$

donde $\mathbf{g} = [g_1 \ g_2 \ g_3]^T$, es decir que la tensión en cada rama puede ser solamente 0 o v_{dc} . En el caso de las tensiones de línea, la misma puede adoptar valores de v_{dc} , 0 y $-v_{dc}$.

Si se considera una carga balanceada, las tensiones de fase pueden adoptar los valores: $-\frac{2}{3}v_{dc}$, $-\frac{1}{3}v_{dc}$, 0, $\frac{1}{3}v_{dc}$ y $\frac{2}{3}v_{dc}$, en cada instante de tiempo, en función del valor de \mathbf{g} . Por otro lado, la tensión v_{no} puede adoptar alguno de los siguientes valores: 0, $\frac{1}{3}v_{dc}$, $\frac{2}{3}v_{dc}$ y v_{dc} .

La conmutación SPWM tradicional para estos convertidores, la cual ha sido ampliamente analizada en la literatura, es extremadamente simple, ya que las señales de control de las llaves

surgen de la simple comparación de una referencia con una señal triangular, tal como se observa en la Fig. B.2.

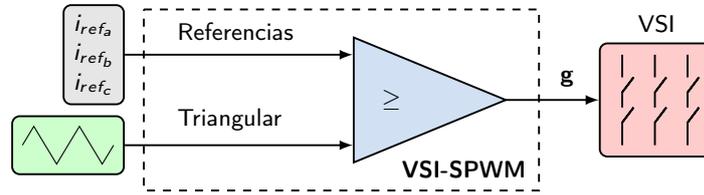


FIGURA B.2: Diagrama VSI-SPWM

A modo de ejemplo, considerando $m_f = 9$ y $m_a = 0.9238$, se obtiene la tensión v_{an} representada en la Fig. B.3.

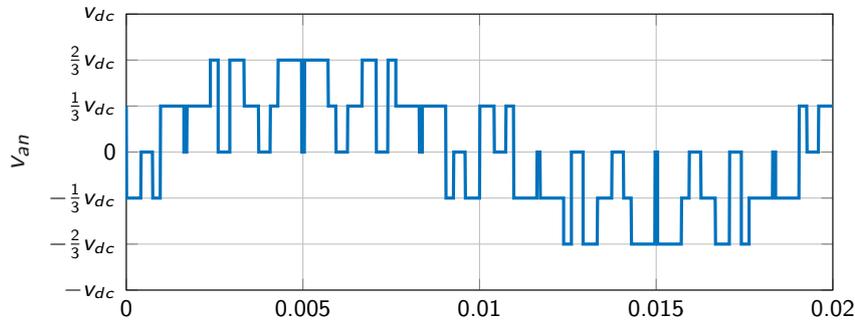


FIGURA B.3: Ejemplo VSI-SPWM, tensión v_{an}

Bajo estas condiciones, y considerando los resultados en valor medio, la tensión pico en cada una de las ramas del convertidor respecto del nodo n está definida por

$$v_{an,bn,cn} = \frac{1}{2} m_a V_{dc} \quad (\text{B.2})$$

Si se considera una tensión de salida cuyo valor pico es V , es condición necesaria para que el convertidor pueda generarla que,

$$v_{dc} \geq \frac{2}{m_a} V \quad (\text{B.3})$$

Comparando con los resultados obtenidos en (2.24) puede observarse que los requerimientos de tensión de un convertidor VSI son superiores a los requeridos por un CSI.

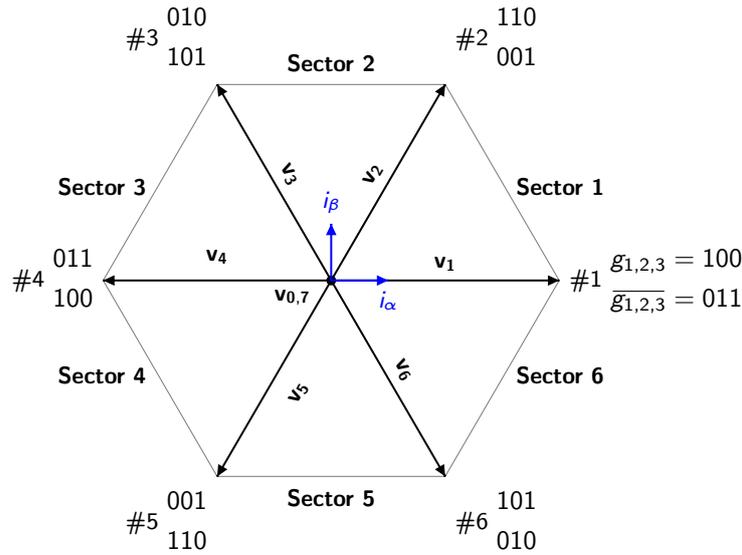
B.1. Representación en el espacio de estado $\alpha\beta$

Aplicando la transformación (2.8) a las tensiones de fase v_{an} , v_{bn} y v_{cn} , para cada uno de los estados posibles de g , se obtienen las tensiones de salida del convertidor en el espacio $\alpha\beta$. Estos valores se encuentran tabulados en la Tabla B.1, junto con la tensión de salida normalizada del convertidor y el ángulo del vector $v_{\alpha\beta}$ para los 8 estados posibles. Puede observarse que $|v_{\alpha\beta}| = \frac{2}{3}$ para cada uno de los estados activos del convertidor, el cual es un valor inferior a la salida posible de obtener para un convertidor CSI.

TABLA B.1: Tensiones en el espacio de estado $\alpha\beta$

Estado	Vector	g_1	g_2	g_3	v_{ab}	v_{bc}	v_{ca}	$\frac{v_{\alpha\beta}}{v_{dc}}$	θ
#0	\mathbf{v}_0	0	0	0	0	0	0	0	-
#1	\mathbf{v}_1	1	0	0	v_{dc}	0	$-v_{dc}$	$\frac{2}{3}$	0°
#2	\mathbf{v}_2	1	1	0	0	v_{dc}	$-v_{dc}$	$\frac{1}{3} + j\frac{\sqrt{3}}{3}$	60°
#3	\mathbf{v}_3	0	1	0	$-v_{dc}$	v_{dc}	0	$-\frac{1}{3} + j\frac{\sqrt{3}}{3}$	120°
#4	\mathbf{v}_4	0	1	1	$-v_{dc}$	0	v_{dc}	$-\frac{2}{3}$	180°
#5	\mathbf{v}_5	0	0	1	0	$-v_{dc}$	v_{dc}	$-\frac{1}{3} - j\frac{\sqrt{3}}{3}$	240°
#6	\mathbf{v}_6	1	0	1	v_{dc}	$-v_{dc}$	0	$\frac{1}{3} - j\frac{\sqrt{3}}{3}$	300°
#7	\mathbf{v}_7	1	1	1	0	0	0	0	-

Si se representan en el plano complejo los valores tabulados para $v_{\alpha\beta}$ normalizados respecto de la tensión de alimentación del convertidor, v_{dc} , se obtiene el hexágono representado en la Fig. B.4. Donde el radio inscrito dentro del hexágono posee un radio igual a $\frac{2}{3}$. Puede observarse que

FIGURA B.4: Tensión $v_{\alpha\beta}$ en el plano complejo

este hexágono se encuentra desfasado -30° respecto del hexágono de la Fig. 2.2, lo cual explica el desfase que produce la modulación SPWM para un CSI mencionada en el Cap. 2.

Bibliografía

- [1] K. P. Phillips, "Current-source converter for ac motor drives," *IEEE Transactions on Industry Applications*, vol. IA-8, pp. 679–683, Nov 1972.
- [2] R. H. Nelson and T. A. Radomski, "Design methods for current source inverter/induction motor drive systems," *IEEE Transactions on Industrial Electronics and Control Instrumentation*, vol. IECI-22, pp. 141–145, May 1975.
- [3] R. H. Nelson and T. A. Radomski, "Design methods for current source inverter/induction motor drive systems," in *1974 IEEE Power Electronics Specialists Conference*, pp. 321–326, June 1974.
- [4] H. G. Kim, S. K. Sul, and M. H. Park, "Optimal efficiency drive of a current source inverter fed induction motor by flux control," *IEEE Transactions on Industry Applications*, vol. IA-20, pp. 1453–1459, Nov 1984.
- [5] M. Hombu, S. Ueda, A. Ueda, and Y. Matsuda, "A new current source gto inverter with sinusoidal output voltage and current," *IEEE Transactions on Industry Applications*, vol. IA-21, pp. 1192–1198, Sept 1985.
- [6] S. Nonaka and Y. Nebu, "Analysis of pwm gto current source inverter-fed induction motor drive system," *IEEE Transactions on Industry Applications*, vol. IA-23, pp. 256–262, March 1987.
- [7] J. Espinoza and G. Joos, "On-line generation of gating signals for current source converter topologies," in *ISIE '93 - Budapest: IEEE International Symposium on Industrial Electronics Conference Proceedings*, pp. 674–678, June 1993.
- [8] N. Zargari, Y. Xiao, and B. Wu, "A pwm csi-based vector controlled medium voltage ac drive with sinusoidal input and output waveforms," in *Industry Applications Conference, 1997. Thirty-Second IAS Annual Meeting, IAS '97., Conference Record of the 1997 IEEE*, vol. 1, pp. 768–774 vol.1, Oct 1997.
- [9] H. Ishikawa and Y. Murai, "A novel soft-switched pwm current source inverter with voltage clamped circuit," *IEEE Transactions on Power Electronics*, vol. 15, pp. 1081–1087, Nov 2000.

- [10] A. R. Beig and V. T. Ranganathan, "A novel csi-fed induction motor drive," *IEEE Transactions on Power Electronics*, vol. 21, pp. 1073–1082, July 2006.
- [11] Y. Suh, J. K. Steinke, and P. K. Steimer, "Efficiency comparison of voltage-source and current-source drive systems for medium-voltage applications," *IEEE Transactions on Industrial Electronics*, vol. 54, pp. 2521–2531, Oct 2007.
- [12] Z. Bai, Z. Zhang, and X. Ruan, "A natural soft-commutation pwm scheme for current source converter and its logic implementation," *IEEE Transactions on Industrial Electronics*, vol. 58, pp. 2772–2779, July 2011.
- [13] A. Terciyani, T. Avci, I. Yilmaz, C. Ermis, K. N. Kose, A. Acik, A. S. Kalaycioglu, Y. Akkaya, I. Cadirci, and M. Ermis, "A current source converter-based active power filter for mitigation of harmonics at the interface of distribution and transmission systems," *IEEE Transactions on Industry Applications*, vol. 48, pp. 1374–1386, July 2012.
- [14] F. Gao, P. C. Loh, F. Blaabjerg, and D. M. Vilathgamuwa, "Five-level current-source inverters with buck-boost and inductive-current balancing capabilities," *IEEE Transactions on Industrial Electronics*, vol. 57, pp. 2613–2622, Aug 2010.
- [15] Y. Suresh and A. K. Panda, "Research on a cascaded multilevel inverter by employing three-phase transformers," *IET Power Electronics*, vol. 5, pp. 561–570, May 2012.
- [16] B. S. Dupczak, A. J. Perin, and M. L. Heldwein, "Space vector modulation strategy applied to interphase transformers-based five-level current source inverters," *IEEE Transactions on Power Electronics*, vol. 27, pp. 2740–2751, June 2012.
- [17] Suroso and T. Noguchi, "Multilevel current waveform generation using inductor cells and h-bridge current-source inverter," *IEEE Transactions on Power Electronics*, vol. 27, pp. 1090–1098, March 2012.
- [18] M. P. Aguirre, L. Calvino, and M. I. Valla, "Multilevel current-source inverter with fpga control," *IEEE Transactions on Industrial Electronics*, vol. 60, pp. 3–10, Jan 2013.
- [19] M. P. Aguirre, *Convertidores multinivel de modo corriente tolerantes a fallas*. Thesis, Universidad Nacional de La Plata (UNLP), <http://hdl.handle.net/10915/38358>, Dic. 2013.
- [20] A. M. Hava, R. J. Kerkman, and T. A. Lipo, "Simple analytical and graphical methods for carrier-based pwm-vsi drives," *IEEE Transactions on Power Electronics*, vol. 14, pp. 49–61, Jan 1999.
- [21] F. Wang, "Sine-triangle versus space-vector modulation for three-level pwm voltage-source inverters," *IEEE Transactions on Industry Applications*, vol. 38, pp. 500–506, March 2002.
- [22] C. Attaianese, V. Nardi, and G. Tomasso, "A novel svm strategy for vsi dead-time-effect reduction," *IEEE Transactions on Industry Applications*, vol. 41, pp. 1667–1674, Nov 2005.

- [23] V. Kinnares and C. Charumit, "Modulating functions of space vector pwm for three-leg vsi-fed unbalanced two-phase induction motors," *IEEE Transactions on Power Electronics*, vol. 24, pp. 1135–1139, April 2009.
- [24] G. Oriti and A. L. Julian, "Three-phase vsi with fpga-based multisampled space vector modulation," *IEEE Transactions on Industry Applications*, vol. 47, pp. 1813–1820, July 2011.
- [25] M. Kumar and R. Gupta, "Sampling effect characterization of digital spwm of vsi in time domain," *IEEE Transactions on Industrial Electronics*, vol. 63, pp. 4150–4159, July 2016.
- [26] J. H. Choi, H. A. Kojori, and S. B. Dewan, "High power gto-csc based power supply utilizing she-pwm and operating at unity power factor," in *Proceedings of Canadian Conference on Electrical and Computer Engineering*, pp. 76–79 vol.1, Sept 1993.
- [27] Y. W. Li, B. Wu, D. Xu, and N. Zargari, "Space vector sequence investigation and synchronization methods for pwm modulation of a high power current source rectifier," in *2007 IEEE Power Electronics Specialists Conference*, pp. 2841–2847, June 2007.
- [28] J. R. Espinoza and G. Joos, "Current-source converter on-line pattern generator switching frequency minimization," *IEEE Transactions on Industrial Electronics*, vol. 44, pp. 198–206, April 1997.
- [29] J. Zhang, Y. Zhang, and D. Yuan, "Indirect modulation for current source pwm converter," in *2017 IEEE 26th International Symposium on Industrial Electronics (ISIE)*, pp. 745–749, June 2017.
- [30] S. N. Motapon, L. Dessaint, and K. Al-Haddad, "A comparative study of energy management schemes for a fuel-cell hybrid emergency power system of more-electric aircraft," *IEEE Transactions on Industrial Electronics*, vol. 61, pp. 1320–1334, March 2014.
- [31] T. Zhou and B. Francois, "Energy management and power control of a hybrid active wind generator for distributed power generation and grid integration," *IEEE Transactions on Industrial Electronics*, vol. 58, pp. 95–104, Jan 2011.
- [32] B. Belvedere, M. Bianchi, A. Borghetti, C. A. Nucci, M. Paolone, and A. Peretto, "A microcontroller-based power management system for standalone microgrids with hybrid power supply," *IEEE Transactions on Sustainable Energy*, vol. 3, pp. 422–431, July 2012.
- [33] L. S. Garcia, G. M. Buiatti, L. C. de Freitas, E. A. A. Coelho, V. J. Farias, and L. C. G. de Freitas, "Dual transformerless single-stage current source inverter with energy management control strategy," *IEEE Transactions on Power Electronics*, vol. 28, pp. 4644–4656, Oct 2013.
- [34] C. Kunusch, P. F. Puleston, M. A. Mayosky, and A. P. Husar, "Control-oriented modeling and experimental validation of a pemfc generation system," *IEEE Transactions on Energy Conversion*, vol. 26, pp. 851–861, Sep. 2011.

- [35] Y.-C. Chang, C.-L. Kuo, K.-H. Sun, and T.-C. Li, "Development and operational control of two-string maximum power point trackers in dc distribution systems," *IEEE Transactions on Power Electronics*, vol. 28, pp. 1852–1861, April 2013.
- [36] E. Ribeiro, A. Marques Cardoso, and C. Boccaletti, "Fuel cell-supercapacitor system for telecommunications," in *IET International Conference on Power Electronics, Machines and Drives*, pp. 1–6, April 2010.
- [37] M. Aguirre and M. I. Valla, "An environmental friendly alternative for hydrogen production and electric energy generation," in *IECON 2011 - 37th Annual Conference of the IEEE Industrial Electronics Society*, pp. 3099–3104, Nov 2011.
- [38] S. Anand, S. K. Gundlapalli, and B. G. Fernandes, "Transformer-less grid feeding current source inverter for solar photovoltaic system," *IEEE Transactions on Industrial Electronics*, vol. 61, pp. 5334–5344, Oct 2014.
- [39] T. Kawaguchi, T. Sakazaki, T. Isobe, and R. Shimada, "Offshore-wind-farm configuration using diode rectifier with mers in current link topology," *IEEE Transactions on Industrial Electronics*, vol. 60, pp. 2930–2937, July 2013.
- [40] S. Cheng, Y. Lo, H. Chiu, and S. Kuo, "High-efficiency digital-controlled interleaved power converter for high-power pem fuel-cell applications," *IEEE Transactions on Industrial Electronics*, vol. 60, pp. 773–780, Feb 2013.
- [41] B. Somaiah and V. Agarwal, "Recursive estimation-based maximum power extraction technique for a fuel cell power source used in vehicular applications," *IEEE Transactions on Power Electronics*, vol. 28, pp. 4636–4643, Oct 2013.
- [42] R. Praveen and K. Latha, "Comparison of various mppt techniques for different fuel flow," in *International Conference on Energy Efficient Technologies for Sustainability*, pp. 540–545, April 2013.
- [43] D. Kanchan and N. Hadagali, "Bidirectional dc/dc converter system for solar and fuel cell powered hybrid electric vehicle," in *International Conference on Emerging Research Areas: Magnetics, Machines and Drives*, pp. 1–6, July 2014.
- [44] G. Grandi, J. Loncarski, and O. Dordevic, "Analysis and comparison of peak-to-peak current ripple in two-level and multilevel pwm inverters," *IEEE Transactions on Industrial Electronics*, vol. 62, pp. 2721–2730, May 2015.
- [45] L. G. Franquelo, J. Rodriguez, J. I. Leon, S. Kouro, R. Portillo, and M. A. M. Prats, "The age of multilevel converters arrives," *IEEE Industrial Electronics Magazine*, vol. 2, pp. 28–39, June 2008.
- [46] K. Hatua and V. T. Ranganathan, "A novel vsi- and csi-fed dual stator induction motor drive topology for medium-voltage drive applications," *IEEE Transactions on Industrial Electronics*, vol. 58, pp. 3373–3382, Aug 2011.

- [47] J. Suul, K. Ljokelsoy, and T. Undeland, "Design, tuning and testing of a flexible pll for grid synchronization of three-phase power converters," in *2009 13th European Conference on Power Electronics and Applications*, pp. 1–10, Sep. 2009.
- [48] V. Prabhala, M. Céspedes, and J. Sun, "Implementation of dq domain control in dsp and fpga," in *Applied Power Electronics Conference and Exposition (APEC), 2012 Twenty-Seventh Annual IEEE*, pp. 1439–1444, Feb 2012.
- [49] L. Hadjidemetriou, E. Kyriakides, and F. Blaabjerg, "A robust synchronization to enhance the power quality of renewable energy systems," *IEEE Transactions on Industrial Electronics*, vol. 62, pp. 4858–4868, Aug 2015.
- [50] L. R. Limongi, R. Bojoi, C. Pica, F. Profumo, and A. Tenconi, "Analysis and comparison of phase locked loop techniques for grid utility applications," in *Power Conversion Conference - Nagoya, 2007. PCC '07*, pp. 674–681, April 2007.
- [51] F. Serra, D. Forchetti, and C. De Angelo, "Comparison of positive sequence detectors for shunt active filter control," in *Industry Applications (INDUSCON), 2010 9th IEEE/IAS International Conference on*, pp. 1–6, Nov 2010.
- [52] N. Hoffmann, R. Lohde, M. Fischer, F. Fuchs, L. Asiminoaei, and P. Thogersen, "A review on fundamental grid-voltage detection methods under highly distorted conditions in distributed power-generation networks," in *Energy Conversion Congress and Exposition (ECCE), 2011 IEEE*, pp. 3045–3052, Sep. 2011.
- [53] V. Sáez, A. Martín, M. Rizo, A. Rodriguez, E. Bueno, A. Hernandez, and A. Miron, "Fpga implementation of grid synchronization algorithms based on dsc, dsogi_qsg and pll for distributed power generation systems," in *2010 IEEE International Symposium on Industrial Electronics*, pp. 2765–2770, July 2010.
- [54] M. Diaz, E. Bueno, H. Souza, F. Neves, and M. Cavalcanti, "Fpga implementation of a sequence separation algorithm based on a generalized delayed signal cancelation method," in *Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE*, pp. 562–567, Sep. 2009.
- [55] J. D. Barros and J. F. Silva, "Optimal predictive control of three-phase npc multilevel converter for power quality applications," *IEEE Transactions on Industrial Electronics*, vol. 55, pp. 3670–3681, Oct 2008.
- [56] J. Rodriguez, L. G. Franquelo, S. Kouro, J. I. Leon, R. C. Portillo, M. A. M. Prats, and M. A. Perez, "Multilevel converters: An enabling technology for high-power applications," *Proceedings of the IEEE*, vol. 97, pp. 1786–1817, Nov 2009.
- [57] N. J. Murray, J. Arrillaga, N. R. Watson, and Y. H. Liu, "Four quadrant multilevel current source power conditioning for superconductive magnetic energy storage," in *2009 Australasian Universities Power Engineering Conference*, pp. 1–5, Sep. 2009.

- [58] Y. Okazaki, H. Matsui, M. Muhoro, M. Hagiwara, and H. Akagi, "Enhancement on capacitor-voltage-balancing capability of a modular multilevel cascade inverter for medium-voltage synchronous-motor drives," in *Energy Conversion Congress and Exposition (ECCE), 2015 IEEE*, pp. 6352–6359, Sept 2015.
- [59] P. Raj, A. Maswood, G. Ooi, and Z. Lim, "Voltage balancing technique in a space vector modulated 5-level multiple-pole multilevel diode clamped inverter," *Power Electronics, IET*, vol. 8, no. 7, pp. 1263–1272, 2015.
- [60] Y. Okazaki, H. Matsui, M. M. Muhoro, M. Hagiwara, and H. Akagi, "Capacitor-voltage balancing for a modular multilevel dsc inverter driving a medium-voltage synchronous motor," *IEEE Transactions on Industry Applications*, vol. 52, pp. 4074–4083, Sept 2016.
- [61] Y. Li, E. A. Jones, and F. . Wang, "The impact of voltage-balancing control on switching frequency of the modular multilevel converter," *IEEE Transactions on Power Electronics*, vol. 31, pp. 2829–2839, April 2016.
- [62] A. R. S, S. Pramanick, M. Boby, K. Gopakumar, and L. G. Franquelo, "Extended linear modulation operation of a common-mode-voltage-eliminated cascaded multilevel inverter with a single dc supply," *IEEE Transactions on Industrial Electronics*, vol. 63, pp. 7372–7380, Dec 2016.
- [63] N. Binesh and B. Wu, "5-level parallel current source inverter for high power application with dc current balance control," in *Electric Machines Drives Conference (IEMDC), 2011 IEEE International*, pp. 504–509, May 2011.
- [64] J. Bao, W. Bao, Z. Zhang, and W. Fang, "A simple current-balancing method for a three-phase 5-level current-source inverter," in *Industrial Electronics, 2009. IECON '09. 35th Annual Conference of IEEE*, pp. 104–108, Nov 2009.
- [65] N. F. N. Ismail, N. A. Rahim, S. R. S. Raihan, and Y. Al-Turki, "Parallel inductor multilevel current source inverter with energy-recovery scheme for inductor currents balancing," *IET Power Electronics*, vol. 9, no. 11, pp. 2298–2304, 2016.
- [66] M. Aguirre, M. Engelhardt, J. Bracco, and M. Valla, "Current balance control in a multilevel current source inverter," in *Industrial Technology (ICIT), 2013 IEEE International Conference on*, pp. 1567–1572, Feb 2013.
- [67] M. Aguirre, L. Calviño, and M. I. Valla, "Fault tolerant multilevel current source inverter," in *2010 IEEE International Conference on Industrial Technology*, pp. 1345–1350, March 2010.
- [68] J. Richalet, A. Rault, J. Testud, and J. Papon, "Model predictive heuristic control: Applications to industrial processes," *Automatica*, vol. 14, no. 5, pp. 413 – 428, 1978.
- [69] B. R. C.R. Cutler, "Dynamic matrix control - a computer control algorithm," in *Proceedings of the Joint Automatic Control Conference*, 1979.

- [70] J. Rodríguez, M. P. Kazmierkowski, J. R. Espinoza, P. Zanchetta, H. Abu-Rub, H. A. Young, and C. A. Rojas, "State of the art of finite control set model predictive control in power electronics," *IEEE Transactions on Industrial Informatics*, vol. 9, pp. 1003–1016, May 2013.
- [71] F. Blaabjerg and K. Ma, "Future on power electronics for wind turbine systems," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 1, pp. 139–152, Sept 2013.
- [72] R. O. Ramírez, J. R. Espinoza, C. R. Baier, M. Rivera, F. Villarroel, J. Guzman, and P. E. Melín, "Finite-state model predictive control with integral action applied to a single-phase z-source inverter," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, pp. 1–1, 2018.
- [73] P. Acuña, L. Morán, M. Rivera, R. Aguilera, R. Burgos, and V. G. Agelidis, "A single-objective predictive control method for a multivariable single-phase three-level npc converter-based active power filter," *IEEE Transactions on Industrial Electronics*, vol. 62, pp. 4598–4607, July 2015.
- [74] M. Rivera, C. Rojas, A. Wilson, J. Rodríguez, J. Espinoza, C. Baier, and J. Muñoz, "Review of predictive control methods to improve the input current of an indirect matrix converter," *IET Power Electronics*, vol. 7, pp. 886–894, April 2014.
- [75] M. Rivera, "Predictive current control for a vsi with reduced common mode voltage operating at fixed switching frequency," in *2015 IEEE 24th International Symposium on Industrial Electronics (ISIE)*, pp. 980–985, June 2015.
- [76] M. Rivera, S. Kouro, J. Rodríguez, B. Wu, V. Yaramasu, J. Espinoza, and P. Melila, "Predictive current control in a current source inverter operating with low switching frequency," in *4th International Conference on Power Engineering, Energy and Electrical Drives*, pp. 334–339, May 2013.
- [77] H. Feroura, F. Krim, B. Talbi, A. Laib, and A. Belaout, "Finite-set model predictive direct power control of grid connected current source inverter," *Elektronika ir Elektrotechnika*, vol. 23, no. 5, 2017.
- [78] B. Exposto, R. Rodrigues, J. G. Pinto, V. Monteiro, D. Pedrosa, and J. L. Afonso, "Predictive control of a current-source inverter for solar photovoltaic grid interface," in *2015 9th International Conference on Compatibility and Power Electronics (CPE)*, pp. 113–118, June 2015.
- [79] P. Cossutta, M. P. Aguirre, A. Cao, S. Raffo, and M. I. Valla, "Single-stage fuel cell to grid interface with multilevel current-source inverters," *IEEE Transactions on Industrial Electronics*, vol. 62, pp. 5256–5264, Aug 2015.

- [80] P. Cossutta, M. P. Aguirre, M. A. Engelhardt, and M. I. Valla, "Control system to balance internal currents of a multilevel current-source inverter," *IEEE Transactions on Industrial Electronics*, vol. 65, pp. 2280–2288, March 2018.
- [81] J. Muñoz, B. Soto, A. Villalón, M. Rivera, P. Cossutta, and M. Aguirre, "Predictive control of a 27-level asymmetric multilevel current source inverter," in *2018 IEEE International Conference on Environment and Electrical Engineering and 2018 IEEE Industrial and Commercial Power Systems Europe (EEEIC / I CPS Europe)*, pp. 1–6, June 2018.
- [82] P. Cossutta, M. Aguirre, J. Muñoz, M. Rivera, P. Melin, and J. Rohten, "7-level asymmetric multilevel current source inverter with predictive control," in *2017 IEEE Southern Power Electronics Conference (SPEC)*, pp. 1–6, Dec 2017.
- [83] P. Cossutta, M. A. Engelhardt, M. P. Aguirre, and M. I. Valla, "Control predictivo con restricciones de un convertidor fuente de corriente multinivel ternario de 9 niveles y su fuente de corriente," in *2017 XVII Workshop on Information Processing and Control (RPIC)*, Sept 2017.
- [84] P. Cossutta, M. A. Engelhardt, M. Aguirre, J. Ponce, and M. I. Valla, "Model predictive control of a multilevel current source inverter together with its current source," in *2017 IEEE 26th International Symposium on Industrial Electronics (ISIE)*, pp. 762–767, June 2017.
- [85] P. Cossutta, M. Rivera, and M. I. Valla, "Model predictive control of a current source inverter together with its current source," in *IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society*, pp. 5965–5970, Oct 2016.
- [86] P. Cossutta, M. A. Engelhardt, M. P. Aguirre, and M. I. Valla, "Control predictivo de un convertidor multinivel de corriente," in *2016 IEEE Biennial Congress of Argentina (ARGENCON)*, June 2016.
- [87] P. Cossutta, S. Raffo, A. Cao, F. Ditaranto, M. P. Aguirre, and M. I. Valla, "High speed single phase dsogi-pll with high resolution implementation on an fpga," in *2015 IEEE 24th International Symposium on Industrial Electronics (ISIE)*, pp. 1004–1009, June 2015.
- [88] P. Cossutta, M. P. Aguirre, A. Cao, M. A. Engelhardt, and M. I. Valla, "Implementación de un algoritmo dsogi-pll en una fpga para sincronización con la red de convertidores de potencia," in *2014 IEEE Biennial Congress of Argentina (ARGENCON)*, pp. 651–656, June 2014.
- [89] P. Cossutta, M. P. Aguirre, M. A. Engelhardt, A. Cao, and M. I. Valla, "High speed fixed point dsogi pll implementation on fpga for synchronization of grid connected power converters," in *2014 IEEE 23rd International Symposium on Industrial Electronics (ISIE)*, pp. 1372–1377, June 2014.

- [90] C. M. Ong and T. P. Lipo, "Steady-state analysis of a current source inverter/reluctance motor drive. part i: Analysis," *IEEE Transactions on Power Apparatus and Systems*, vol. 96, pp. 1145–1151, July 1977.
- [91] M. Huang, J. Zou, and X. Ma, "An improved phase-shifted carrier modulation for modular multilevel converter to suppress the influence of fluctuation of capacitor voltage," *IEEE Transactions on Power Electronics*, vol. 31, pp. 7404–7416, Oct 2016.
- [92] A. Martins, V. Morais, M. Ferreira, and A. Carvalho, "Control architecture based on fpga for a renewable energy system," in *IECON 2016 - 42nd Annual Conference of the IEEE Industrial Electronics Society*, pp. 4048–4053, Oct 2016.
- [93] A. Cardenas, K. Agbossou, and N. Henao, "Development of power interface with fpga-based adaptive control for pem-fc system," *IEEE Transactions on Energy Conversion*, vol. 30, pp. 296–306, March 2015.
- [94] M. Merai, M. W. Naouar, I. Slama-Belkhodja, and E. Monmasson, "Fpga-based fault-tolerant space vector-hysteresis current control for three-phase grid-connected converter," *IEEE Transactions on Industrial Electronics*, vol. 63, pp. 7008–7017, Nov 2016.
- [95] M. Rivera, S. Kouro, J. Rodriguez, B. Wu, and J. Espinoza, "Predictive control of a current source converter operating with low switching frequency," in *IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society*, pp. 674–679, Oct 2012.
- [96] S. Vazquez, J. I. Leon, L. G. Franquelo, J. Rodriguez, H. A. Young, A. Marquez, and P. Zanchetta, "Model predictive control: A review of its applications in power electronics," *IEEE Industrial Electronics Magazine*, vol. 8, pp. 16–31, March 2014.
- [97] O. Kukrer, "Discrete-time current control of voltage-fed three-phase pwm inverters," *IEEE Transactions on Power Electronics*, vol. 11, pp. 260–269, Mar 1996.
- [98] S. Golestan, M. Monfared, F. Freijedo, and J. Guerrero, "Advantages and challenges of a type-3 pll," *Power Electronics, IEEE Transactions on*, vol. 28, pp. 4985–4997, Nov 2013.
- [99] S. Sirisukprasert and T. Saengsuwan, "The modeling and control of fuel cell emulators," in *2008 5th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology*, vol. 2, pp. 985–988, May 2008.
- [100] W. Friede, S. Rael, and B. Davat, "Mathematical model and characterization of the transient behavior of a pem fuel cell," *IEEE Transactions on Power Electronics*, vol. 19, pp. 1234–1241, Sep. 2004.
- [101] M. W. Ellis, M. R. V. Spakovsky, and D. J. Nelson, "Fuel cell systems: efficient, flexible energy conversion for the 21st century," *Proceedings of the IEEE*, vol. 89, pp. 1808–1818, Dec 2001.

- [102] M. Aguirre, L. Calviño, V. F. Corasaniti, and M. I. Valla, "Multilevel current source inverter to improve power quality in a distribution network," in *2010 IEEE International Symposium on Industrial Electronics*, pp. 3292–3297, July 2010.
- [103] M. Taghikhani and I. Soltani, "A new maximum power point tracking control method of proton exchange membrane fuel cell's system," in *2012 Proceedings of 17th Conference on Electrical Power Distribution*, pp. 1–7, May 2012.
- [104] J. Rabkowski, "Sic power devices in impedance source converters," in *2016 European Conference on Silicon Carbide Related Materials (ECSCRM)*, pp. 1–1, Sept 2016.
- [105] F. M. Shah, H. M. Xiao, R. Li, M. Awais, G. Zhou, and G. T. Bitew, "Comparative performance evaluation of temperature dependent characteristics and power converter using gan, sic and si power devices," in *2018 IEEE 12th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG 2018)*, pp. 1–7, April 2018.
- [106] S. A. Verne, M. Rivera, and M. I. Valla, "Current-source multilevel inverter operated at constant switching frequency with a hybrid fcs-mpc strategy," in *2017 IEEE Southern Power Electronics Conference (SPEC)*, pp. 1–6, Dec 2017.
- [107] F. Sebaaly, H. Vahedi, H. Y. Kanaan, and K. Al-Haddad, "Novel current controller based on mpc with fixed switching frequency operation for a grid-tied inverter," *IEEE Transactions on Industrial Electronics*, vol. 65, pp. 6198–6205, Aug 2018.
- [108] M. Rivera, M. Perez, V. Yaramasu, B. Wu, L. Tarisciotti, P. Zanchetta, and P. Wheeler, "Modulated model predictive control (m2pc) with fixed switching frequency for an npc converter," in *2015 IEEE 5th International Conference on Power Engineering, Energy and Electrical Drives (POWERENG)*, pp. 623–628, May 2015.
- [109] S. Calatroni, E. Bellingeri, C. Ferdeghini, M. Putti, R. Vaglio, T. Baumgartner, and M. Eisterer, "Thallium-based high-temperature superconductors for beam impedance mitigation in the future circular collider," *Superconductor Science and Technology*, vol. 30, p. 075002, June 2017.
- [110] H. P. Polenta, P. Cossutta, and A. Ray, "Implementation of fault detection and prediction capabilities in a multilevel current source inverter," in *2014 IEEE Metrology for Aerospace (MetroAeroSpace)*, pp. 205–210, May 2014.
- [111] P. Cossutta, M. P. Aguirre, A. Cao, S. Raffo, and M. I. Valla, "A novel modulation technique for single phase current source inverters with active buffering," in *2015 IEEE International Conference on Industrial Technology (ICIT)*, pp. 2036–2041, March 2015.